Библиотека по автоматике



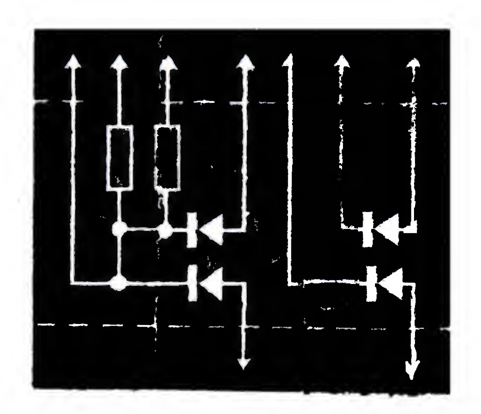









Бесконтактные элементы промышленной телемеханики



ИЗДАТЕЛЬСТВО «ЭНЕРГИЯ»

БИБЛИОТЕКА ПО АВТОМАТИКЕ

Выпуск 509

БЕСКОНТАКТНЫЕ ЭЛЕМЕНТЫ ПРОМЫШЛЕННОЙ ТЕЛЕМЕХАНИКИ

(комплекс «Спектр»)



«ЭНЕРГИЯ»

МОСКВА 1973

6П2.12
Б 53
УДК 62—52:621.398:621.3.06

Бесконтактные элементы промышленной телемеханики (комплекс «Спектр»). М., «Энергия», 1973.
Б 53

120 с. с ил. (Б-ка по автоматике. Вып. 509).

На обороте тит. л. авт.: В. С. Крутенко, П. У. Каражаев, В. П. Никитин, М. Л. Портнов.

В книге рассматривается разработанный научно-исследовательскими институтами Министерства приборостроения и освоенный промышленностью комплекс логических и функциональных элементов и источников питания для блочного построения устройств телемеханики и автоматики общепромышленного назначения.

Приводятся описание субблоков и блоков питания, их технические характеристики, а также правила согласования входных и выходных параметров субблоков при построении устройств телемеханики и автоматики.

Книга рассчитана на инженерно-технических работников, занятых разработкой и эксплуатацией устройств телемеханики и промышленной автоматики, а также на студентов старших курсов соответствующих специальностей.

Б $\frac{3313\text{-}540}{051(01)\text{-}73}$ 195-73 6П2.12

Василий Степанович Крутенко
Петр Умарович Каражаев
Валентин Петрович Никитин
Михаил Львович Портнов

Бесконтактные элементы промышленной телемеханики (комплекс «Спектр»)

Редактор Г. М. Коробочкин
Редактор издательства Г. В. Лихачева
Художественный редактор Д. И. Чернышев
Технический редактор Л. Н. Никитина
Корректор И. А. Володяева

Сдано в набор 21/V 1973 г. Подписано к печати 30/XI 1973 г. Т-16995
Формат 84×108¹/₃₂ Бумага типографская № 1
Усл. печ. л. 6,3 Уч.-изд. л. 7,84
Тираж 10 000 экз. Зак. 218 Цена 42 коп.

Издательство «Энергия». Москва, М-114, Шлюзовая наб., 10.

Московская типография № 10 Союзполиграфпрома
при Государственном комитете Совета Министров СССР
по делам издательств, полиграфии и книжной торговли.
Москва, М-114, Шлюзовая наб., 10.

ВВЕДЕНИЕ

Одной из важнейших задач, поставленных XXIV съездом КПСС, является резкое повышение производительности труда. Решить эту задачу можно путем повсеместного внедрения автоматизированных систем управления технологическими процессами (АСУ ТП) и производствами (АСУП), значительную часть технических средств которых составляют системы телемеханики и передачи данных.

В настоящее время отечественной промышленностью освоен серийный выпуск устройств телемеханики. Так, Нальчикский завод телемеханической аппаратуры (НЗТА) производит комплексы устройств серии «Нарт-67», разработанные рядом организаций Минприбора. В состав указанного комплекса входят следующие устройства: ТМ-100 — для телемеханизации диспетчерского управления трубопроводным транспортом, газопромыслами и др.; ТМ-200 — для телемеханизации районного диспетчерского управления трубопроводами, объектами ирригационных систем коммунального хозяйства, промпредприятий и т. п. рассредоточенными контролируемыми объектами; ТМ-300 — для телемеханизации сосредоточенных объектов практически всех отраслей промышленности.

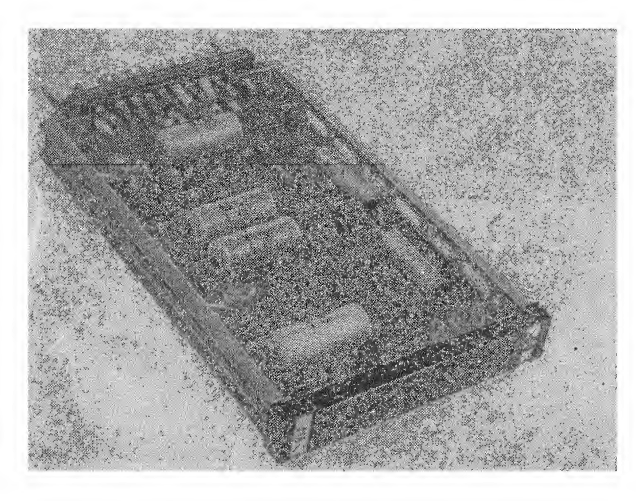


Рис. 1. Субблок первого габарита.

Кроме указанных устройств отечественной промышленностью выпускаются ТМ-500 для телемеханизации энергообъединений и энергосистем и ТМ-600 для телемеханизации нефтепромыслов. На НЗТА освоен также серийный выпуск аппаратуры передачи данных типа АПД-4 для систем массового обслуживания, обеспечивающая оперативный обмен информацией между пультами — манипуляторами и вычислительными машинами.

Предпосылкой столь высоких темпов развития производства телемеханической аппаратуры является разработка и освоение в серийном производстве комплекса унифицированных элементов (субблоков, блоков питания, блок-каркасов и шкафов), получившего название «Спектр».

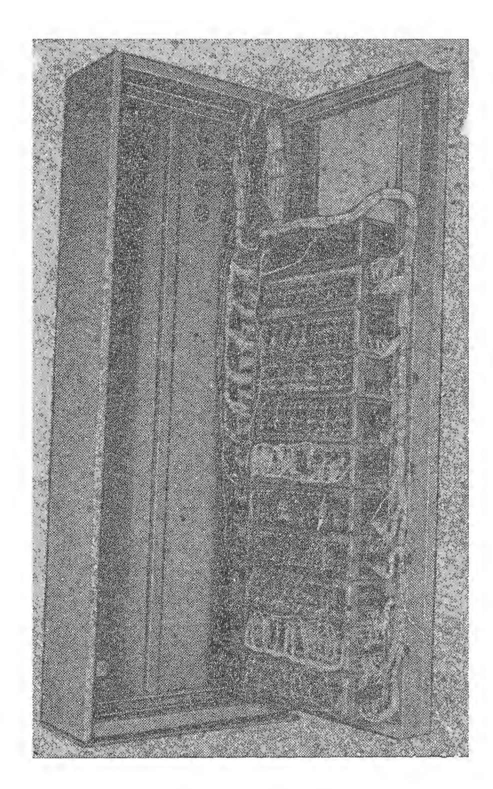


Рис. 2. Шкаф второго габарита с блок-каркасами.

Широкий набор логических и функциональных элементов, законченный ряд конструктивных изделий комплекса позволяют строить сложную аппаратуру, надежную и удобную в эксплуатации, простую в изготовлении.

Объем нетиповых субблоков в рассмотренных устройствах, как правило, не превышает 5%, что показывает универсальность комплекса, его широкие схемотехнические возможности.

Выбор схемной базы комплекса (схем типовых субблоков) основывается на следующих положениях:

1. Набор субблоков должен позволять разработку аппаратуры практически любой сложности. Это обеспечивает минимальные затраты при разработке, изготовлении и эксплуатации аппаратуры.

2. Набор субблоков должен обеспечивать построение функциональных блоков с наименьшим количеством внешних связей (соединений через разъем и жгут). При этом повышается надежность аппаратуры.

3. Состав типовых субблоков должен обеспечивать возможность создания экономичных, простых по схемным решениям узлов и

блоков. Эта задача решается оптимально при совместном применении потенциальных, импульсных и частотных элементов.

4. Субблоки должны иметь высокую степень применяемости. Последняя была определена на основе анализа существующей аппаратуры для газо- и нефтепроводов, железнодорожного транспорта и т. д.

Исходя из этих принципов в состав комплекса были включены как логические, так и отдельные функциональные узлы (счетчики, генераторы, преобразователи, реле времени, нуль-орган и др.).

По принципу работы субблоки подразделяются на потенциально-импульсные, феррит-диодные и частотные.

При разработке типовых конструкций были приняты в расчет важнейшие технологические требования: минимальное количество деталей в конструкции, простота их изготовления и сборки, недефицитность применяемых материалов, возможность механизации технологических операций. Учитывались также требования удобства осмотра и ремонта аппаратуры в эксплуатации.

В комплексе имеются следующие типовые конструкции: субблоки (рис. 1), блок-каркасы и шкафы (рис. 2).

В настоящей работе приводятся электрические схемы субблоков и блоков питания, описывается их принцип работы и технические параметры.

Отдельная глава посвящена согласованию субблоков (основным правилам включения).

Книга рассчитана на специалистов, эксплуатирующих аппаратуру, выполненную на субблоках комплекса «Спектр». Она может быть полезной разработчикам аппаратуры, а также студентам старших курсов соответствующих специальностей.

Авторы выражают признательность инж. А. Д. Эпштейну за подготовку исходного материала комплекса «Спектр», канд. техн. наук В. А. Павленко за ряд ценных замечаний и предложений при рецензировании рукописи и инж. Г. М. Коробочкину за большой труд по редактированию книги.

Все замечания и пожелания просим направлять в изд-во по адресу: 113114, Москва, М-114, Шлюзовая наб., 10, изд-во «Энергия».

Глава первая

ПОТЕНЦИАЛЬНО-ИМПУЛЬСНЫЕ СУББЛОКИ

Состав набора (41 наименование), логические и функциональные возможности субблоков позволяют разрабатывать различные устройства телемеханики.

Основу набора составляет конструктивно переработанная и существенно дополнения элементная база серии ЭТ.

Габариты, масса и данные по надежности субблоков, а также их входные и выходные сопротивления указаны в приложении.

Условия эксплуатации

Изменение напряжений питания: +10, —15%.

Диапазон рабочих температур: —40, +60 °С.

Относительная влажность воздуха при температуре 35 °С не более 95%.

Субблоки могут применяться в стационарных установках с возможными вибрациями и толчками основного крепления. При этом они выдерживают вибрацию с частотой 20—50 *гц* и амплитудой 0,4—0,25 *мм* в течение 10 *мин*, а также колебания при транспортировке частотой 2—3 *гц* с ускорением 3*g* в течение одного часа.

1. ЛОГИЧЕСКИЕ СУББЛОКИ

Логические субблоки представлены тремя типами: инвертор, сборка диодная, схема совпадения, которые реализуют соответственно логические функции ИЛИ—НЕ, ИЛИ, И. Как известно, набор указанных элементарных функций является полным и позволяет в принципе построить устройства значительной сложности. Однако, исходя из надежности, экономичности и простоты схемных решений разрабатываемых устройств, на практике логические субблоки применяют в комплексе с функциональными.

Рассмотрим в отдельности каждый из указанных субблоков.

а) *Субблок ИНВ*

Инвертор является основным логическим элементом и представляет собой насыщенный транзисторный ключ, с помощью которого можно реализовать логические функции НЕ, ИЛИ—НЕ. Используя несколько инверторов, можно реализовать функции ИЛИ, И, И—НЕ, ЗАПРЕТ, ПАМЯТЬ, НЕРАВНОЗНАЧНОСТЬ, ИМПЛИКАЦИЯ.

В субблоке ИНВ имеется пять независимых инверторов, из которых рассмотрим первый. Схема инвертора (рис. 3) построена на транзисторе *T1*, включенном по схеме с общим эмиттером, рези-

сторах *R1*, *R6*, *R11*, *R16*, *R21* и имеет три входа: два резистивных и один прямой вход на базу. Последний используется для построения третьего резистивного входа, а также при подключении инвертора к выходу диодно-емкостного ключа. Резисторы *R1* и *R21* определяют соответственно токи коллектора и цепи смещения. Резистор *R6* с целью расширения возможностей согласования схемы

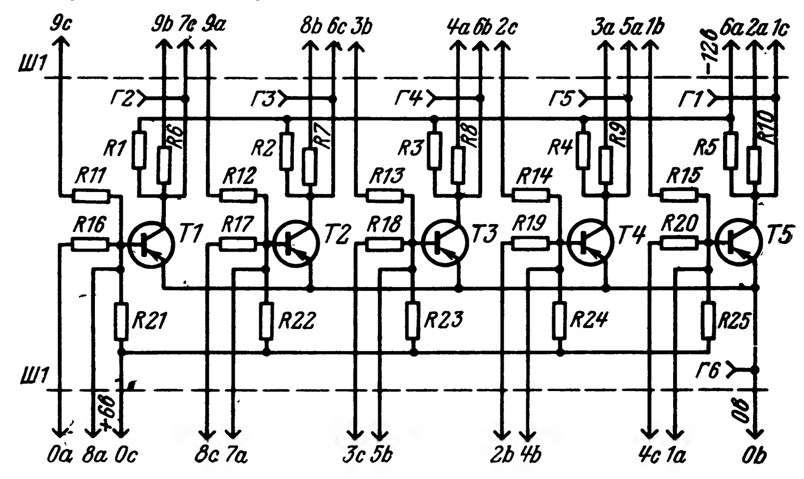


Рис. 3. Схема субблока ИНВ.
R1—R5=9,1 *ком*; *R6—R10*=910 *ом*; *R11—R20*=1,5 *ком*; *R21—R25*=4,7 *ком*; *T1—T5* типа МП42А.

с другими субблоками выведен на вставку разъема. При подключении нагрузки между выходом схемы и шиной питания 0 указанный резистор подключается к шине питания —12 *в*; при токовой нагрузке он не используется.

Если на входах инвертора имеются нулевые сигналы, транзистор *T1* закрыт (режим отсечки), а на его коллекторе имеется отрицательный потенциал (сигнал *1*). При смене хотя бы на одном из входов инвертора сигнала 0 сигналом 1 транзистор *T1* открывается и входит в насыщение, а потенциал его коллектора становится близким нулю (сигнал 0).

Параметры субблока ИНВ

Напряжения питания и смещения, *в*	—12 и +6
Уровень напряжения, *в*:	
входного сигнала 0 при одном подключенном входе, не более	1
входного сигнала 0 при двух подключенных входах, не более	0,5
входного сигнала 1	4,5—12
выходного сигнала 0, не более	0,5
выходного сигнала 1	4,5—12
Ток внешней нагрузки, *ма*, не более	15
Рабочая частота, *кгц*, не более	5

б) *Субблок СБ*

Сборка диодная предназначена для реализации логической функции ИЛИ и представляет собой диодную сборку на четыре входа. В субблоке СБ имеется пять независимых одинаковых схем (рис. 4).

При поступлении хотя бы на один из входов схемы единичного сигнала на ее выходе появится аналогичный сигнал. Следовательно, данная схема является элементом ИЛИ для отрицательных сигналов. Эта же схема может осуществлять логическую функцию И для положительных сигналов. Уровни напряжения входного и выходного сигналов сборки отличаются на величину падения напряжения на открытом диоде.

Диодная сборка является пассивным элементом и поэтому ее сигналы, как правило, требуют усиления.

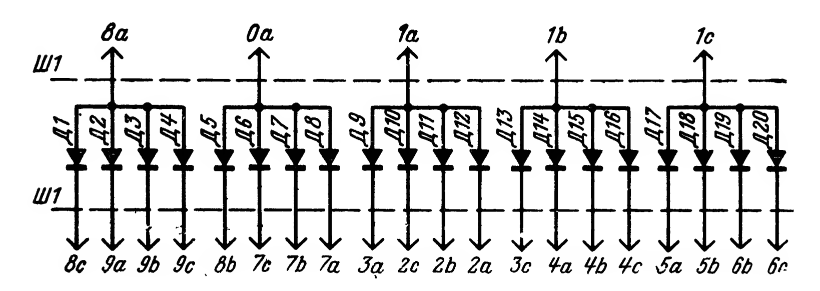


Рис. 4. Схема субблока СБ.
Д1—Д20 типа Д9Д.

Параметры субблока СБ

Прямое падение напряжения на диоде, *в*, не более	0,5
Ток по каждому входу, *ма*, не более	60
Рабочая частота, *кгц*, не более	150

в) *Субблок СП*

Схема совпадения представляет собой диодно-резистивную логическую схему, реализующую функцию И для отрицательных сигналов.

В субблоке (рис. 5) расположены три схемы совпадения на два входа каждая и шесть диодов. Наличие свободных диодов позволяет наращивать число входов схем совпадения, а также использовать их для построения схем ИЛИ. В зависимости от номинала резистора схемы совпадения (2,4, 1,2 или 0,82 *ком*) количество ее входов может возрастать соответственно до четырех, семи или двенадцати. Дальнейшее увеличение числа входов схемы ограничивается ухудшением условий отпирания транзистора, подключен-

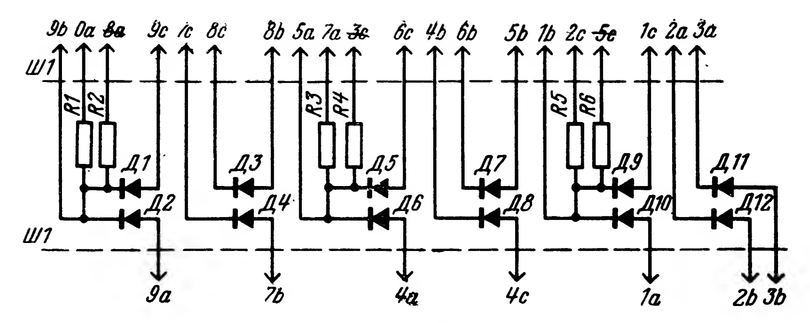


Рис. 5. Схема субблока СП.
R1, R3, R5=1,2 *ком*; *R2, R4, R6*=2,4 *ком*; *Д1—Д12* типа Д9Д.

ного к ее выходу, из-за большого падения напряжения на резисторе схемы совпадения от обратных токов диодов.

Параметры субблока СП

Напряжение питания, *в*	—12
Входной ток, *ма*	5, 10, 15
Уровень напряжения сигнала 0, *в*, не более	
входного	0,5
выходного	1
Рабочая частота, *кгц*, не более	150

2. ТРИГГЕРЫ

Симметричные триггеры, имеющиеся в данном комплексе, отличаются рабочей частотой и выходной мощностью.

Прежде чем переходить к рассмотрению конкретных схем субблоков, необходимо отметить, что такое состояние триггера, при котором на его единичном выходе имеется высокий потенциал, а на нулевом выходе — низкий, условно принято за нулевое. За единичное состояние принимается такое, при котором имеет место обратное распределение потенциалов на выходах триггера.

а) *Субблок ТЛ-1*

Триггер маломощный низкочастотный находит широкое применение при построении логических узлов, реализующих функции делителя частоты, пересчетной схемы, памяти и т. д.

Субблок содержит три независимых однотипных триггера (рис. 6). Поясним принцип работы триггера на примере первой схемы, которая построена на транзисторах *Т1*, *Т2*, резисторах *R1—R4*, *R13*, *R16*, *R19—R22*, конденсаторах *С1*, *С2* и диодах *Д1*, *Д4*, *Д5*. Резисторы *R2* и *R3* определяют коллекторные токи триггера, резисторы *R13*, *R16* цепей положительной обратной связи, выбраны равными коллекторным резисторам (*R2* и *R3*), что обеспечивает большую нагрузочную способность триггера при токовой нагрузке и повышает его работоспособность при малых коэффи-

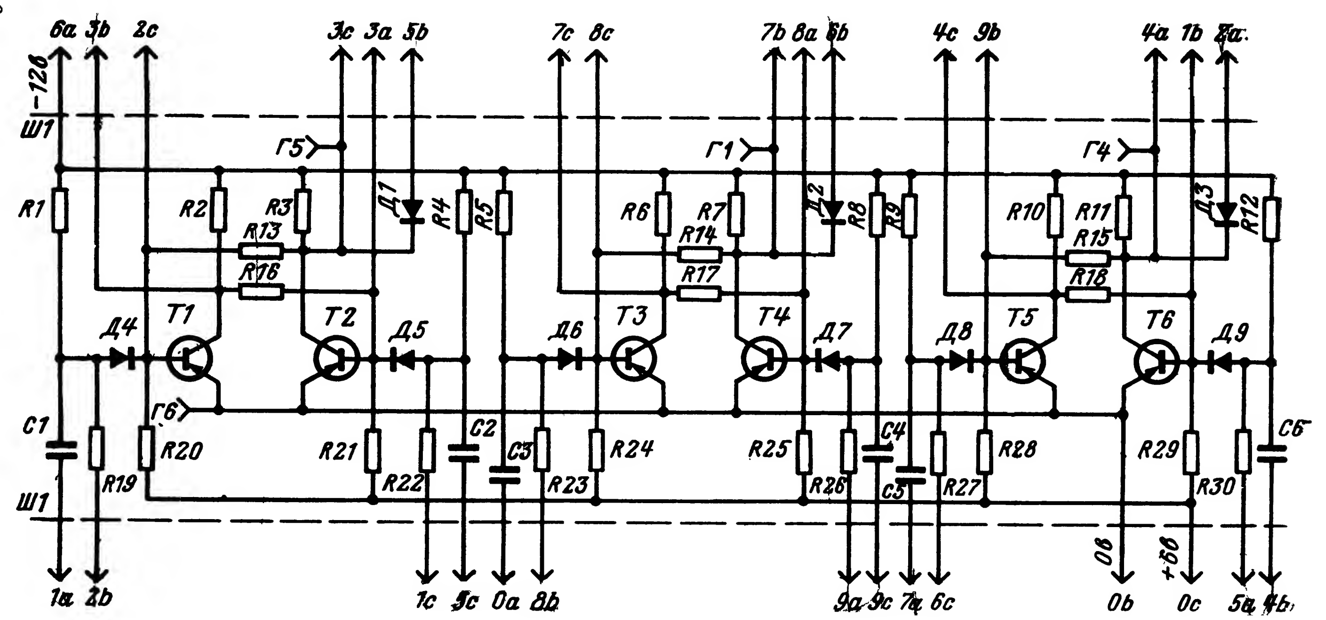


Рис. 6. Схема субблока ТЛ-1.

R1, R4, R5, R8, R9, R12=100 *ком*; *R2, R3, R6, R7, R10, R11, R13—R18*=820 *ом*; *R19, R22, R23, R26, R27, R30*=3 *ком*; *R20, R21, R24, R25, R28, R29*=3,9 *ком*; *C1—C6*=0,05 *мкф*; *Д1—Д9* типа Д9Д; *T1—T6* типа МП42А.

циентах усиления транзисторов. Резисторы *R20*, *R21* определяют токи смещения. Сброс триггера осуществляется через диод *Д1*. Резисторы *R1* и *R4*, *R19* и *R22*, конденсаторы *C1* и *C2* и диоды *Д4* и *Д5* образуют диодно-емкостные ключи управления.

На вставку разъема *Ш1* выведены базы и коллекторы транзисторов *T1*, *T2*, анод диода *Д1*, а также выводы отдельных элементов диодно-емкостных ключей.

Рассмотрим процесс переключения триггера при управлении по схеме с раздельными входами. Предположим, что триггер находится в единичном состоянии, а на конденсатор *C1* от управляющего элемента подан сигнал 1 ($-U_у$). Кроме того, на колодке разъема соединены контакты *2b* и *3b, 1c* и *3c*.

Конденсатор *C1* в этом случае зарядится по цепи: нулевая шина источника питания, открытый транзистор *T1*, резистор *R19*, конденсатор *C1* и управляющий элемент. При этом положительный заряд накопится на обкладке конденсатора *C1*, связанной через диод *Д4* с базой транзистора *T1*. В момент, когда сигнал 1 на выходе управляющего элемента сменится сигналом 0, потенциал обкладки конденсатора *C1*, соединенной с управляющим элементом, станет нулевым; потенциал же другой обкладки окажется выше нуля на величину напряжения, до которого заряжен конденсатор, т. е. $+U_у$. Конденсатор *C1* начинает разряжаться по цепи: нулевая шина управляющего элемента, конденсатор *C1*, диод *Д4*, резисторы *R13* и *R3*, шина *12в* источника питания. Положительным потенциалом $+U_у$ закроется транзистор *T1*, а за счет наличия обратных связей транзистор *T2* откроется, т. е. триггер переключится в другое состояние. Для возврата триггера в исходное состояние необходимо подать последовательно сигналы 1 и 0 на конденсатор *C2*.

Рассмотрим управление триггером по счетному входу. Последний образуется при соединении входов диодно-емкостных ключей, т. е. контактов *1a* и *5c*. Снова предположим, что транзистор *T1* открыт, а транзистор *T2* закрыт. При этом контакт *2b* соединен с *3b*, а контакт *1c* с *3c*.

При подаче на счетный вход сигнала 1 конденсатор *C1*, соединенный через резистор *R19* с коллектором открытого транзистора *T1*, заряжается до уровня $-U_у$. Конденсатор *C2* зарядится только до разности потенциалов $U_у - U_к$.

При смене входного единичного сигнала нулевым триггер управляется первым диодно-емкостным ключом, как было описано для случая триггера с раздельными входами.

Таким образом, в триггере со счетным входом происходит автоматическое распределение входных сигналов: каждый раз запирающий импульс направляется на базу открытого транзистора.

Если уровень напряжения входного сигнала 1 превышает 6 *в*, то заряжаются оба конденсатора. Это приводит к тому, что запирающие импульсы, хотя и разного уровня, попадают на оба транзистора и затрудняют процесс опрокидывания триггера. Поэтому на счетный вход триггера желательно подавать входной сигнал 1 того же уровня, что и соответствующий выходной сигнал триггера.

Нагрузка триггера может включаться как последовательно с транзистором (в частности, через внешнюю диодную схему И), так и между коллектором транзистора и нулевой шиной питания.

Отличительная специфика схемы триггера при управлении через диодно-емкостные ключи состоит в том, что процессу опрокидывания триггера предшествует процесс подготовки, когда про-

исходит заряд соответствующего конденсатора. По этой причине частота следования входных сигналов ограничивается временем заряда конденсаторов диодно-емкостных ключей.

Параметры субблока ТЛ-1

Напряжения питания и смещения, *в*	—12 и +6
Потребление тока, *ма*, не более	22
Потребление тока цепи сброса, *ма*, не более	15
Уровень напряжения, *в*:	
входного сигнала 0, не более	1
входного сигнала 1	6,5—8
Длительность входных сигналов 0 и 1, *мсек*, не менее	0,1
Крутизна фронта входного сигнала 0, *в/мксек*, не менее	1
Уровень напряжения, *в*:	
вы одного сигнала 0 не более	0,5
выходного сигнала 1	4,5—10
Ток внешней нагрузки, *ма*:	
номинальный	15
максимальный	25
Рабочая частота, *кгц*, не более	5

б) *Субблок ТЛ-2*

Триггер мощный низкочастотный предназначен для работы в разветвленных цепях матричного дешифратора, управления реле, сигнальными лампами, а также для построения логических узлов, реализующих функции пересчетной схемы, памяти и т. д. Субблок содержит два независимых одинаковых мощных триггера (рис. 7).

Принцип работы схемы поясним на примере первого триггера. Последний выполнен на транзисторах *Т1*, *Т2*; резисторах *R1*—*R8*, *R17*, *R18*, *R21*, *R22*, *R25*, *R26*; диодах *Д1*, *Д2*, *Д5*, *Д6* и конденсаторах *С1*, *С2*. Резисторы *R3*, *R4* (*R5*, *R6*) определяют коллекторные токи транзистора *Т1* (*Т2*); резисторы *R4*, *R5* могут подключаться к источникам —24 и —12 *в*, а резисторы *R3*, *R6* — только к источнику —12 *в*. Резисторы *R2*, *R17* (*R7*, *R18*) ограничивают ток базы открытого транзистора *Т1* (*Т2*); резисторы *R25*, *R26* определяют токи смещения.

На вставку разъема *Ш1* выведены базы и коллекторы транзисторов *Т1*, *Т2*, входы диодно-емкостных ключей (контакты *1б*, *1а*), а также резисторы *R21* и *R22*.

В схемном решении данный триггер отличается от маломощного триггера субблока ТЛ-1 наличием диодных обратных связей вместо резистивных, что позволяет исключить протекание базового тока открытого транзистора через коллекторную цепь закрытого транзистора и получить на выходе триггера полный перепад тока ($I_{к.н}$—$I_{к0}$) и напряжения (0—$U_{пит}$). Это обеспечивает нормальную работу реле или лампы, включаемых в цепь коллектора транзистора. Последовательно с лампой или с обмоткой реле включается резистор *R3* (*R6*). Если при этом нагрузка включена только в одно плечо триггера, то желательно в другом плече использовать резистор *R5* (*R4*).

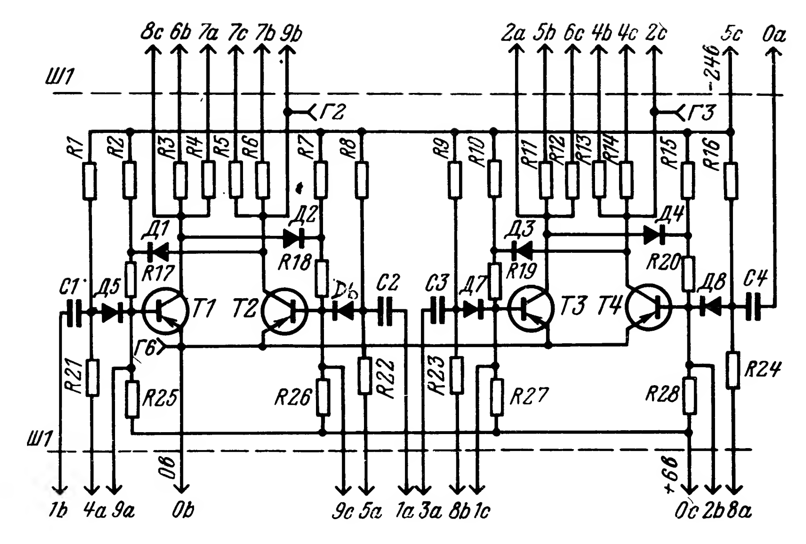


Рис. 7. Схема субблока ТЛ-2.

R1, R8, R9, R16=100 *ком*; *R2, R7, R10, R15, R17, R20*=820 *ом*; *R3, R6, R11, R14*=120 *ом*; *R4, R5, R12, R13*=2 *ком*; *R21—R24*=3 *ком*; *R25—R28*=1,5 *ком*; *C1—C4*=0,5 *мкф*; *Д1—Д4* типа Д226Д; *Д5—Д8* типа Д9Д; *T1—T4* типа МП21Г.

Триггер может быть включен по схеме со счетным входом или с раздельными входами. Изменение схемы включения триггера производится с помощью внешних коммутаций. Управляется данный триггер так же, как и ранее описанный триггер субблока ТЛ-1.

Параметры субблока ТЛ-2

Напряжения питания и смещения, *в*	—24 и +6
Потребление тока, *ма*, не более	120
Уровень напряжения, *в*:	
входного сигнала 0, не более	1
входного сигнала 1	8—20
Длительность входных сигналов 0 и 1, *мсек*, не менее	1
Крутизна входного сигнала 0, *в/мксек*, не менее	0,5
Ток внешней нагрузки, *ма*:	
номинальный	70
максимальный	100
Рабочая частота, *кгц*, не более	0,5

в) *Субблок ТЛ-4*

Триггер маломощный высокочастотный выполняет те же функции, что и субблок ТЛ-1, но является высокочастотным. В субблоке размещены три однотипных триггера (рис. 8), принцип работы которых поясним на примере первого.

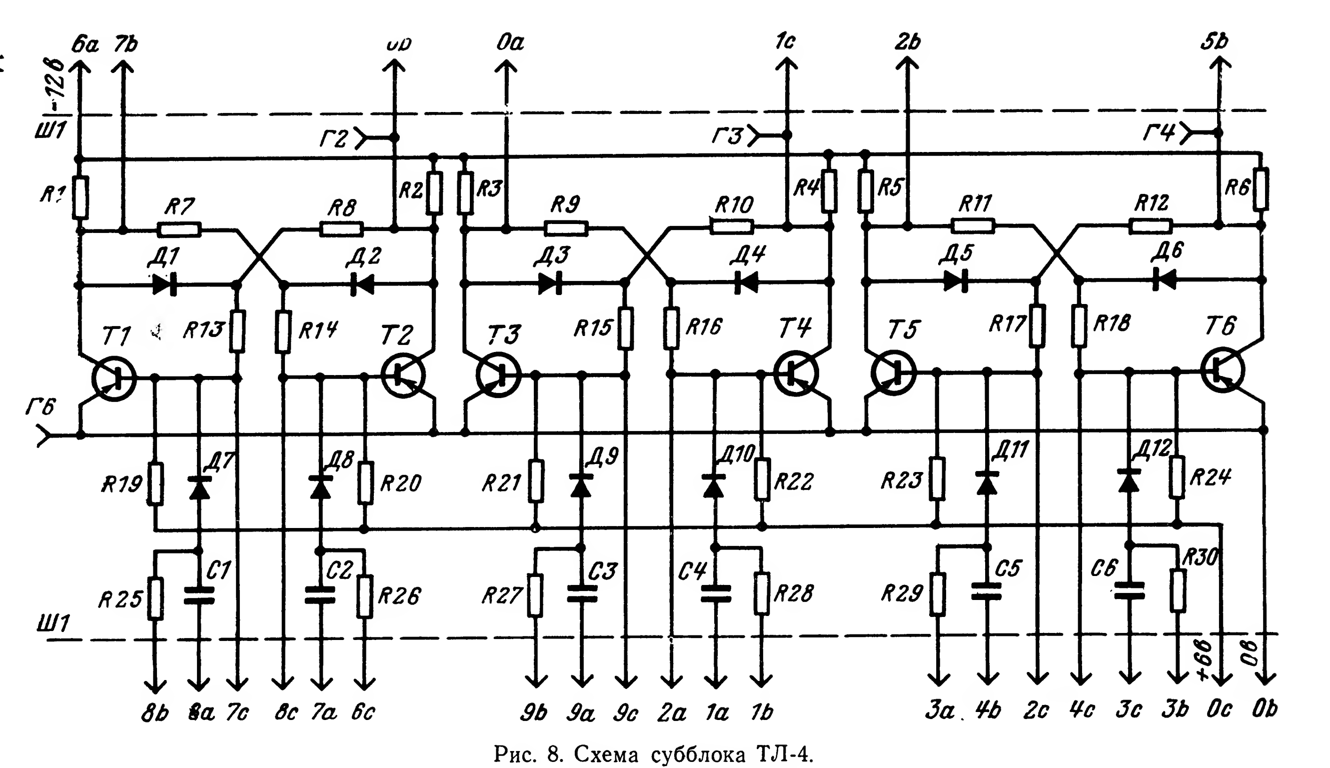


Рис. 8. Схема субблока ТЛ-4.

R1—R6=820 *ом*; *R7—R12*=1,5 *ком*; *R13—R18*=300 *ом*; *R19—R24*=6,2 *ком*; *R25—R30*=3 *ком*; *C1—C6*=680 *пф*; *Д1—Д12* типа Д9К; **T1—T6** типа П416Б.

Триггер выполнен на двух ненасыщенных ключах с нелинейной отрицательной обратной связью (ООС). Рассмотрим более подробно работу указанного ключа. Как видно из рис. 9,*а*, до тех пор пока падение напряжения на резисторе R_0 меньше напряжения перехода $U_{к.б}$ транзистора *Т*, диод *Д* заперт. Отрицательная обратная связь при этом не действует. Когда входной ток $I_{вх}$ достигает такого значения, при котором падение напряжения на резисторе R_0 превысит напряжение $U_{к.б}$ на величину падения напряжения на диоде *Д*, последний откроется. Начиная с этого момента режим

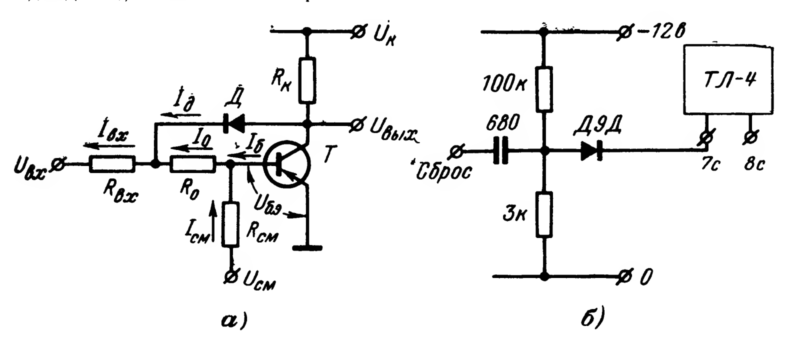


Рис. 9. Ненасыщенный ключ с нелинейной отрицательной обратной связью (*а*) и схема сброса триггера (*б*).

транзистора почти не изменяется при увеличении входного тока. Рост последнего происходит в основном за счет тока, протекающего через диод *Д*. Ток коллектора $I_{от}$ транзистора *Т*, при котором открывается диод *Д*, незначительно меньше тока насыщения транзистора и поэтому считают, что

$$I_{ст} \approx \frac{U_к}{R_к} = I_н. \qquad (1)$$

Таким образом, нелинейная ООС удерживает транзистор на грани насыщения и уменьшает величину разрядного тока, необходимого для его запирания. Это позволяет уменьшить емкость конденсаторов *С1* и *С2* диодно-емкостных ключей и увеличить частоту переключения триггера.

Сброс данного триггера, как и низкочастотного, можно осуществить по коллектору (через диод, установленный вне субблока) или с помощью диодно-емкостного ключа, как это показано на рис. 9,*б*.

В остальном принцип работы данного триггера не отличается от принципа работы триггера субблока ТЛ-1.

Параметры субблока ТЛ-4

Напряжения питания и смещения, *в*	—12 и +6
Потребление тока, *ма*, не более	20
Уровень напряжения, *в*:	
входного сигнала 0, не более	1
входного сигнала 1	5—8

Длительность входных сигналов 0 и 1, *мксек*, не менее 3,3

Крутизна фронта входного сигнала 0, *в/мксек*, не менее 15

Уровень напряжения, *в*:

выходного сигнала 0, не более 1

выходного сигнала 1 . . . . 5—10

Рабочая частота, *кгц*, не более 150

3. СЧЕТЧИКИ

В комплексе имеются двоичные (субблоки СД-1, СД-2) и двоично-десятичные (субблоки ДК-1, ДК-2) счетчики, а также регистр сдвига (субблок РС).

Все они применяются для выполнения чисто арифметических операций, а также используются в преобразователях информации из непрерывной формы представления в цифровую, в приборах измерения времени, в схемах дешифраторов и т. д. Рассмотрим в отдельности каждый из указанных субблоков.

а) *Счетчик двоичный низкочастотный (СД-1)*

Субблок СД-1 представляет собой четырехразрядный двоичный суммирующий счетчик, построенный на триггерах субблока ТЛ-1, и предназначен для построения различных схем сумматоров, распределителей и т. д.

Счетный вход каждого триггера, кроме первого, подключен к правому плечу предыдущего (рис. 10). Последовательность работы счетчика в соответствии с принятым распределением сигналов на выходах триггера при записи в нем 0 и 1 приведена в табл. 1.

Таблица 1

Десятичное число	1-й разряд	2-й разряд	3-й разряд	4-й разряд
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1
10	0	1	0	1
11	1	1	0	1
12	0	0	1	1
13	1	0	1	1
14	0	1	1	1
15	1	1	1	1
0	0	0	0	0

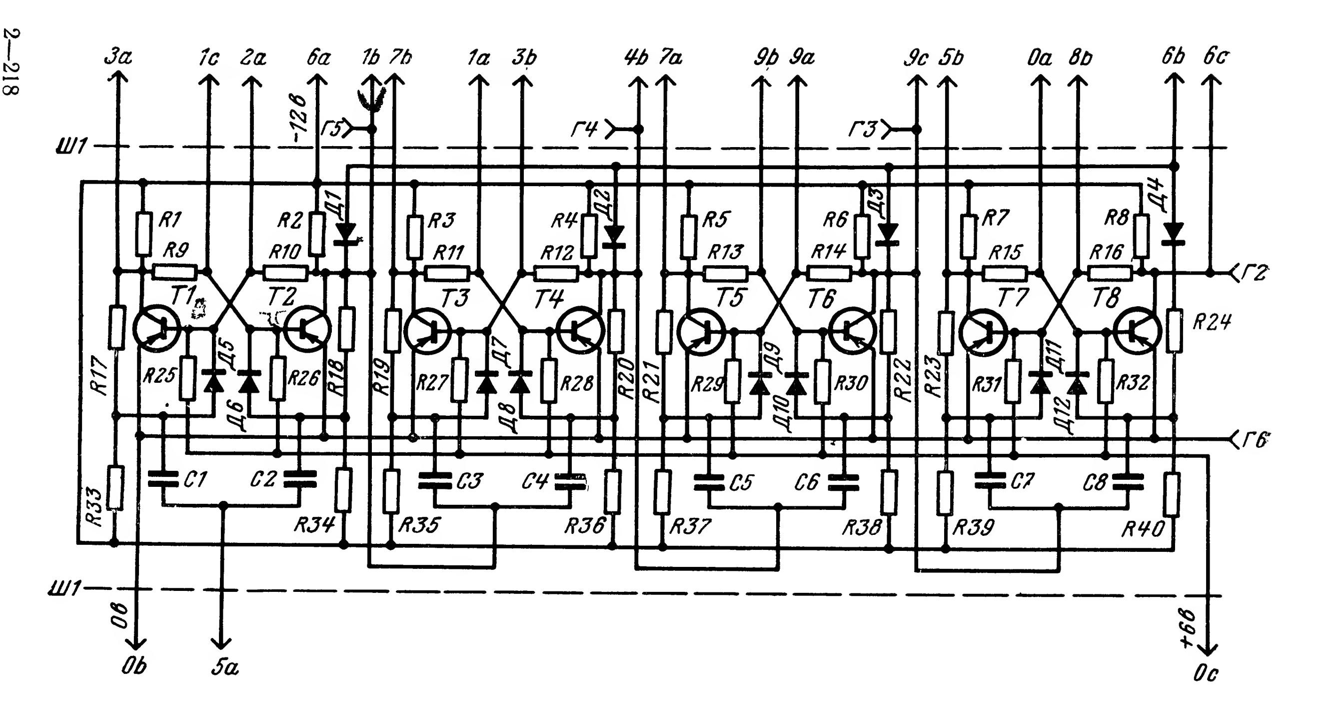


Рис. 10. Схема субблока СД-1.

R1—R16=820 *ом*; *R17—R24*=3 *ком*; *R25—R32*=3,9 *ком*; *R33—R40*=100 *ком*; *C1—C8*=0,05 *мкф*; *Д1—Д12* типа Д9Д; *T1—T8* типа МП42А.

Как видно из этой таблицы, каждый последующий триггер работает с частотой вдвое меньшей, чем предыдущий, а коэффициент деления счетчика равен 16.

Для наращивания числа разрядов используются триггеры субблока ТЛ-1. Счетчик допускает параллельный ввод числа, для чего на вставку разъема выведены базы транзисторов всех триггеров. Потенциальные управляющие сигналы при этом подаются на базы транзисторов через резисторы сопротивлением 820 *ом*, а импульсные — через диодно-емкостные ключи субблока ДФ-1.

Сброс счетчика осуществляется подачей нулевого потенциала на коллекторы правых транзисторов всех триггеров через диоды *Д1—Д4*. При использовании счетчика совместно с субблоком УО можно строить пересчетные схемы, коэффициент деления которых не является степенью двух.

Параметры субблока СД-1

Потребление тока, *ма*, не более 88
Потребление тока цепи сброса, *ма*, не более 60

Остальные параметры такие же, как у субблока ТЛ-1.

б) *Счетчик двоичный высокочастотный (СД-2)*

Счетчик СД-2 представляет собой четырехразрядный двоичный суммирующий счетчик (рис. 11), построенный на высокочастотных триггерах субблока ТЛ-4. Назначение данной пересчетной схемы и последовательность ее работы аналогичны назначению и последовательности работы низкочастотного счетчика, рассмотренного выше. При этом необходимо учитывать особенности высокочастотного триггера, в частности невозможность подключения токовой нагрузки.

Параметры субблока СД-2

Потребление тока не более 80 *ма*.
Остальные параметры такие же, как у субблока ТЛ-4.

в) *Счетчик двоично-десятичный низкочастотный (ДК-1)*

Двоично-десятичная пересчетная схема (декада) построена на триггерах субблока ТЛ-1 (рис. 12) и отличается от схемы субблока СД-1 тем, что четвертый триггер декады включен по схеме с раздельными входами, причем правый диодно-емкостный ключ этого триггера соединен с единичным выходом третьего триггера, а левый — с единичным выходом первого триггера. На счетный вход второго триггера сигналы поступают с выхода схемы совпадения (диоды *Д13* и *Д14* и резистор *R41*).

Восемь импульсов декада отсчитывает так же, как и двоичный счетчик. При отсчете восьмого импульса четвертый триггер блокирует счетный вход второго триггера и на девятом импульсе этот вход не подготавливается. На десятом импульсе первый триггер, переключаясь, возвращает четвертый триггер и, следовательно, всю схему в исходное состояние.

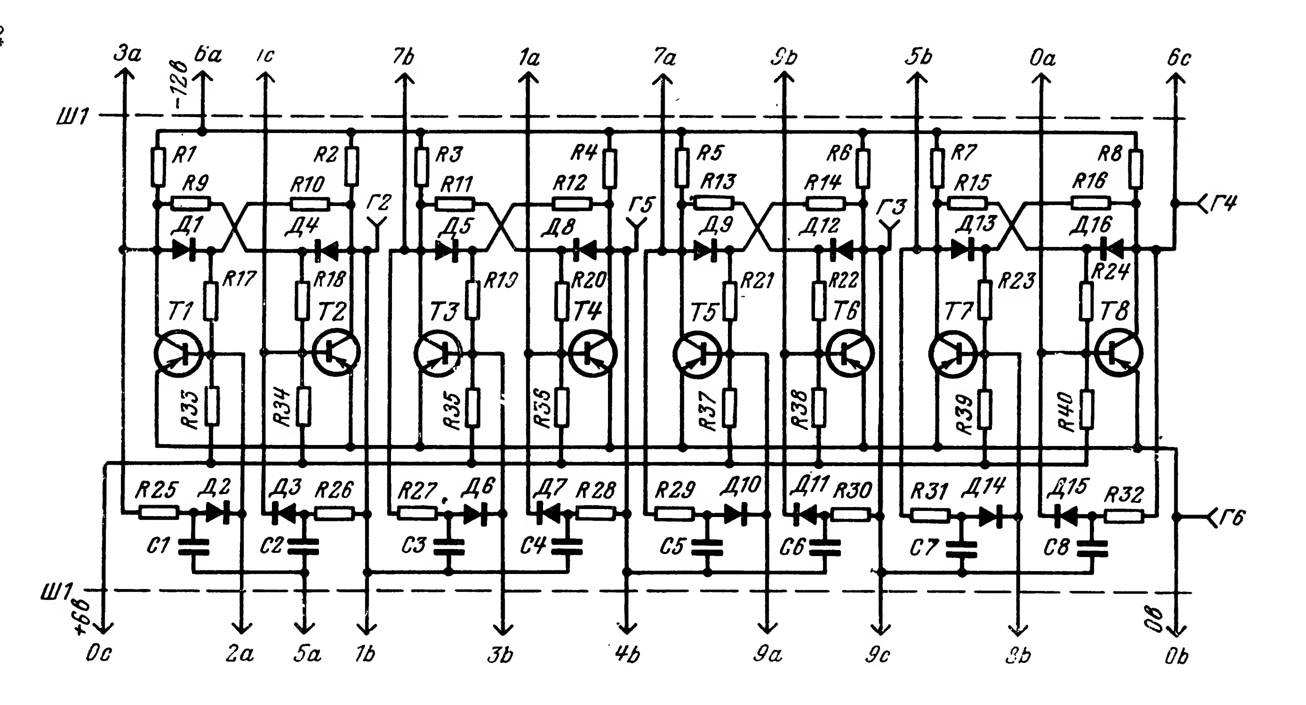


Рис. 11. Схема субблока СД-2.

R1—R8=820 *ом*; *R9—R16*=1,5 *ком*; *R17—R24*=300 *ом*; *R25—R32*=3 *ком*; *R33—R40*=6,2 *ком*; *C1—C8*=680 *пф*; *Д1—Д6* типа Д9К; *T1—T8* типа П416Б.

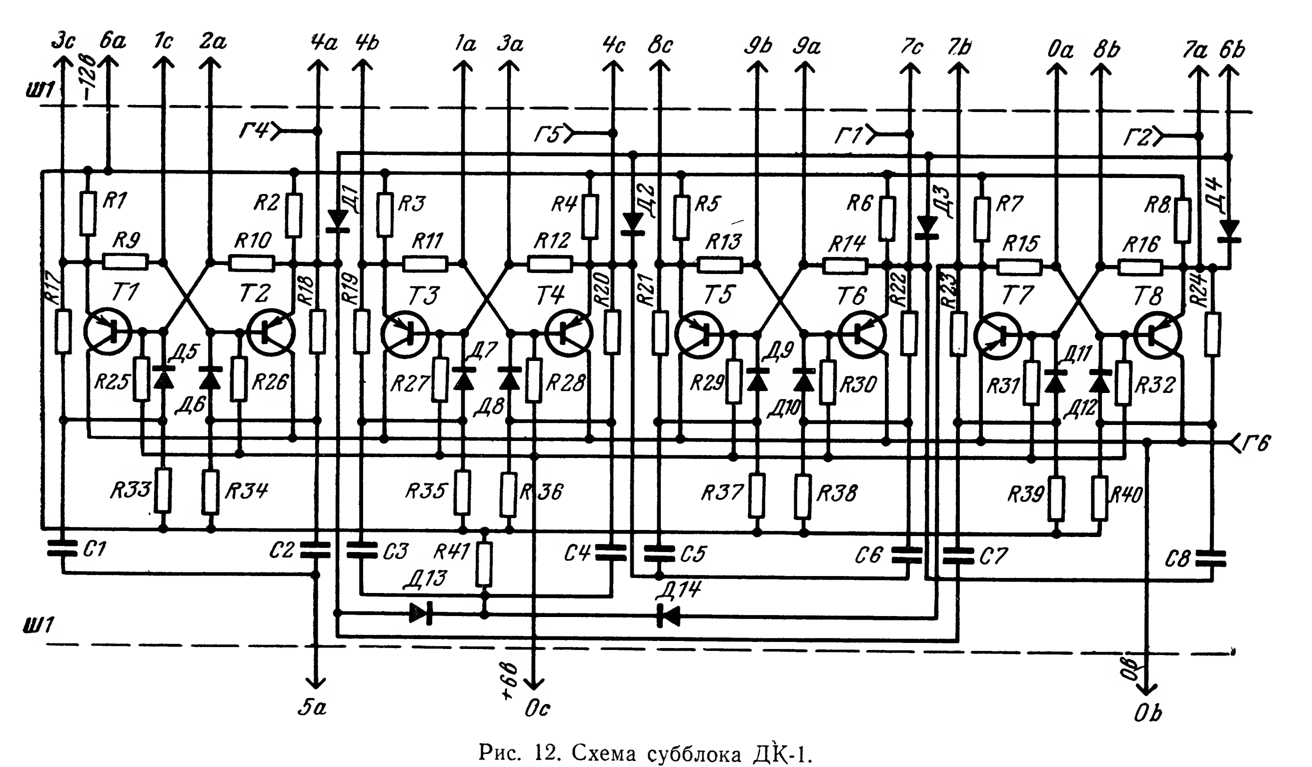


Рис. 12. Схема субблока ДК-1.

R1—R16=820 *ом*; *R17—R24*=3 *ком*; *R25—R32*=3,9 *ком*; *R33—R40*=100 *ком*; *R41*=2,4 *ком*; *C1—C8*=0,05 *мкф*, *Д1—Д14* типа Д9Д; *T1—T8* типа МП42А.

Отличительной особенностью данной схемы является то, что двоичные числа, записываемые в декаде в процессе счета, последовательны и соответствуют десятичным числам 0—9.

Последовательность работы пересчетной схемы приведена в табл. 2.

Таблица 2

Десятичное число	1-й разряд	2-й разряд	3-й разряд	4-й разряд
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1

Параметры субблока ДК-1

Потребление тока, *ма*, не более 88
Потребление тока в цепи сброса, *ма*, не более . . . 60

Остальные параметры такие же, как у субблока ТЛ-1.

г) *Счетчик двоично-десятичный высокочастотный (ДК-2)*

Субблок представляет собой высокочастотную двоично-десятичную декаду и построен на триггерах субблока ТЛ-4 (рис. 13).

Последовательность работы данного счетчика такая же, как у низкочастотной декады.

Параметры субблока ДК-2

Потребление тока не более 80 *ма*.

Остальные параметры такие же, как у субблока ТЛ-4.

д) *Регистр сдвига (РС)*

Четырехразрядный регистр сдвига на триггерах субблока ТЛ-1 (рис. 14) предназначен для оперативного хранения и сдвига вправо информации, а также для преобразования параллельного двоичного кода в последовательный и наоборот.

Особенностью схемы является то, что резистивные входы диодно-емкостных ключей каждого триггера, начиная со второго, подключены к инверсным выходам предыдущего триггера. Емкостные входы тех же ключей соединены в одну шину и выведены на разъем *Ш1* (контакт *5а*). На указанный вывод подаются тактовые

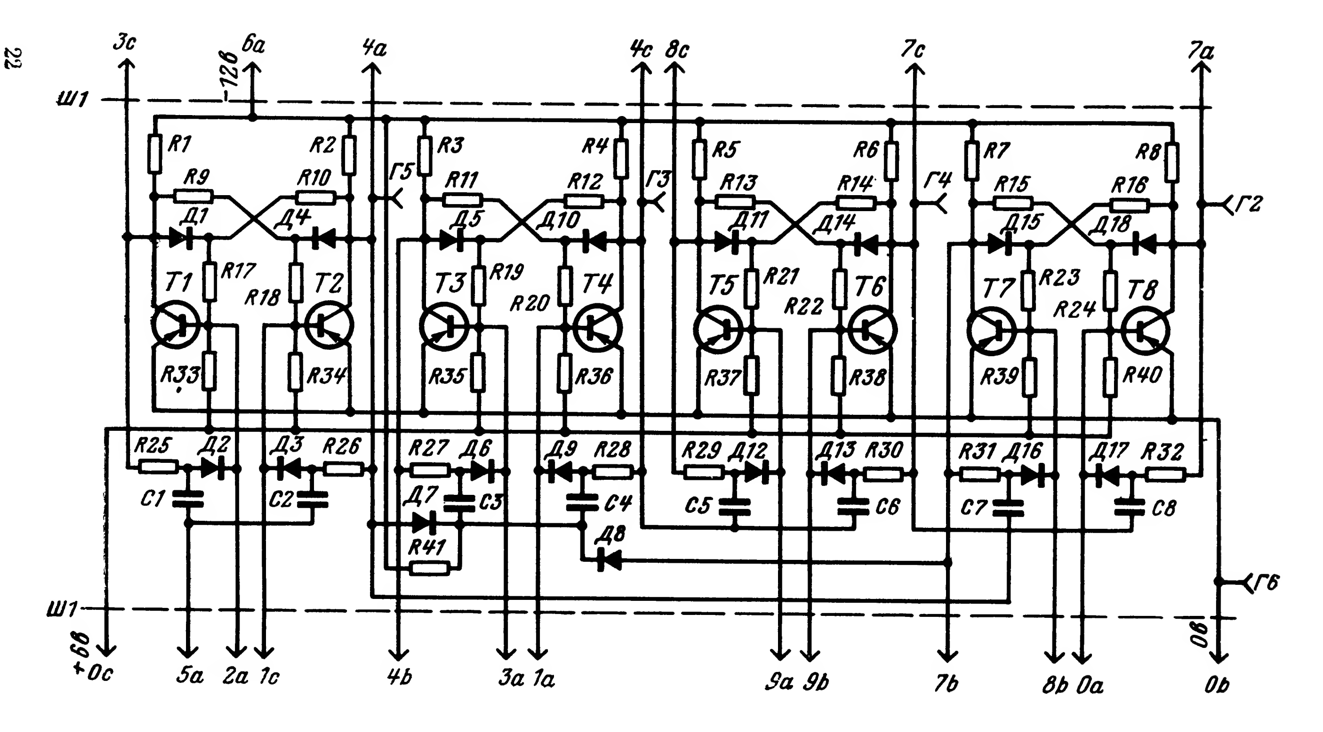


Рис. 13. Схема субблока ДК-2.

R1—R8=820 *ом*; *R9—R16*=1,5 *ком*; *R17—R24*=300 *ом*; *R25—R32*=3 *ком*; *R33—R40*=6,2 *ком*; *R41*=5,1 *ком*; *C1—C8*=680 *пф*; *Д1—Д18* типа Д9К; *T1—T8* типа П416Б.

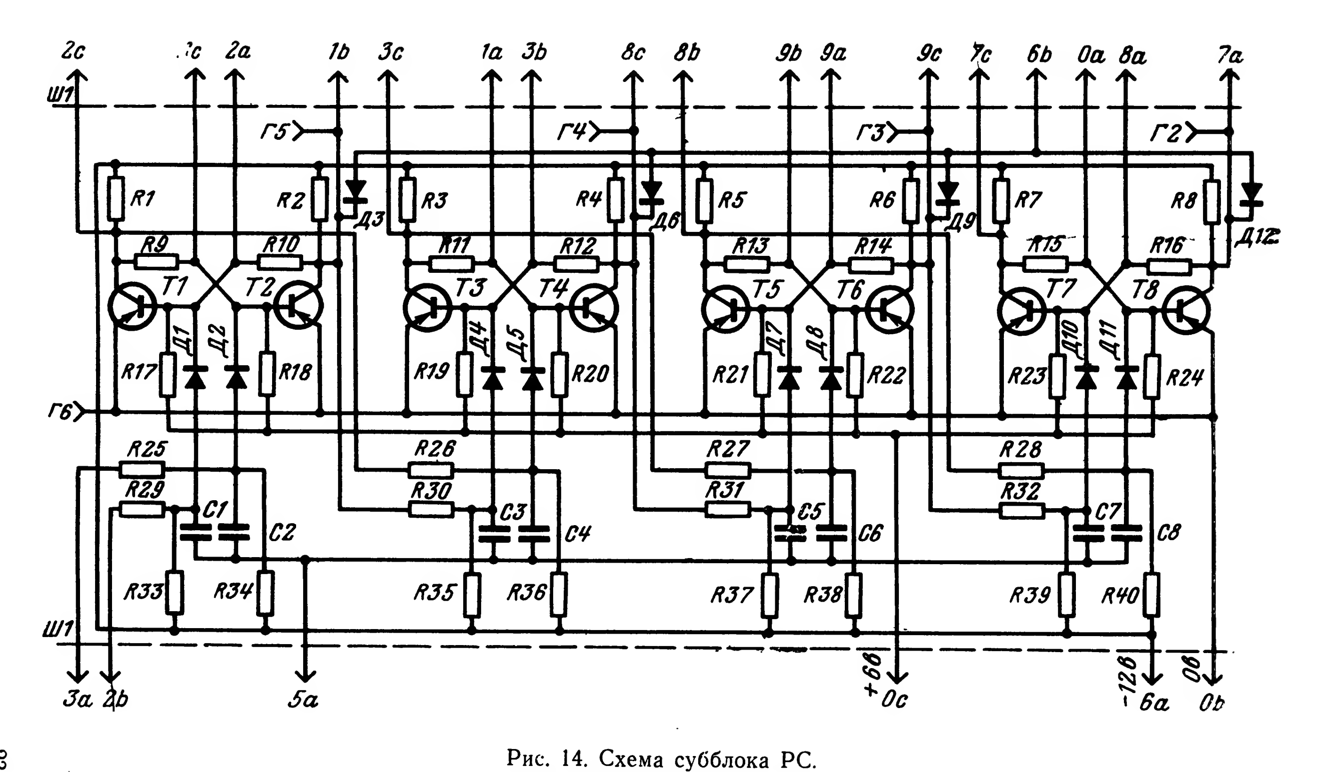


Рис. 14. Схема субблока РС.

R1—R16=820 *ом*; *R17—R24*=3,9 *ком*; *R25—R32*=3 *ком*; *R33—R40*=100 *ком*; *C1—C8*=0,05 *мкф*; *Д1—Д12* типа Д9Г; *T1—T8* типа МП42А.

импульсы (сигналы управления). Благодаря такому соединению триггеров для сдвига числа, записанного в регистре, требуется один импульс.

При параллельном вводе двоичного кода в регистр входные сигналы подаются на базы транзисторов через резисторы сопротивления 820 *ом* или диодно-емкостные ключи субблока ДФ-1, устанавливаемые вне субблока.

В случае последовательного ввода двоичного кода резистивные входы диодно-емкостных ключей первого триггера подключаются к инверсным выходам источника сигнала.

Параметры субблока РС

Потребление тока, *ма*, не более	88
Потребление тока цепи сброса, *ма*, не более	60
Ток цепи сдвига (в импульсе), *ма*, не более	60
Длительности сигналов 0 и 1, *мсек*:	
входных не менее	0,2
сдвигающих	0,05—0,1
Рабочая частота, *кгц*, не более	2,5

Остальные параметры такие же, как у субблока ТЛ-1.

4. ДИФФЕРЕНЦИРУЮЩИЕ И ИНТЕГРИРУЮЩИЕ ЦЕПИ

В состав комплекса входят субблоки, содержащие диодно-емкостные ключи (ДФ-1—ДФ-3) и интегрирующие цепи (Ф-1, Ф-2).

Основное назначение указанных субблоков — преобразование потенциальных сигналов в импульсные. Могут выполнять также функции укорочения (дифференцирования) и расширения (интегрирования) входных сигналов.

Существенным достоинством схем указанных субблоков является то, что они позволяют управлять транзисторными схемами без дополнительных усилителей.

а) *Диодно-емкостной ключ (ДФ-1)*

Субблок ДФ-1 предназначен для преобразования потенциальных сигналов в импульсные, а также для построения импульсных логических схем и совместной работы с субблоком ТЛ-1.

В субблоке имеется шесть однотипных диодно-емкостных ключей, из которых рассмотрим первый. Он состоит из следующих элементов (рис. 15): резисторов *R1*, *R7*, *R8*, диода *Д1* и конденсатора *C1*. Резисторы *R1* и *R8* образуют делитель напряжения, создающий небольшой отрицательный потенциал на аноде диода *Д1*, благодаря чему на выход схемы не проходят помехи невысокого уровня. Резистор *R7* служит для расширения логических возможностей ключа.

Схема имеет три входа: входы подготовки и управления (контакты *1b*, *0a* соответственно) и логический вход (контакт *9c*).

Простейший способ включения диодно-емкостного ключа — использование входов подготовки и управления. Вход подготовки подключается к шине питания 0 (рис. 16,*а*), а вход управления — к выходу источника сигнала. Работа схемы при таком способе включения была описана ранее (при рассмотрении субблока ТЛ-1).

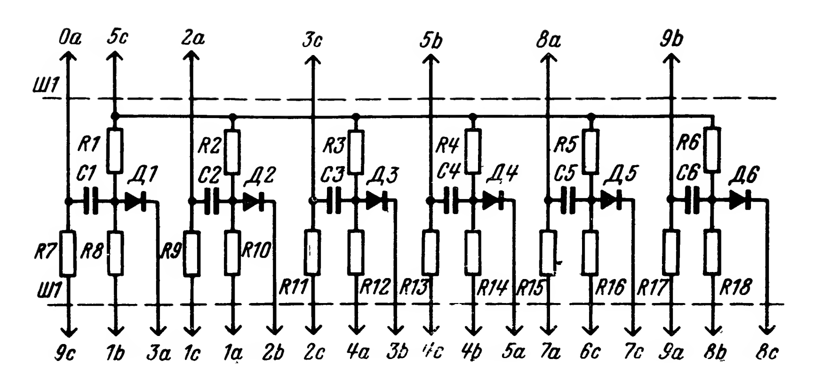


Рис. 15. Схема субблока ДФ-1.
R1—R6=100 *ком*, *R7—R18*=3 *ком*; *C1—C6*=0,05 *мкф*; *Д1—Д6* типа Д9Д.

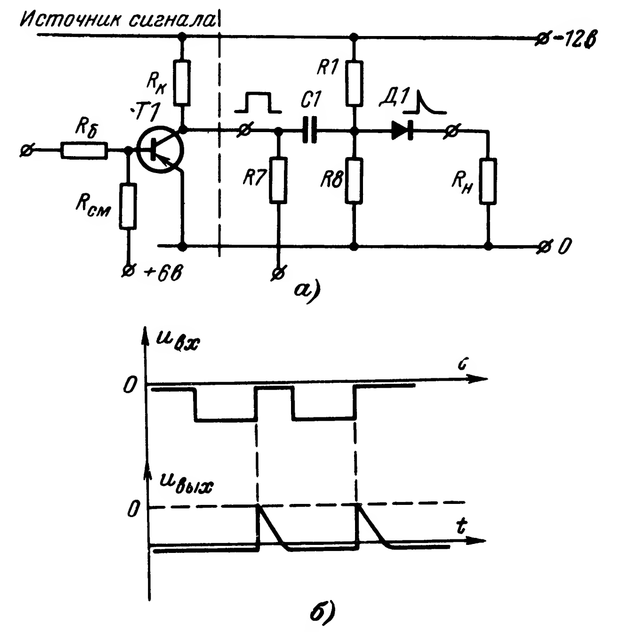


Рис. 16. Простейший способ включения (*а*) и временная диаграмма работы ячейки (*б*).

Длительность выходных импульсов (рис. 16,*б*) определяется временем разряда конденсатора *C1*.

Очевидно, что формированию очередного импульса должна предшествовать подготовка диодно-емкостного ключа (т. е. заряд конденсатора *C1*). Это обстоятельство является характерной особенностью данной схемы.

Возможен способ включения схемы, при котором вход подготовки подключается ко второму источнику сигнала (такое включение, в частности, имеет место в ранее рассмотренных пересчетных схемах). При этом конденсатор *C1* заряжается только при совпадении сигнала 0 на входе подготовки и сигнала 1 на входе управления ключа.

Пример использования логического входа схемы показан на рис. 17. В этом случае подготовка ключа начнется только при наличии сигнала 1 на входе управления и входе логическом и сигнала 0 на входе подготовки. Выходной импульс сформируется при смене хотя бы одного из входных сигналов 1 сигналом 0.

Допускается последовательное включение двух ключей (рис. 18). При такой схеме включения конденсаторы *C1*, *C2* зарядятся при

Рис. 17. Схема подключения логического входа.

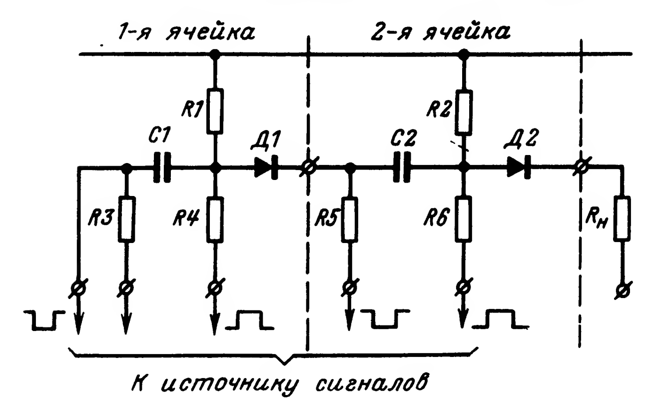


Рис. 18. Последовательное включение двух ключей.

наличии сигнала 1 на входе управления первого ключа и логическом входе второго и сигнала 0 на входах подготовки. В случае согласованного заряда конденсаторов *C1*, *C2* амплитуда выходного импульса увеличивается. При заряде конденсаторов с противоположной полярностью импульс на выходе отсутствует.

Параметры субблока приведены в табл. 3.

Таблица 3

Параметр	Тип субблока		
	ДФ-1	ДФ-2	ДФ-3
Напряжение питания, *в*	12	24	12
Уровень напряжения, *в*:			
входного сигнала 0, не более	1	1	1
входного сигнала 1	4,5—12	4,5—12	4,5—12
Длительность входных сигналов 0 и 1, *мсек*, не менее	0,1	1	0,003
Амплитуда выходного импульса, *в*	1—8	1—15	1,5—8

б) *Диодно-емкостные ключи (ДФ-2 и ДФ-3)*

Потенциально-импульсные ключи субблоков ДФ-2 и ДФ-3 (рис. 19 и 20) выполняют те же функции, что и ключи субблока ДФ-1. Разница заключается в том, что ключи субблока ДФ-2 предназначены для работы с мощным триггером, а ключи субблока ДФ-3 — с высокочастотным триггером.

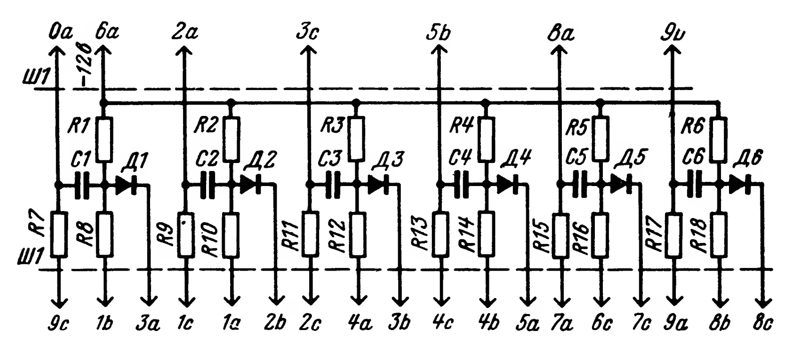


Рис. 19. Схема субблока ДФ-2.
R1—R6=100 *ком*; *R7—R18*=3 *ком*; *C1—C6*=0,5 *мкф*; *Д1—Д6* типа Д9Г.

Схемы субблоков отличаются от схемы субблока ДФ-1 только номиналами элементов и разводкой выводов.

Параметры субблоков приведены в табл. 3.

в) *Интегрирующая цепь (Ф-1)*

Субблок Ф-1 предназначен для интегрирования входных сигналов. Может использоваться в качестве фильтра высокочастотных помех, а также как разделительное звено.

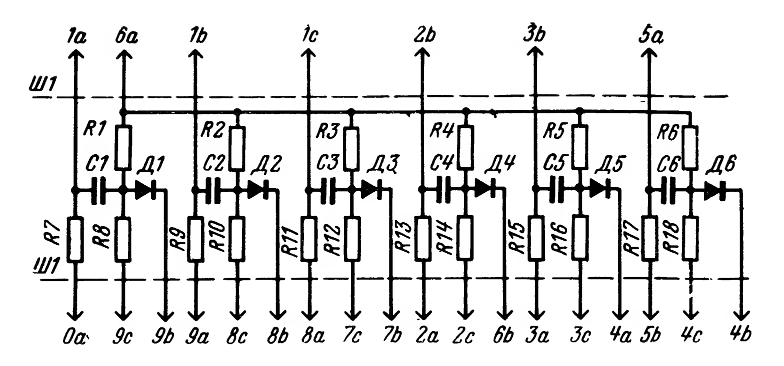


Рис. 20. Схема субблока ДФ-3.

R1—R6=100 *ком*; *R7—R18*=3 *ком*; *C1—C6*=680 *пф*; *Д1—Д6* типа Д9Г.

Интегрирование входных импульсов возможно благодаря линейному нарастанию напряжения на конденсаторе в начальный момент времени. Заметим, что интегрирующую *RC*-цепь часто называют расширителем импульсов, так как длительность ее выходного импульса значительно больше длительности входного. Объясняется это тем, что энергия электрического поля конденсатора, накопленная за время действия входного импульса, затем медленно рассеивается при разряде конденсатора. Поэтому очевидно, что чем больше емкость конденсатора и сопротивление резистора *RC*-цепи, тем больше длительность выходного импульса.

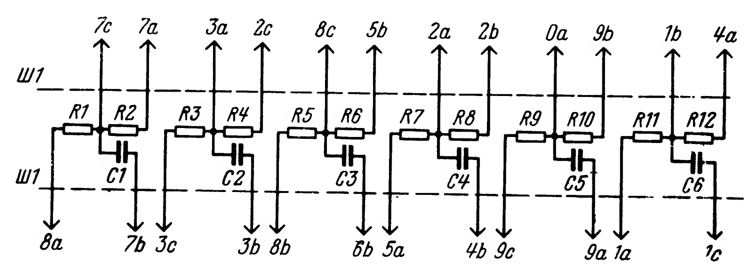


Рис. 21. Схема субблока Ф-1.

R1—R12=750 *ом*; *C1—C6*=0,1 *мкф*.

Обкладки всех конденсаторов субблока (рис. 21) выведены на вставку разъема и в случае необходимости можно подключать (вне субблока) дополнительные конденсаторы и тем самым изменять длительность выходных сигналов *RC*-цепей.

Параметры субблока Ф-1

Постоянная времени, *мсек*	0,06—0,09
Входное сопротивление, *ом*	750

г) *Интегрирующая цепь (Ф-2)*

Субблок Ф-2 выполняет те же функции, что и субблок Ф-1. Кроме того, данный субблок (рис. 22) предназначен для совместной работы с субблоком УНИ.

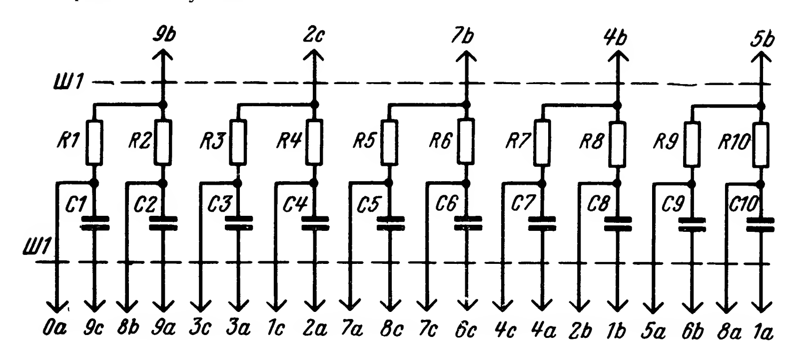


Рис. 22. Схема субблока Ф-2.
R1—R10=2,4 *ком*, *C1—C10*=1,0 *мкф*.

Параметры субблока Ф-2

Постоянная времени, *мсек*	1,9—2,9
Входное сопротивление, *ком*	2,4

5. ДЕШИФРАТОРЫ

Рассмотрим матричные дешифраторы (субблоки Д-1—Д-3) и ступень пирамидального дешифратора (субблок Д-4) в отдельности.

а) *Дешифратор матричный (Д-1)*

Субблок Д-1 предназначен для преобразования двоичного кода в десятичный, а также для построения распределителя импульсов.

Схема дешифратора (рис. 23) построена на диодах *Д1—Д64* и резисторах *R1* и *R16* и имеет восемь входов и шестнадцать выходов. Каждая группа диодов с соответствующим резистором образует схему И, рассчитанную на совпадение вполне определенной комбинации сигналов. Поэтому появление единичного сигнала на одном из выходов схемы указывает на прием соответствующей кодовой комбинации. При этом потенциалы остальных выходов дешифратора близки к нулю. В случае необходимости шина стробирующих импульсов может быть организована на базе субблока СБ.

Параметры субблока Д-1

Напряжение питания, *в*	12
Потребление тока, *ма*, не более	80
Уровень напряжения, *в*:	
входного сигнала 0, не более	0,5
входного сигнала 1	4,5—12

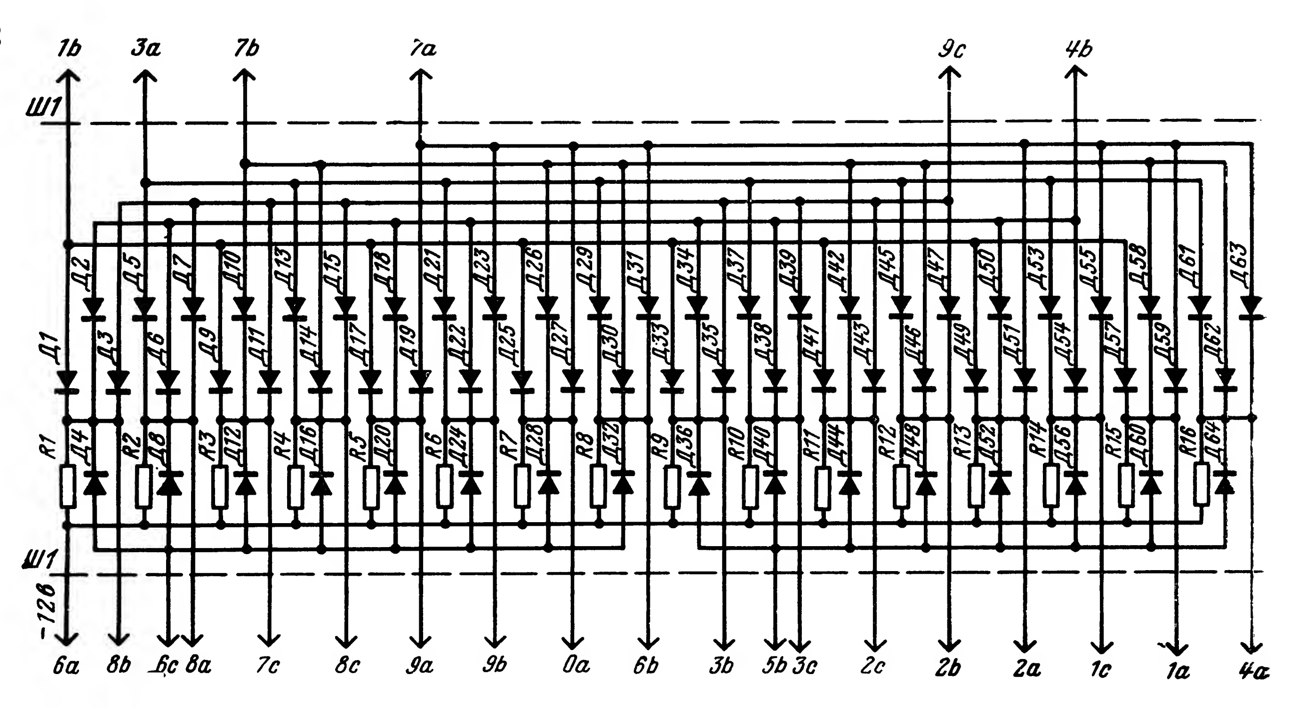


Рис. 23. Схема субблока Д-1.
R1—R16=2,4 *ком*; *Д1—Д64* типа Д9Д.

Уровень напряжения выходного сигнала 0, *в*, не более	1
Количество входов и выходов	8 и 16
Рабочая частота, *кгц*, не более	150

б) *Дешифратор матричный (Д-2)*

Субблок Д-2 выполняет те же функции, что и субблок Д-1, но отличается количеством входов и выходов, а также наличием шины стробирующих импульсов (рис. 24). Стробирующие импульсы могут

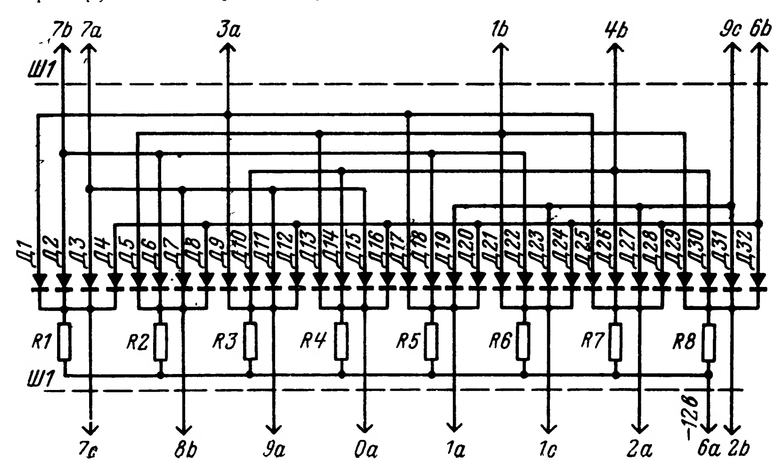


Рис. 24. Схема субблока Д-2.
R1—R8=2,4 *ком*; *Д1—Д32* типа Д9Д.

подаваться на каждом такте или в определенный момент после окончания счета.

Параметры субблока Д-2

Потребление тока, *ма*, не более	40
Количество входов и выходов	6 и 8

Остальные параметры такие же, как у субблока Д-1.

в) *Дешифратор матричный (Д-3)*

Субблок Д-3 предназначен для преобразования двоично-десятичного кода с весами разрядов 8-4-2-1 в единичный унитарный код.

Принцип работы схемы (рис. 25) не отличается от принципа работы дешифратора Д-1, рассмотренного выше. В данной схеме, как и в дешифраторе Д-2, имеется шина стробирующих импульсов.

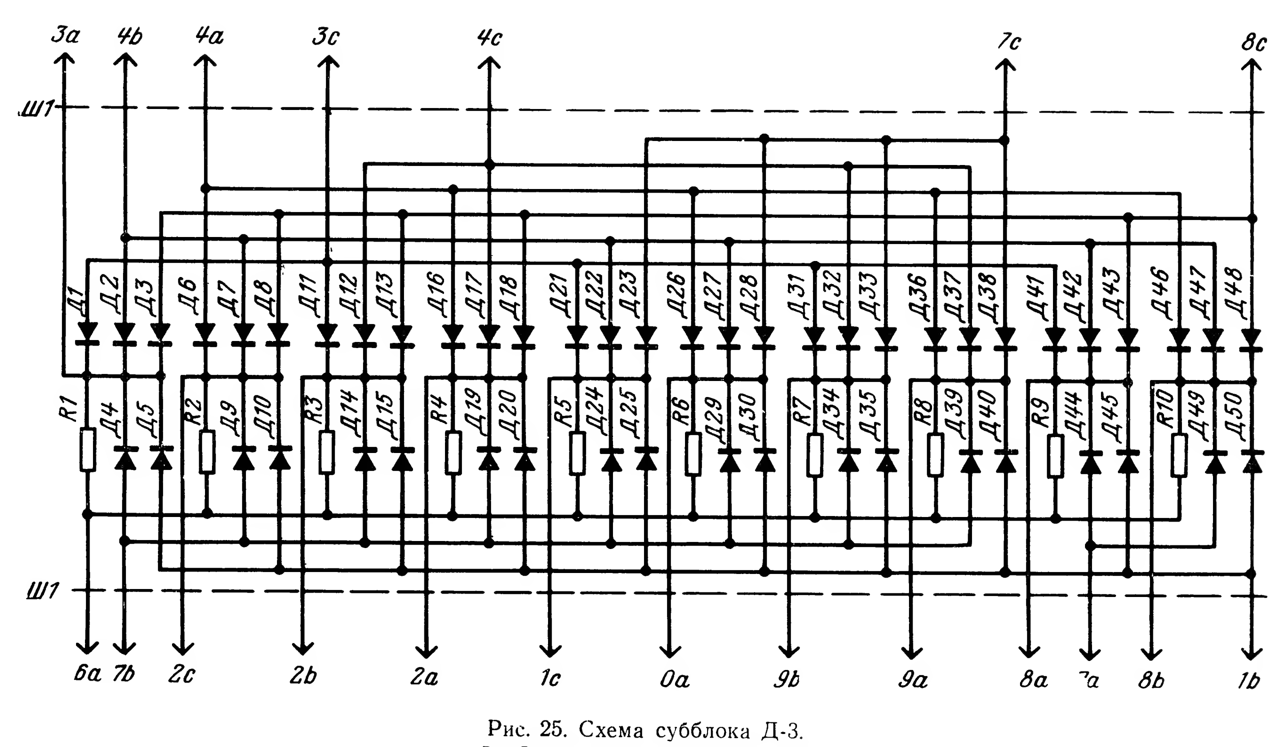


Рис. 25. Схема субблока Д-3.
R1—R10=2,4 *ком*; *Д1—Д50* типа Д9Д.

Параметры субблока Д-3

Потребление тока, *ма*, не более	50
Количество входов и выходов	8 и 10

Остальные параметры такие же, как у субблока Д-1.

г) *Ступень пирамидального дешифратора Д-4*

Субблок Д-4 представляет собой набор диодных схем совпадения, предназначенных для построения многоступенчатых дешифраторов.

Десять схем совпадения (рис. 26) имеют общий вход, который может быть использован в качестве стробирующего. На выходе каждой из указанных схем единичный сигнал имеется только при

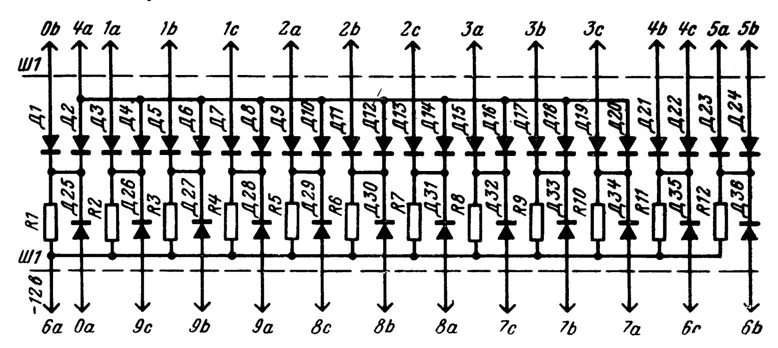


Рис. 26. Схема субблока Д-4.

R1—R12=1 *ком*; *Д1—Д24* типа Д9Д; *Д25—Д36* типа Д106.

наличии единичных сигналов на общем и индивидуальном входах.

Остальные две схемы субблока служат для расширения его возможностей. В частности, они могут быть использованы для увеличения числа схем совпадения с общим входом.

Выходные диоды *Д25—Д36* позволяют объединять до сорока схем совпадения. При этом уровень напряжения выходного сигнала 1 схемы совпадения уменьшается на величину падения напряжения на выходном диоде.

Параметры субблока Д-4

Напряжение питания, *в*	12
Уровень напряжения, *в*:	
входного сигнала 0, не более	0,5
входного сигнала 1	4,5—12
Уровень выходного напряжения сигнала 0, *в*, не более	1
Потребление тока одной схемы совпадения, *ма*, не более	10
Рабочая частота, *кгц*, не более	5

6. ФУНКЦИОНАЛЬНЫЕ СУББЛОКИ

В эту группу входят субблоки, содержащие узлы, которые находят широкое применение в устройствах автоматики и телемеханики: нуль-орган, амплитудный дискриминатор, узел наличия информации, синхронизатор и т. д.

В целом применение функциональных субблоков позволяет снизить стоимость устройства, упростить его разработку и эксплуатацию и повысить его надежность.

а) *Субблок ВЫХ*

Триггер с выходным усилителем предназначен для контроля правильности приема информации и представляет собой триггерную память с выходным усилителем и диодно-емкостными ключами. В субблоке размещены два одинаковых выходных элемента (рис. 27) с объединенным выходом. Триггер первого по схеме выходного элемента выполнен на транзисторах *T1*, *T2*, резисторах *R1*, *R2*, *R9*, *R10*, *R13*, *R14*, *R17—R20*, *R27*, *R28*, конденсаторах *C1*, *C2*, диодах *Д3*, *Д4*, *Д13*, *Д14*, *Д17*, *Д18*, *Д21—Д24* и отличается от триггера субблока ТЛ-1 тем, что управляется с помощью диодных схем совпадения. Состояние триггера изменяется отпиранием закрытого транзистора, для чего на входах схемы, связанной с этим транзистором, должно быть совпадение единичных сигналов.

Связь триггера с усилителем, собранным на транзисторе *T3*, резисторах *R7*, *R21*, диодах *Д1*, *Д9*, осуществляется через развязывающее звено (диод *Д8*, резистор *R3*). Выход усилителя соединен через диод *Д7* с нулевым выходом триггера.

Контроль правильности приема информации осуществляется путем двукратного приема одной и той же информации. Признаком исправности устройства и правильности приема служит отсутствие импульса на сигнальном выходе схемы при вторичном приеме информации.

Рассмотрим работу элемента в случае пробоя одного из его транзисторов. При пробое транзистора триггера последний будет находиться в состоянии, при котором исправный транзистор закрыт. Если в соответствии с принимаемой информацией должен открыться пробитый транзистор, то неисправность не обнаружится. Если же при приеме информации должен открываться исправный транзистор, то на выходе схемы оба раза появится контрольный сигнал, что будет указывать на неисправность.

При пробое транзистора усилителя триггер будет удерживаться по цепи обратной связи в состоянии, при котором его транзистор, связанный с усилителем, будет открыт. Неисправность в этом случае будет обнаружена по вышеуказанному признаку.

Схема не контролирует также неисправность при совмещении пробоя транзистора с искажением принимаемой информации.

Входные параметры элемента такие же, как у триггера субблока ТЛ-1, а его выходные — совпадают с выходными параметрами усилителя субблока УС-2.

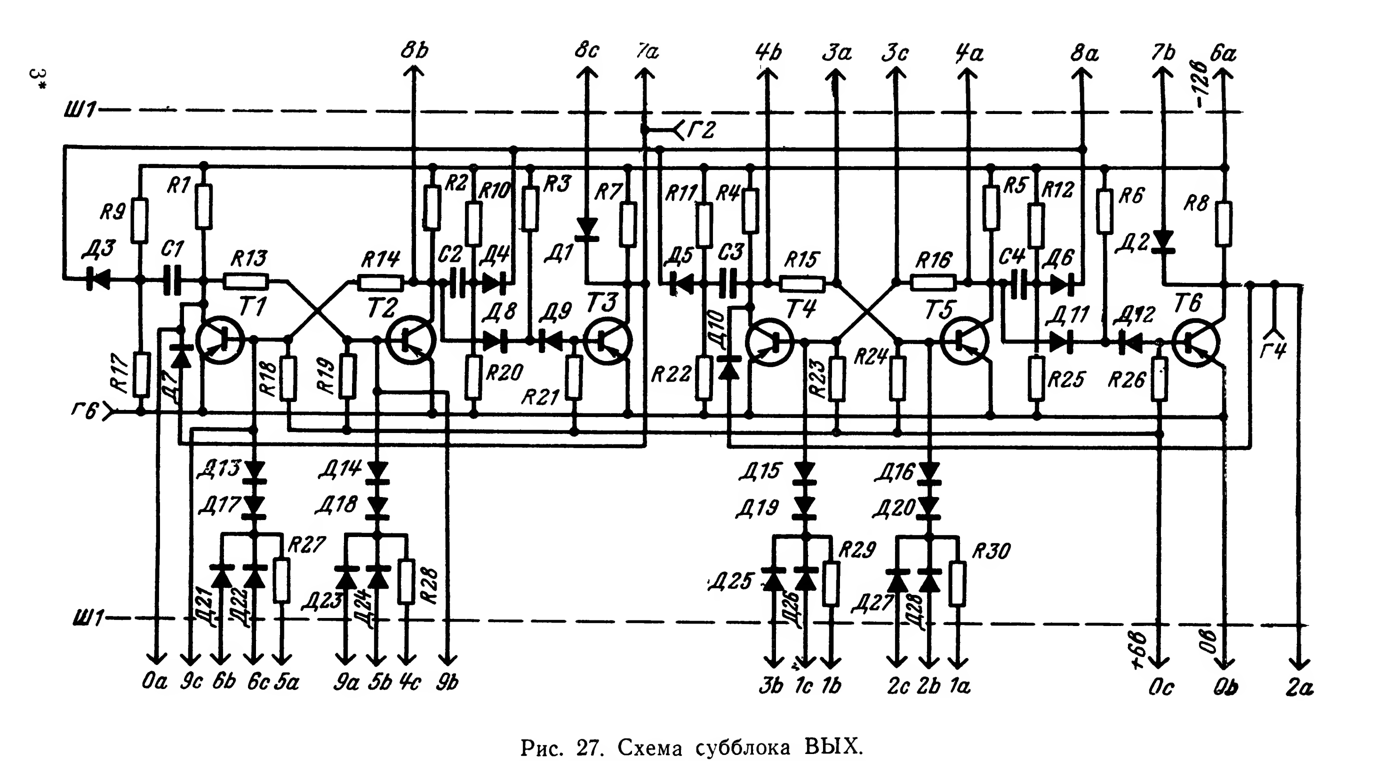


Рис. 27. Схема субблока ВЫХ.

R1—R6, R13—R16, R27—R30=820 *ом*; *R7, R8*=9,1 *ком*; *R9—R12*=100 *ком*; *R17, R20, R22, R25, R26*=3 *ком*; *R18, R19, R23, R24*=3,9 *ком*; *C1—C4*=0,05 *мкф*, *Д1, Д2* типа Д226Д; *Д3—Д8, Д10, Д11 Д21—Д28* типа *Д9Д*; *Д9, Д12—Д20* типа *Д104*; *T1, T2, T4, T5* типа МП42А; *T3, T6* типа МП21Г.

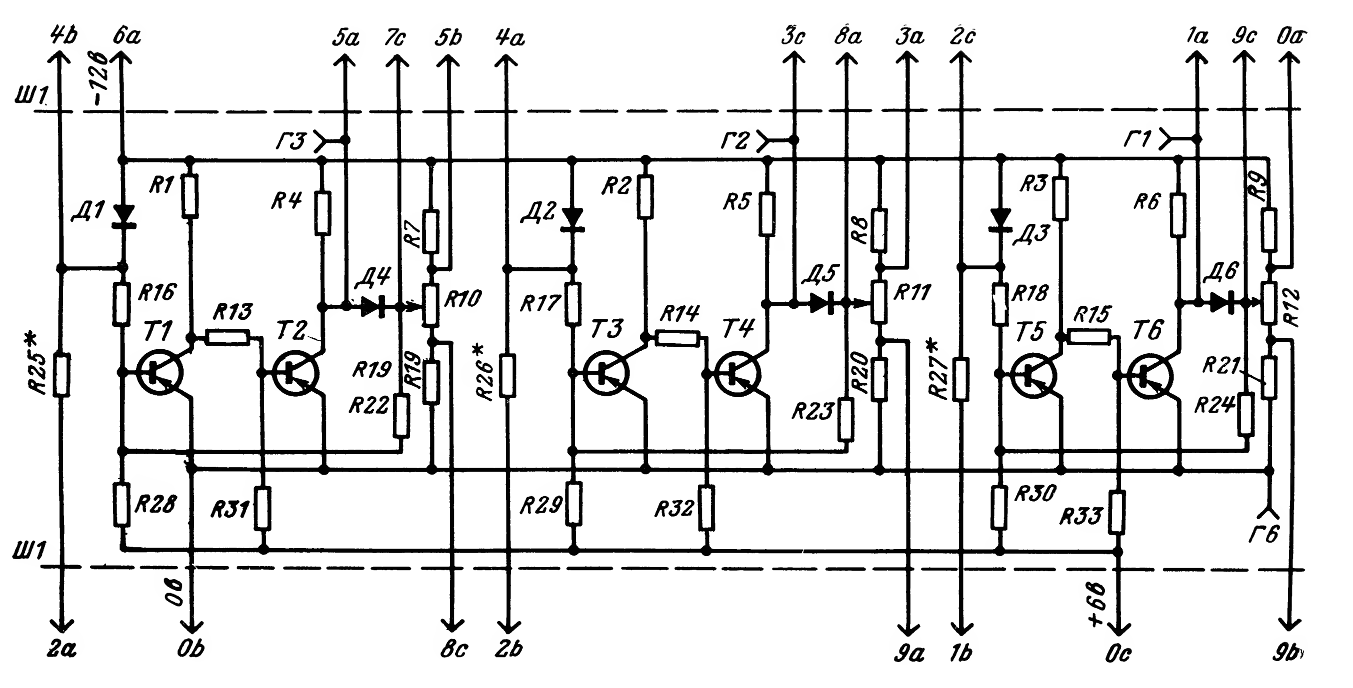


Рис. 28. Схема субблока АД.

R1—R3=3,9 *ком*; *R4—R6*, *R13—R15*=820 *ом*; *R7—R9*=11 *ком*; *R10—R12*=10 *ком*; *R16—R18*=2,2 *ком*; *R19—R21*=22 *ком*; *R22—R24*=1 *ком*; *R25—R27*=5,1 *ком*; *R28—R30*=3 *ком*; *R31—R33*=8,2 *ком*; *Д1—Д3* типа Д226Д; *Д4—Д6* типа Д9Г; *T1—T6* типа МП42А.

б) *Субблок АД*

Амплитудный дискриминатор предназначен для преобразования плавно изменяющегося входного напряжения в дискретный выходной сигнал и обладает релейной характеристикой.

В субблоке размещены три независимые идентичные схемы АД. Рассмотрим первую из них. Схема (рис. 28) построена на основе двухкаскадного усилителя постоянного тока на транзисторах *T1* и *T2* с положительной обратной связью. В коллекторных цепях транзисторов *T1* и *T2* установлены резисторы *R1* и *R4* соответственно. Смещение подается через резисторы *R28* и *R31*. Коллектор транзистора *T1* с помощью резистора *R13* соединен с базой транзистора *T2*. Резистор обратной связи *R22* соединен непосредственно с делителем, собранным на резисторах *R7*, *R10*, *R19*, и через диод *Д4* с коллектором транзистора *T2*. Входная цепь состоит из резисторов *R25* и *R16*, общая точка которых через ограничивающий диод *Д1* соединена с шиной питания —12 *в*. На вставку разъема кроме входных и выходных цепей схемы выведены общие точки резисторов *R25* и *R16*, *R7* и *R10*, *R10* и *R19*, а также диода *Д4* и резисторов *R22*, *R10*. Для контроля работы схемы с ее выхода и с шины питания 0 выведены гнезда *Г3* и *Г6*.

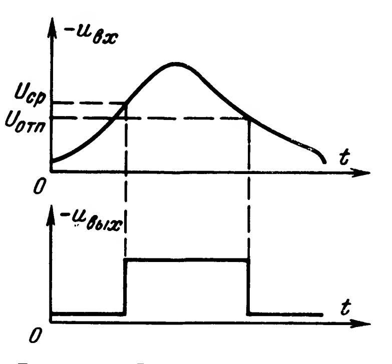


Рис. 29. Временная диаграмма работы амплитудного дискриминатора.

В исходном состоянии транзистор *T1* закрыт, а транзистор *T2* открыт. При увеличении входного отрицательного сигнала до определенного значения происходит лавинообразный процесс изменения состояния схемы. Параметры дискриминатора выбраны таким образом, что переход транзистора *T2* из состояния насыщения в состояние отсечки происходит при работе транзистора *T1* в активном режиме. Начало лавинообразного процесса связано с моментом перехода транзистора *T2* в активное состояние. Переход схемы в состояние, противоположное исходному, будем называть срабатыванием дискриминатора, а возврат в исходное состояние — отпусканием.

При срабатывании АД диод *Д4* запирается и цепь обратной связи отключается от выхода схемы. Ток обратной связи в этом случае имеет максимальное значение и не зависит от нагрузки. Величину этого тока можно изменять с помощью переменного резистора *R10*, что приводит к изменению коэффициента возврата схемы.

Уровень напряжения срабатывания дискриминатора регулируется в широких пределах подбором сопротивления входного резистора *R25*. На рис. 29 показана временная диаграмма АД.

Уменьшение величины внутреннего сопротивления источника сигнала приводит к уменьшению уровней напряжений срабатывания

и отпускания. При некотором критическом значении сопротивлений релейный режим работы схемы исчезает.

Уровень напряжения срабатывания зависит от коэффициента усиления транзисторов *T1* и *T2*. Увеличение коэффициента усиления транзистора *T1* приводит к росту уровня напряжения отпускания. Последний не зависит от коэффициента усиления транзистора *T2*.

Параметры субблока АД

Напряжение питания и смещения, *в*	—12 и +6
Потребление тока, *ма*, не более	15
Диапазон регулирования напряжения срабатывания, *в*	2,5—25
Ток внешней нагрузки, *ма*, не более	15
Уровень напряжения, *в*:	
выходного сигнала 0, не более	0,5
выходного сигнала 1	4,5—12
Коэффициент возврата	0,5—0,95

в) *Субблок НО-1*

Нуль-орган предназначен для непрерывного сравнения контролируемого напряжения с эталонным.

Субблок состоит из двух идентичных схем, из которых рассмотрим первую. Нуль-орган (рис. 30) является мостовой схемой сравнения, выполненной на транзисторах *T1* и *T2*, работающих в диодном режиме. Транзисторы применены для получения более крутых и идентичных вольт-амперных характеристик. Транзисторы

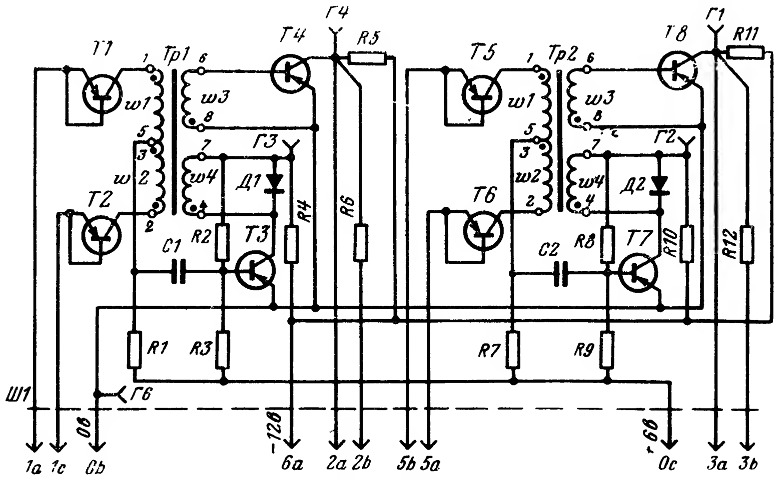


Рис. 30. Схема субблока НО-1.

R1, R7=510 *ком*; *R2, R8*=16 *ком*; *R3, R9*=15 *ком*; *R4, R10*=820 *ом*; *R5, R11*=9,1 *ком*; *R6, R12*=910 *ом*; *C1, C2*=0,25; *Д1, Д2* типа Д9Г; *T1, T2, T5, T6* типа МП114; *T3, T4, T7, T8* типа МП42А; *Тр1, Тр2*: магнитопровод Н1000НМ (К20×12×6); провод ПЭВ-1 0,1 *мм*; обмотки *w1, w2, w4*=150; *w3*=100.

T1 и *T2* управляют переключением цепей положительной (обмотка *w1*) и отрицательной (обмотка *w2*) обратных связей блокинг-генератора.

Последний является основным узлом нуль-органа и состоит из следующих элементов: транзистора *T3*, трансформатора *Тр1*, резисторов *R1*—*R4*, диода *Д1* и конденсатора *C1*.

Резистор *R1* подключен между средней точкой обмоток обратной связи *w1* и *w2* и источником смещения и служит для повышения чувствительности схемы. Резисторы *R2*, *R3* и *R4* определяют режим транзистора *T3* по постоянному току. Резистор *R1* служит также для ограничения его коллекторного тока. Диод *Д1* шунтирует коллекторную обмотку w_4.

База транзистора *T3* через конденсатор *C1* соединена с общей точкой обмоток *w1* и *w2*. Выходная обмотка трансформатора *w3* подключена к эмиттерному переходу транзистора *T4*. В коллекторной цепи последнего включен резистор *R5*. На вставку разъема выведены входы нуль-органа, коллектор транзистора *T4* и соединенный с ним резистор *R6*.

Рис. 31. Зависимость чувствительности нуль-органа от величины эталонного напряжения (пунктиром показана зона разброса характеристик разных субблоков).

В момент сравнения, когда контролируемое напряжение входит в зону срабатывания нуль-органа, транзистор *T2* закрывается, а транзистор *T1* открывается. При этом подключается обмотка положительной обратной связи и возникает блокинг-процесс.

На выходе блокинг-генератора имеются сигналы до тех пор, пока разность между контролируемым и эталонным напряжениями превышает чувствительность нуль-органа. На рис. 31 показана зависимость чувствительности схемы от величины эталонного напряжения:

$$\Delta U = U_{эт} - U_x, \qquad (2)$$

где ΔU — чувствительность нуль-органа; $U_{эт}$ — эталонное напряжение; U_x — контролируемое напряжение.

При подборе транзисторов *T1* и *T2* с идентичными характеристиками можно значительно улучшить чувствительность схемы.

Параметры субблока НО-1

Напряжения питания и смещения, *в*	—12 и +6
Потребление тока, *ма*, не более	10
Уровень контролируемого напряжения, *в* . .	0,05—24
Уровень напряжения, *в*:	
выходного сигнала 0, не более	0,5
выходного сигнала 1, не менее	4,5—12
Длительность выходных импульсов, *мксек* .	80±30
Внутреннее сопротивление источников контролируемого и эталонного напряжений, *ом*, не более	500
Чувствительность, *мв*, не менее	50

г) *Субблок С*

Синхронизатор предназначен для поддержания синхронной работы распределителей приемного и передающего полукомплектов устройства телемеханики.

Рассмотрим принцип работы схемы (рис. 32). Синхроимпульсы, поступающие с линии связи, подаются на вход формирователя импульсов, представляющего собой одновибратор. Схема его выполнена на транзисторах *T1*, *T2*, резисторах *R1*, *R2*, *R7—R10*, конденсаторах *C1*, *C2* и диодах *Д1*, *Д2*. Длительность выходных импульсов одновибратора можно регулировать изменением емкости конденсатора *C2* и устанавливается равной половине периода входных импульсов. Сформированные импульсы, снимаемые с инверсных выходов одновибратора, подаются на фазовый дискриминатор (ФД), состоящий из диодов *Д3—Д8* и резисторов *R11*, *R12*. На третий вход ФД поступают импульсы с выхода местного генератора, состоящего из блокинг-генератора, времязадающей цепи (ВЗЦ), одновибратора и выходного триггера.

Блокинг-генератор работает в ждущем режиме и состоит из следующих элементов: транзистора *T7*, трансформатора *Tp1*, резисторов *R16*, *R18*, *R19*, диода *Д9* и конденсаторов *C3*, *C9*. К одновибратору относятся: транзисторы *T3*, *T4*, резисторы *R3*, *R4*, *R22—R24* и конденсатор *C5*.

Схема триггера собрана на транзисторах *T5*, *T6*, резисторах *R5*, *R6*, *R25—R30*, диодах *Д11*, *Д12* и конденсаторах *C6*, *C7*.

К выходу ФД подключено интегрирующее звено, состоящее из конденсатора *C8* и резистора *R13*. Начальное напряжение на конденсаторе *C8* (когда диоды *Д7* и *Д8* заперты) определяется делителем напряжения на резисторах *R14* и *R15*. С этим же конденсатором через резистор *R17* связан диод сравнения *Д9*.

Напряжение на конденсаторе *C10* времязадающей цепи нарастает до уровня, когда оно становится больше напряжения на конденсаторе *C8* интегрирующего звена на величину напряжения отсечета диода *Д9*. При этом последний открывается и начинает протекать базовый ток транзистора *T7* через обмотку *w2*. Блокинг-генератор запускается. Положительный импульс его, проходя через конденсатор *C4*, возбуждает одновибратор, который в свою очередь запускает выходной триггер. Открытый транзистор *T3* одновибратора шунтирует конденсатор *C10* через малое сопротивление резистора *R21*. За время выдержки времени одновибратора указанный конденсатор успевает разрядиться. После возвращения одновибратора в исходное состояние процесс повторяется.

При изменении частоты синхроимпульсов происходит частичный заряд или разряд конденсатора *C8*, причем заряд конденсатора происходит только в момент совпадения на входах ФД единичных сигналов, поступающих от входного одновибратора и местного генератора. В остальные промежутки времени конденсатор *C8* разряжается. В связи с тем, что постоянная времени интегрирующего звена (резистор *R13*, конденсатор *C8*) значительно превышает период следования синхроимпульсов, одиночные импульсы не могут влиять на уровень конденсатора *C8*. Благодаря этому схема нечувствительна к действию одиночных помех.

Для нормальной работы схемы необходимо сохранять неизменным соотношение между постоянной времени интегрирующего звена и периодом следования синхроимпульсов. В этой связи частота,

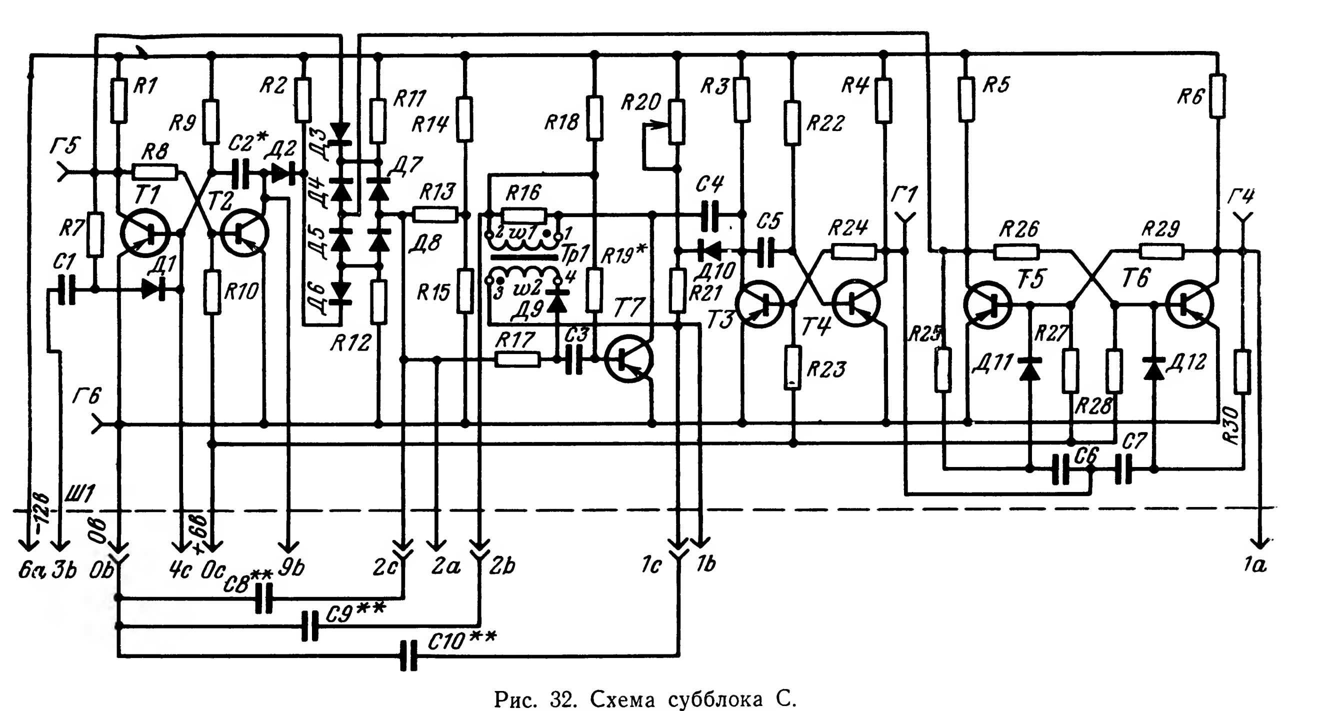


Рис. 32. Схема субблока С.

R1—R6=820 *ом*; *R7*, *R17*, *R25*, *R30*=10 *ком*; *R8*, *R9*, *R22*, *R24*, *R26*, *R29*=6,8 *ком*; *R10*, *R23*, *R27*, *R28*=15 *ком*; *R11*, *R12*=5,6 *ком*; *R13*=5,1 *ком*; *R14*, *R16*, *R18*=3 *ком*; *R15*=2 *ком*; *R19**=330 *ком*; *R20*=22 *ком*; *R21*=100 *ом*; *C1*, *C4*, *C6*, *C7*=6 800 *пф*; *C2*=0,25 *мкф*; *C3*=4 700 *пф*; *C5*=0,1 *мкф*; *C8*=20 *мкф*; *C9*=50 *мкф*; *C10*=1 *мкф*; *Д1—Д6*, *Д11*, *Д12* типа Д9Д; *Д7—Д10* типа Д226Д; *T1—T4* типа МП21Г; *T5—T7* типа МП42А; *Tp1*: магнитопровод М1000НМ-8 (К20×12×6); провод ПЭВ-2 0,1 *мм*; обмотки *w1*, *w2*=100.

* **Подбирается при регулировке.**

на которую настраивается местный генератор, и емкость конденсатора *С8* должны изменяться обратно пропорционально.

В режиме синхронизации импульсы входного одновибратора и местного генератора совпадают по частоте и сдвинуты по фазе. При точной настройке местного генератора угол сдвига составляет 40—50°.

Увеличение частоты следования синхроимпульсов вызывает увеличение времени разряда и уменьшение времени заряда конденсатора *С8*. Это приводит к уменьшению уровня напряжения на конденсаторе *С8*, что в свою очередь вызывает увеличение частоты местного генератора, т. е. происходит подстройка частоты местного генератора. При этом сдвиг фаз увеличивается. Аналогично происходит подстройка частоты местного генератора при уменьшении частоты синхроимпульсов. Разница заключается в том, что уровень напряжения на конденсаторе *С8* будет увеличиваться, а процесс подстройки будет сопровождаться уменьшением угла сдвига фаз.

Параметры субблока С

Напряжения питания и смещения, *в*	—12 и +6
Потребление тока, *ма*, не более	60
Уровень напряжения, *в*:	
входного сигнала 0, не более	0,5
входного сигнала 1	4,5—12
Длительности входных сигналов 0 и 1, *мсек*, не менее	0,2
Уровень напряжения, *в*:	
выходного сигнала 0, не более	0,5
выходного сигнала 1	4,5—12
Диапазон рабочих частот, *гц*	50—200
Максимальное отклонение частоты синхроимпульсов от частоты настройки, %	5

д) *Субблок УНИ*

Узел наличия информации переводит устройство телемеханики на режим телесигнализации при спорадической передаче сигналов *ТС* с контролируемого пункта *КП*.

Входной узел схемы (рис. 33) состоит из разделительных диодов *Д1—Д20*, ограничительного резистора *R12*, трансформатора *Тр1*, ключа, выполненного на транзисторе *Т1*, резисторе *R1* и конденсаторе *С1*.

С выхода ключа сигналы поступают на вход триггера, собранного на транзисторах *Т2*, *Т3*, резисторах *R2—R11*, диодах *Д21*, *Д22* и конденсаторах *С2*, *С3*.

На вставку разъема *Ш1* выведены входы и выходы схемы, а также базы транзисторов *Т2*, *Т3* и конденсаторы *С2*, *С3*. Имеются контрольные гнезда *Г4*, *Г5*, *Г6*.

Схема работает совместно с субблоком Ф-2, рассмотренным раньше. Соединение субблоков между собой показано на рис. 34. Диоды *Д1* и *Д11*, *Д2* и *Д12* и т. д. попарно подключаются к соответствующим конденсаторам *С1—С10* субблока Ф-2. Сами конденсаторы в свою очередь соединены с контактами реле *Р1—Р10*.

При изменении положения одного из контактов реле изменяется состояние соответствующего конденсатора. Ток заряда (или

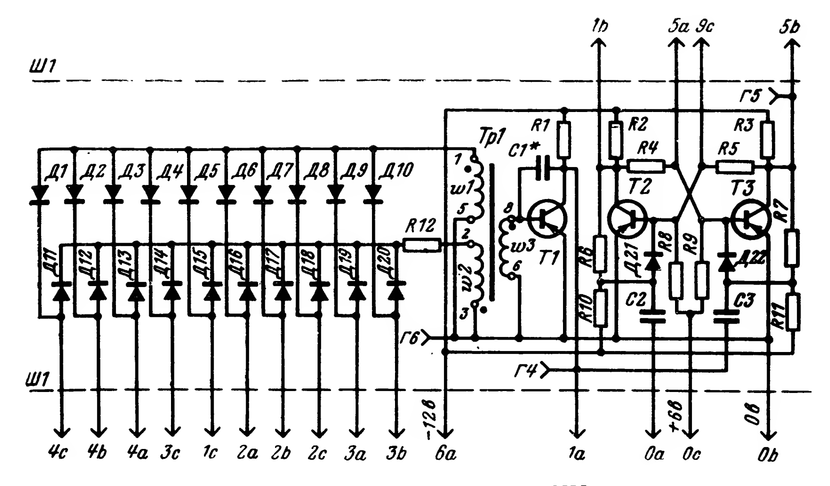


Рис. 33. Схема субблока УНИ.

R1=910 *ом*; *R2—R5*=820 *ом*; *R6*, *R7*=3 *ком*; *R8*, *R9*=3,9 *ком*; *R10*, *R11*=100 *ком*; *R12*=2,4 *ком*; *C1*=0,01 *мкф*; *C2*, *C3*=0,05 *мкф*; *Д1—Д22* типа Д9Д; *Т1—Т3* типа МП42А; *Тр1*: магнитопровод М1000НМ-1 (К20×12×6); провод ПЭВ-2 0,1 *мм*; обмотки *w1*, *w2*, *w3*=200 витков.

* Подбирается при регулировке.

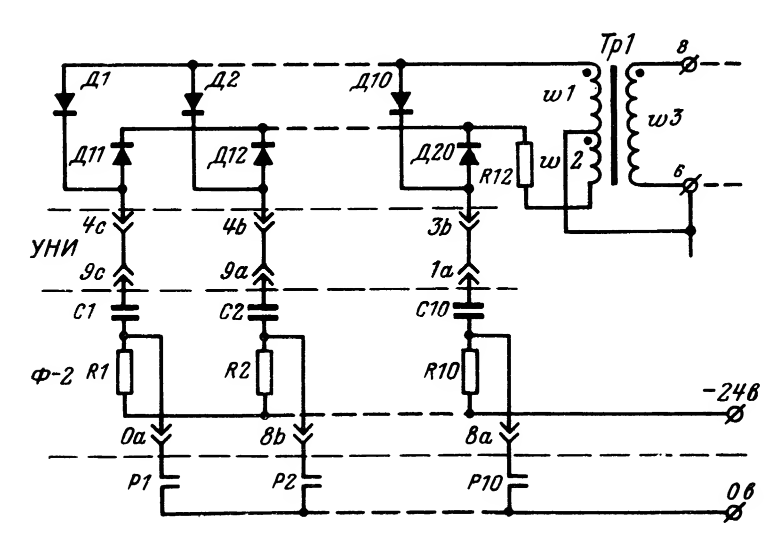


Рис. 34. Схема подключения субблоков Ф-2 и УНИ.

разряда) последнего будет протекать через одну из частей первичной обмотки, включенных таким образом, что э. д. с., наведенная во вторичной обмотке *w3*, открывает транзистор *T1* (см. рис. 33). Выходной импульс ключа опрокидывает триггер, который выдает сигнал запуска передачи ТС.

С целью избежания потери информации, триггер перед началом передачи необходимо установить в исходное состояние по цепи «квитирование» (контакт *0а*).

Выходные параметры субблока такие же, как у субблока ТЛ-1.

е) *Субблок ГС*

Генератор стартстопный является генератором прямоугольных импульсов и может работать в стартстопном режиме.

Схема (рис. 35) состоит из мультивибратора с транзисторным ключом управления, согласующих усилителей и управляющего триггера. На вставку разъема *Ш1* выведены входные и выходные цепи генератора, а также обкладки конденсаторов мультивибратора. Имеются контрольные гнезда *Г3—Г6*.

Основным элементом субблока является мультивибратор, выполненный на транзисторах *Т5*, *Т6*, резисторах *R17—R24*, диодах *Д8—Д11* и конденсаторах *С3*, *С4*.

Рассмотрим принцип работы мультивибратора с момента, когда транзистор *Т5* начинает открываться, а транзистор *Т6* — закрываться. При этом конденсатор *С4* начинает заряжаться базовым током транзистора *Т5* через диод *Д10* и резистор *R24*. В это же время происходит разряд конденсатора *С3* через транзистор *Т5* и резистор *R18*. Падение напряжения на последнем призакрывает диод *Д9*, что приводит к уменьшению базового тока транзистора *Т6* и в конечном итоге к его запиранию. По окончании заряда конденсатора *С4* базовый ток открытого транзистора *Т5* определяется резистором *R23*.

В момент, когда потенциал обкладки конденсатора *С3*, связанной с диодом *Д9*, станет отрицательнее потенциала базы закрытого транзистора *Т6*, диод *Д9* приоткроется и потечет базовый ток транзистора *Т6*. Далее схема переходит в состояние, при котором транзистор *Т6* открыт, а транзистор *Т5* закрыт. Благодаря наличию обратных связей процесс опрокидывания носит лавинообразный характер.

В начале разряда конденсатора, связанного с базой закрытого транзистора, к переходу коллектор-база указанного транзистора прикладывается практически удвоенное напряжение питания. В целях предотвращения пробоя транзисторов *Т5*, *Т6* в их базовых цепях включены соответственно диоды *Д9*, *Д10*, которые отключают базу закрытого транзистора от заряженного конденсатора. Кроме того, указанные диоды исключают влияние обратных токов транзисторов на форму и частоту генерируемых импульсов. Однако диоды *Д9*, *Д10* не устраняют перенапряжения указанного перехода закрытого транзистора от последовательно включенных источников питания и смещения. Поэтому включены диоды *Д8*, *Д11*, фиксирующие потенциал базы транзистора на уровне падения напряжения на диоде.

Последовательное включение терморезисторов и резисторов типа МЛТ в цепях смещения транзисторов *Т5* и *Т6* обеспечивает

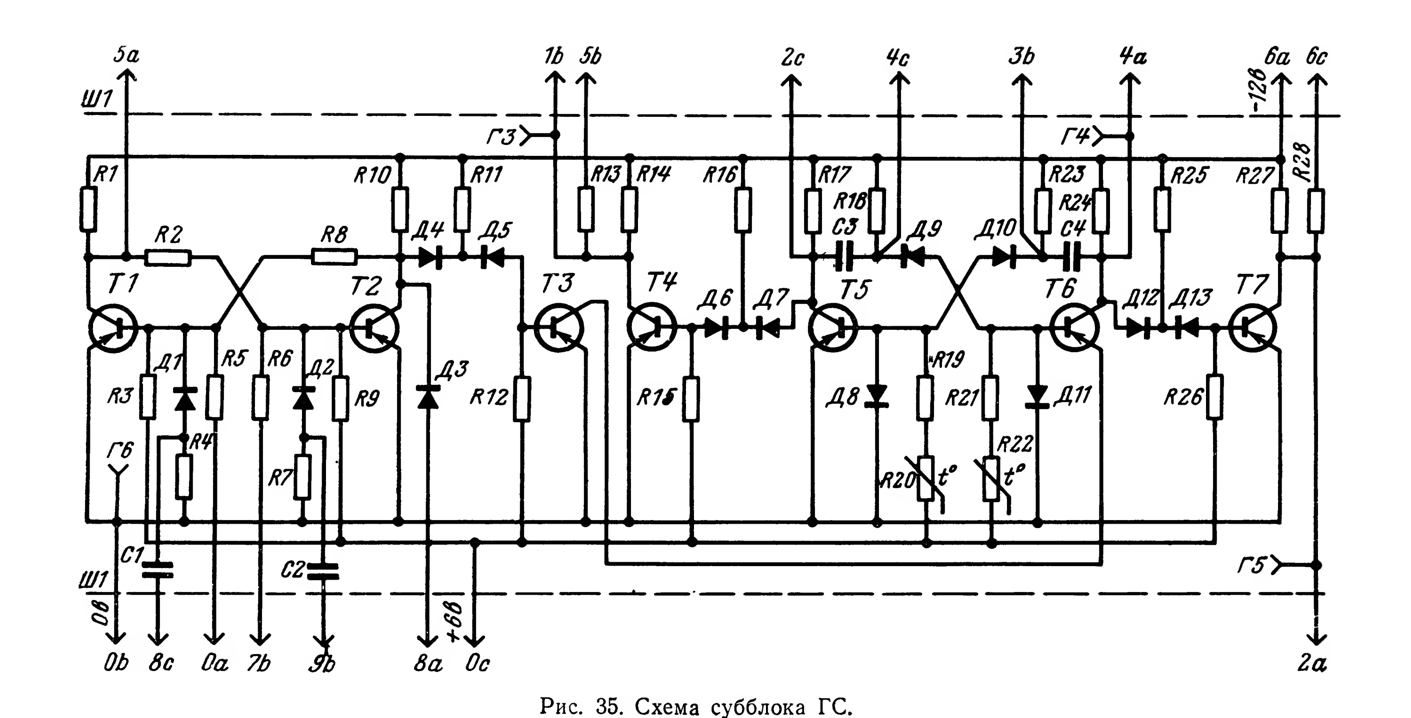


Рис. 35. Схема субблока ГС.

R1, R2, R5, R6, R8, R10=820 *ом*; *R3, R9*=3,9 *ком*; *R4, R7, R12, R19, R21*=3 *ком*; *R11, R13, R28*=910 *ом*; *R14, R27*=9,1 *ком*; *R15, R26*=2 *ком*; *R16, R25*=560 *ом*; *R17, R24*=620 *ом*; *R18, R23*=3,3 *ком*; *R20, R22*=6,8 *ком*; *C1, C2*=0,05 *мкф*; *C3, C4*=6 200 *пф*; *Д1—Д4, Д7, Д8, Д11, Д12* типа Д9Г; *Д5, Д6, Д13* типа Д104; *Д9, Д10* типа Д220; *T1, T2, T5, T6* типа МП42А; *T3, T4, T7* типа МП25Б.

хорошую термостабилизацию схемы в широком диапазоне изменения рабочих температур.

К выходам мультивибратора через развязывающие звенья (резисторы *R16*, *R25*, диоды *Д7*, *Д12*) подключены согласующие усилители на транзисторах *Т4* и *Т7*, резисторах *R13*—*R15* и *R25*—*R27* и диодах *Д6* и *Д13*. Индуктивную нагрузку, подключаемую к усилителю, необходимо шунтировать диодом, устанавливаемым вне субблока.

Стартстопный режим работы мультивибратора обеспечивается входным триггером и транзисторным ключом (диод *Д5*, резистор *R12*, транзистор *Т3*). Триггер выполнен на транзисторах *Т1*, *Т2*, резисторах *R1*—*R10*, диодах *Д1*—*Д3* и конденсаторах *С1*, *С2*.

Выходные сигналы триггера через развязывающее звено (диод *Д4*, резистор *R11*) подаются на вход ключа.

При подаче нулевого сигнала на вход «Стоп» (контакт *8с*) триггер устанавливается в положение, при котором происходит срыв работы мультивибратора.

Параметры субблока ГС

Напряжения питания и смещения, *в*	—12 и +6
Потребление тока, *ма*, не более	80
Уровень напряжения, *в*:	
входного сигнала 0, не более	0,5
входного сигнала 1	4,5—12
Крутизна фронта входного сигнала 0, *в/мксек*, не менее	1
Уровень напряжения, *в*;	
выходного сигнала 0, не более	0,5
выходного сигнала 1	4,5—12
Частота генерируемых импульсов, *кгц* . . .	31—39
Нестабильность частоты во всем температурном диапазоне, %, не более	3
Ток внешней нагрузки, *ма*, не более	100

ж) *Субблок УО*

Усилитель обратной связи предназначен для создания обратной связи при построении недвоичных пересчетных схем.

Субблок (рис. 36) содержит два одинаковых двухкаскадных усилителя, из которых рассмотрим первый. Усилитель построен на транзисторах *Т1*, *Т2*, резисторах *R1*—*R5*, *R11*, диодах *Д1*—*Д4*, *Д9* и конденсаторе *С1*.

Диоды *Д1*—*Д4* и резистор *R1* образуют схему совпадения, выход которой связан через конденсатор *С1* с базой транзистора *Т1*. Резистор *R2* определяет режим последнего по постоянному току. Назначение остальных элементов схемы подробно описано при рассмотрении схем усилителей.

На вставку разъема *Ш1*, кроме входных и выходных цепей схемы, выведены обкладки конденсатора *С1*. Для контроля работы усилителя имеются гнезда *Г4*, *Г6*.

В исходном состоянии транзистор *Т1* открыт, транзистор *Т2* закрыт, а конденсатор *С1* разряжен.

При построении пересчетной схемы с коэффициентом деления *К* усилитель подключается к счетчику таким образом, что при отсчете

К-1 импульсов на выходе схемы совпадения появляется низкий потенциал. Конденсатор *С1* начинает заряжаться, причем положительный заряд накопится на обкладке, соединенной с базой транзистора *Т1*. При переходе счетчика в последующее состояние потенциал выхода схемы совпадения станет опять близким нулю.

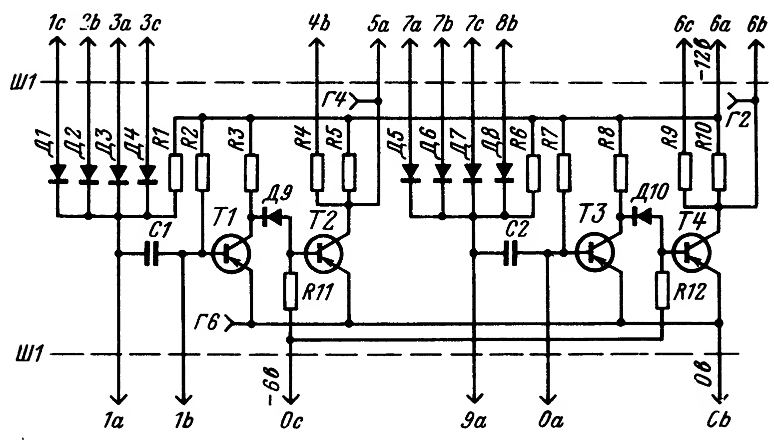


Рис. 36. Схема субблока УО.

R1, R6=2,4 *ком*; *R2, R7*=6,8 *ком*; *R3, R8*=1,2 *ком*; *R4, R9*=910 *ом*; *R5, R10*=9,1 *ком*; *R11, R12*=3 *ком*; *С1, С2*=0,1 *мкф*; *Д1—Д8* типа Д9Д; *Д9, Д10* типа Д104; *Т1—Т4* типа МП21Г.

Положительным перепадом напряжения на конденсаторе *С1* закроется транзистор *Т1*, а транзистор *Т2*, следовательно, откроется. В этом состоянии схема будет оставаться до тех пор, пока конденсатор *С1* не перезарядится и потенциал его обкладки, соединенной с базой транзистора *Т1*, не достигнет значения, при котором последний откроется. Транзистор *Т2* снова закроется, и таким образом сформируется задний фронт импульса сброса.

Длительность выходного сигнала зависит от постоянной времени $\tau=R_2C_1$, длительности входного сигнала 0 (если эта длительность меньше постоянной времени разряда), коэффициента усиления β транзистора *Т1* и от уровня входных единичных сигналов.

Параметры субблока УО

Напряжения питания и смещения, *в* . . . . . —12 и +6
Уровень напряжения, *в*:
  входного сигнала 0, не более 0,5
  входного сигнала 1 . . . . 4,5—12
Уровень напряжения, *в*:
  выходного сигнала 0, не более 0,5
  выходного сигнала 1 . . . . 4,5—12
Длительность выходного сигнала 0, *мсек* . . . 180—350
При входных сигналах с параметрами:
  уровень напряжения сигнала 0, *в* 0,5

уровень напряжения сигнала 1, *в*	4,5
частота, *кгц*	1
скважность	2
Потребление тока, *ма*, не более	20
Ток внешней нагрузки, *ма*, не более	100
Рабочая частота, *кгц*, не более	20

7. ПРЕОБРАЗОВАТЕЛИ

В качестве преобразователей используются субблоки ЦАП-1 (цифро-аналоговый преобразователь) и ВИП-6П (время-импульсный преобразователь).

К данной группе отнесены также субблоки ВИП-6К, ВИП-6Г и СН-0,5, которые не выполняют непосредственно функцию преобразования, но предназначены для совместной работы с преобразователями.

Перейдем к изложению принципа работы указанных субблоков.

а) *Субблок ВИП-6П*

Преобразователь время-импульсный является одним из основных узлов системы телеизмерения и предназначен для преобразования выходных сигналов датчиков (с выходом по постоянному току) в пропорциональный временной интервал.

Схема субблока (рис. 37) состоит из интегрирующей цепи, нуль-органа, входной цепи, задатчика временного интервала t_0, соответствующего нулевому значению преобразуемого тока, и транзисторных ключей.

Интегрирующая цепь состоит из конденсатора *С4* и резисторов *R14—R16*. С помощью резистора *R16* можно менять наклон выходной характеристики преобразователя.

Нуль-орган представляет собой блокинг-генератор, выполненный на транзисторе *Т1*, трансформаторе *Тр1*, резисторах *R2—R6* и конденсаторах *С1*, *С2*. Резисторы *R4—R6* определяют режим транзистора *Т1* по постоянному току. Конденсатор *С1* шунтирует резистор *R4* по переменному току. Резистор *R2*, включенный параллельно первичной обмотке *w1* трансформатора *Тр1*, шунтирует колебательный контур, который образуется после запирания транзистора *Т1* из индуктивности трансформатора и паразитной емкости. Это устраняет самовозбуждение блокинг-генератора и уменьшает выброс напряжения на коллекторе транзистора *Т1* при его запирании. Однако уменьшение сопротивления резистора снижает чувствительность нуль-органа. Резистор *R3* ограничивает коллекторный ток транзистора *Т1*, а также ток намагничивания трансформатора, что уменьшает величину выброса напряжения. В базовую цепь транзистора *Т1* включены хронирующий конденсатор *С2*, вторичная обмотка *w2* и диод сравнения *Д9*.

Входная цепь преобразователя состоит из проволочного резистора *R9*, развязывающих диодов *Д3*, *Д4* и конденсатора *С3*, повышающего помехозащищенность преобразователя. Резисторы *R10—R12* и диоды *Д5*, *Д6* составляют задатчик временного интервала t_0, соответствующего нулевому значению преобразуемого тока. Длительность временного интервала можно регулировать изменением резистора *R12*. Резистор *R13* служит для уменьшения нели-

нейности характеристики преобразователя, обусловленной экспоненциальным характером заряда конденсатора *C4*. Входные управляющие ключи собраны соответственно на транзисторах *T2* и *T3* и резисторах *R17—R22*. Первый из них через развязывающие диоды *Д1* и *Д10* коммутирует выходы блокинг-генератора и интегрирующей цепи. Второй же управляет через диоды *Д7*, *Д8* входом преобразователя и задатчиком временного интервала.

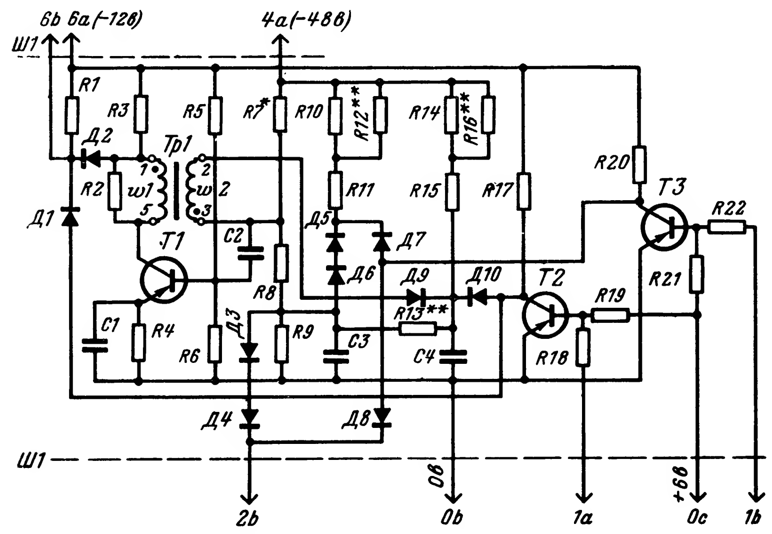


Рис. 37. Схема субблока ВИП-6П.

R1, R17, R19, R21=9,1 *ком*; *R2*=510 *ом*; *R3*=2 *ком*; *R4, R8*=1,5 *ком*; *R5*=30 *ком*; *R6, R18, R22*=5,1 *ком*; *R7*=560 *ком*; *R9*=620 *ом*; *R10*=3 *ком*; *R12**=3 *ком* (1,1 *ком*—5,1 *ком*); *R13**=430 *ком* (300 *ком*—560 *ком*); *R14*=120 *ком*; *R15*=470 *ком*; *R16**=300 *ком* (120 *ком*—820 *ком*); *R11*=33 *ком*; *T1* типа МП42А; *T2, T3* типа МП42Б; *C1*=1,0 *мкф*; *C2*=6 800 *пф*; *C3*=0,25 *мкф*; *C4*=0,1 *мкф* (3 параллельно). *Д1, Д2* типа Д9Д; *Д3—Д6* типа Д104; *Д7—Д10* типа Д219А; *Тр1*: магнитопровод М1000НМ-8 (К7×4×2); провод ПЭВ-2 0,12; обмотки *w1, w2*—100.

* Подбирается при регулировке.

Для управления преобразователем используются два триггера, как это показано на рис. 38. В исходном состоянии триггер *Тг1* держит в открытом состоянии ключ на транзисторе *T2* (рис. 37), вследствие чего конденсатор *C4* интегрирующей цепи разряжен. Второй ключ (транзистор *T3*) удерживается в открытом состоянии низким потенциалом, поступающим с нулевого выхода триггера *Тг2* (рис. 38). Потенциал катода диода *Д7* (рис. 37), определяемый падением напряжения на самом диоде от части коллекторного тока транзистора *T3* и остаточным напряжением этого транзистора, меньше суммарного значения напряжений отсчета диодов *Д5, Д6* и падения напряжения на резисторе *R9*. Следовательно, диоды *Д5, Д6* закрыты. По аналогичной причине закрыты и диоды *Д3, Д4*. Закрыт также диод сравнения *Д9*, так как потенциал общей точки резистора *R8* и обмотки *w2* больше потенциала катода диода *Д9*

и поэтому цепь обратной связи блокинг-генератора отсутствует. Ток датчика (преобразуемый ток) в этом случае протекает через диод Д8 и транзистор Т3.

Цикл работы преобразователя начинается с подачи запускающего импульса на вход триггера Тг1 (рис. 38). При переходе триггера в единичное состояние на вход ключа (рис. 37) (транзистор Т2) подается потенциал, близкий нулю и запирает его. Единичный сигнал указанного ключа закрывает диоды Д1 и Д10. Конденсатор С4 начинает заряжаться через резисторы R14—R16 до напряжения, превышающего потенциал анода диода Д9 на величину, равную падению напряжения на указанном диоде в момент его отпирания. При этом диод Д9 открывается и по цепи: нулевая шина источника питания, конденсатор С1, эмиттерный переход транзистора Т1, конденсатор С2, обмотка $w2$ трансформатора Тр1, диод Д9 и далее через резисторы R14—R16 начинает протекать ток, приоткрывающий транзистор Т1. Появляющийся при этом коллекторный ток транзистора Т1 протекает через обмотку $w1$ и, следовательно, наводит в обмотке $w2$ э. д. с., стремящуюся еще больше открыть транзистор Т1 (положительная обратная связь). Возникает блокинг-процесс, при котором транзистор Т1 открывается до насыщения на время перемагничивания сердечника трансформатора Тр1. Положительный перепад напряжения, получаемый при этом на выходе преобразователя переключает триггер Тг2 (рис. 38) и запирает ключ на транзисторе Т3 (рис. 37). В результате диоды Д7 и Д8 закрываются и через входной резистор R9 начинают протекать преобразуемый ток и ток задатчика временного интервала t_0. Падение напряжения на резисторе R9 от указанных токов вновь закрывает диод Д9. Конденсатор С4 вновь зарядится до уровня

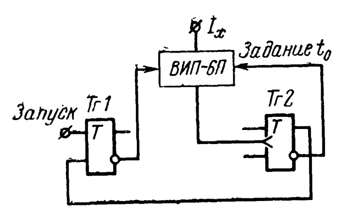


Рис. 38. Функциональная схема преобразователя с триггерами управления.

$$U_{C4} = U_x + U_0 + U_н, \quad (3)$$

где U_x и U_0 — падение напряжения на резисторе R9, соответственно от преобразуемого тока и от тока задатчика временного интервала; $U_н$ — напряжение, при котором происходит первое сравнение.

Затем блокинг-генератор вторично сработает и выдаст положительный импульс, который возвратит в исходное состояние триггер Тг2 (рис. 38). Последний в свою очередь сбросит в нуль триггер Тг1 и таким образом схема вернется в исходное состояние. На рис. 39 показана временная диаграмма работы преобразователя. Так как U_0 и $U_н$ — величины постоянные, то время заряда конденсатора С4, а следовательно, длительность временного интервала между выходными импульсами преобразователя определяется падением напряжения на резисторе R9 от преобразуемого тока, т. е. длительность временного интервала является функцией преобразуемого тока.

Если значение преобразуемого тока равно нулю, то слагаемое U_x отсутствует и длительность временного интервала t_x между выходными импульсами преобразователя соответствует значению U_0, выбранному равным 5 *мсек*.

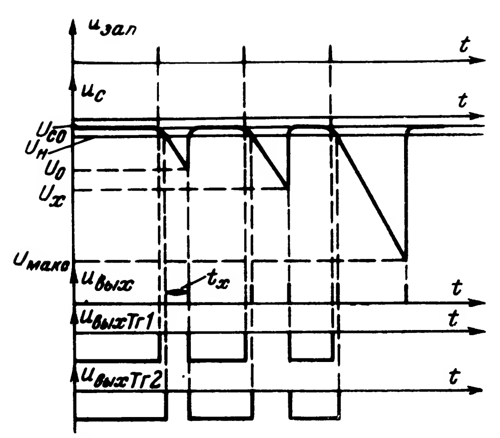


Рис. 39. Временная диаграмма работы преобразователя.

Для получения значения преобразуемого тока необходимо из результата преобразования вычесть длительность временного интервала или число, соответствующее нулевому значению преобразуемого тока. Как правило, эту операцию проводят после получения результата преобразования в цифровом коде.

Как следует из приведенного описания, длительность временного интервала определяется двумя выходными импульсами преобразователя, так как является разностью двух измерений. Следовательно, изменение параметров схемы сравнения (нуль-органа) не влияет на результат преобразования, что является преимуществом данной схемы.

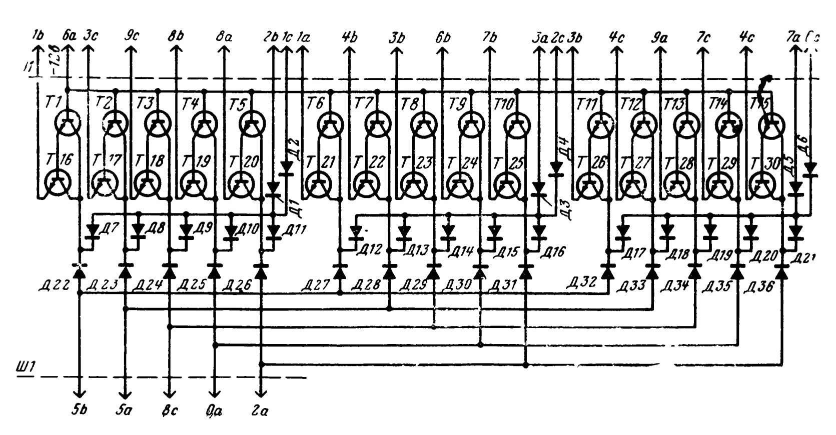


Рис. 40. Схема субблока ВИП-6К.

Д1—Д36 типа Д220; *Т1—Т30* типа КТ315Г.

Благодаря наличию в схеме преобразователя задатчика временного интервала имеется возможность преобразования входного тока практически с нулевого значения.

Параметры субблока ВИП-6П

Напряжения питания и смещения, *в*	—12 и +6
Напряжение питания интегрирующей цепи, *в* .	48
Уровень напряжения, подаваемого на входы ключей, *в*:	
сигнал 0, не более	0,5
сигнал 1	4,5—12
Величина преобразуемого тока, *ма*	0—5
Длительность временного интервала между выходными импульсами, *мсек*	5—15
Погрешность преобразования, %, не более:	
основная	±1
дополнительная от изменения:	
температуры	±2
напряжения питания	±1
влажности	±1
Параметры выходного импульса:	
амплитуда, *в*	6
длительность, *мксек*, не менее	5

б) *Субблок ВИП-6К*

Ключ бесконтактный предназначен для коммутации датчика с унифицированным выходом по постоянному току. Субблок содержит (рис. 40) пятнадцать бесконтактных ключей, каждый из которых выполнен на двух кремниевых транзисторах, образующих составной триод, включенный по схеме с общей базой.

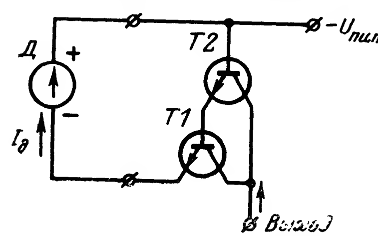


Рис. 41. Пример подключения ключа к датчику.

Благодаря высокому значению коэффициента усиления составного триода его выходной ток с высокой степенью точности равен входному току.

С целью упрощения управления ключи разбиты на три группы по пять в каждой. Схема управления ключами, обеспечивающая появление на выходе схемы сигнала датчика, опрашиваемого в данный момент, выполнена на диодах *Д1—Д36*.

В исходном состоянии на входах схемы «Адрес группы» (*1с*, *2с*, *6с*) и «Параметр» (*5b*, *5a*, *8c*, *0a*, *2a*) имеется нулевой сигнал и поэтому выходные токи всех групп отсутствуют.

При выборе, например, первого ключа в первой (по схеме) группе диоды *Д2*, *Д22* закрываются единичными сигналами и коллекторный ток транзисторов *Т1*, *Т16* (соответствующий току первого датчика) протекает через диоды *Д7*, *Д1* и нагрузку. Токи

остальных ключей данной группы протекают при этом через открытые диоды *Д23—Д26*.

Аналогичным образом осуществляется выбор остальных ключей субблока.

Подключение бесконтактного ключа к датчику тока показан на рис. 41

Параметры ключа ВИП-6К

Напряжение питания, *в*	—12
Входной ток управления, *ма*	0—5
Выходной ток, *ма*	0—5
Основная погрешность передачи тока, %, не более	—1,5

в) *Субблок ВИП-6Г*

Генератор прямоугольных импульсов предназначен для преобразования временного интервала, полученного на выходе субблока ВИП-6П, в унитарный код, т. е. в последовательность импульсов, число которых пропорционально длительности временного интервала.

Схема субблока (рис. 42) состоит из генератора синусоидальных колебаний, эмиттерного повторителя, усилителя-формирователя и делителя частоты (триггера) с выходными усилителями.

Генератор выполнен по видоизмененной схеме Клаппа и состоит из колебательного контура и усилителя, охваченного цепью положительной обратной связи.

Резонансная частота колебательного контура определяется конденсаторами *C1*, *C2*, *C3* и катушкой индуктивности *L*. От стабильности параметров этих элементов зависит стабильность резонансной частоты, а следовательно, и частоты генератора. Поэтому контур выполнен из элементов, имеющих высокую стабильность параметров. В частности, катушка индуктивности выполнена на броневом сердечнике типа СБ-12а, температурный коэффициент магнитной проницаемости ТКμ которого имеет достаточно малое значение. Имеется возможность регулирования частоты генератора путем изменения положения подстроечника относительно сердечника.

Обратная связь осуществляется в основном через резистор *R2* и конденсаторы *C2*, *C3*. Изменяя сопротивление резистора *R2*, можно изменять коэффициент обратной связи.

Активным элементом схемы является усилитель, выполненный на транзисторе *T1* и резисторах *R1—R4*. Основное назначение усилителя заключается в том, чтобы обеспечить на нагрузке сигналы требуемой мощности, компенсацию потерь в резонансном контуре и создание мощности, необходимой для управления самим активным элементом. Резисторы *R1*, *R3* и *R4* определяют режим работы транзистора *T1* по постоянному току.

Эмиттерный повторитель, предназначенный для согласования выхода генератора со входом усилителя-формирователя, выполнен на транзисторе *T2* и резисторе *R5*.

Усилитель-формирователь состоит из транзистора *T3*, резисторов *R6*, *R7*, диодов *Д1*, *Д2* и конденсатора *C4* и служит для преобразования синусоидальных колебаний генератора в импульсы прямоугольной формы. Резистор *R7* определяет коллекторный ток формирователя; диод *Д1* служит для ограничения уровня положи-

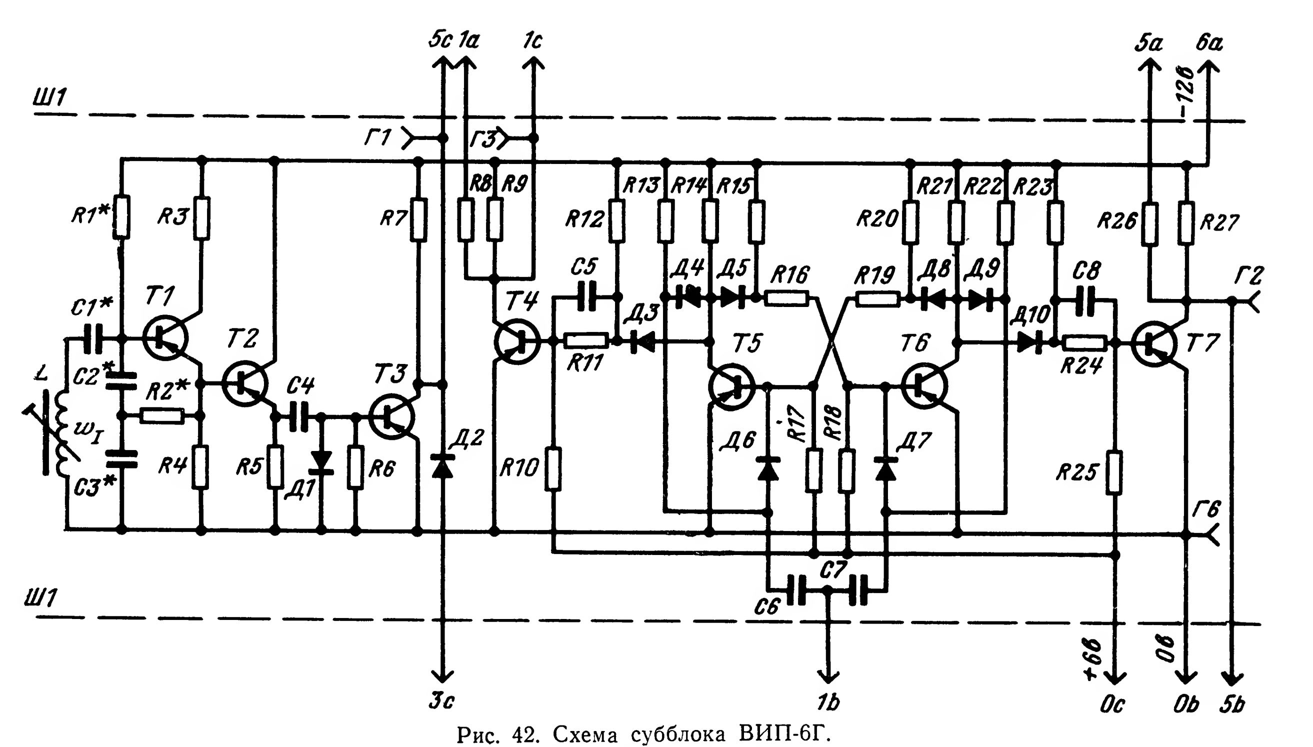


Рис. 42. Схема субблока ВИП-6Г.

*R1** = 270 *ком* (240 *ком*—560 *ком*); *R2** = 1 *ком* (600 *ом*—1,2 *ком*); *R3* = 560 *ом*; *R4*, *R15*, *R20* = 2,4 *ком*; *R5*, *R6* = 5,1; *ком*; *R7*, *R11*, *R16*, *R19*, *R24* = 820 *ом*; *R8*, *R26* = 910 *ом*; *R9*, *R27* = 9,1 *ком*; *R10*, *R14*, *R21*, *R25* = 3 *ком*; *R12*, *R23* = 1,2 *ком*; *R13*, *R22* = 100 *ком*; *R17*, *R18* = = 4,7 *ком*; *C1* = 1 500 *пф*; *C2*, *C3* = 6 800 *пф*; *C4*, *C6*, *C7* = 680 *пф*; *C5*, *C8* = 2 200 *пф*; *Д1—Д5*, *Д8—Д10* типа Д9Д; *Д6*, *Д7* типа Д104; *T1*, *T3*, *T5*, *T6* типа П416Б; *T2*, *T4*, *T7* типа МП42Б; *L* — сердечник СБ-12а; провод ПЭВ-1 0,17; обмотка *W1* = 186.

* Подбирается при регулировке.

тельного сигнала, прикладываемого к эмиттерному переходу транзистора *Т3*; конденсатор *С4* является развязывающим элементом. Резистор *R6* устраняет фактическое отключение базы транзистора *Т3* при запирании диода *Д1*. С помощью диода *Д2* можно шунтировать выход формирователя и тем самым управлять работой генератора.

С целью получения импульсов со скважностью 2 и частотой 100 *кгц* сигналы с выхода формирователя подаются на счетный вход триггера. Для этого перемычкой, устанавливаемой на колодке разъема, соединяют контакты *5c* и *1b*.

Триггер выполнен на транзисторах *Т5*, *Т6*, резисторах *R13—R22* диодах *Д4—Д9* и конденсаторах *С6*, *С7*. В схемном решении триггер напоминает ранее рассмотренный триггер субблока ТЛ-2 и отличается только тем, что резисторы диодно-емкостных ключей заменены диодами. Это позволяет значительно улучшить форму выходных импульсов триггера.

К выходам триггера подключены усилители, выполненные соответственно на транзисторах *Т4* и *Т7*, резисторах *R8—R11* и *R24—R27* и форсирующих конденсаторах *С5* и *С8*.

Параметры субблока ВИП-6Г

Напряжения питания и смещения, *в*	—12 и +6
Потребление тока, *ма*, не более:	
от источника питания	55
от источника смещения	7
Уровень напряжения, *в*:	
входного сигнала 0, не более	0,5
входного сигнала 1	8—12
Уровень напряжения, *в*:	
выходного сигнала 0, не более	0,5
выходного сигнала 1	4,5—12
Частота генерируемых импульсов, *кгц*:	
на выходе усилителя-формирователя	200
на выходе согласующего усилителя	100
Погрешность настройки, %, не более	0,02
Нестабильность частоты, %, не более	±0,5

г) *Субблок ЦАП-1*

Преобразователь цифро-аналоговый предназначен для преобразования девятиразрядного двоично-десятичного кода в постоянный ток или напряжение. Кроме того, может использоваться для обеспечения взаимодействия между цифровыми управляющими устройствами и объектами управления, требующими подачи команд в аналоговой форме.

Схема преобразователя (рис. 43) представляет собой многоразрядный делитель напряжения с параллельным включением разрядов и состоит из транзисторных ключей (транзисторы *Т1—Т18* и резисторы *R10—R27*) и резисторов (*R1—R9*) ветвей делителя. Уровень напряжения единичных сигналов, подаваемых на входы ключей, должен быть выше напряжения питания преобразователя [Л. 3]. В связи с этим ключи управляются счетчиком, построенным на триггерах субблока ТЛ-2.

Когда в счетчике значение какого-либо разряда равно нулю, то соответствующая ветвь делителя подключается к плюсовой шине питания. Если же значение этого разряда равно единице, то она подключается к шине питания —15,25 *в*.

Сопротивления ветвей делителя пропорциональны весам соответствующих разрядов: $R1=R/100$; $R2=R/80$; $R3=R/40$; $R4=R/20$; $R5=R/10$; $R6=R/8$; $R7=R/4$; $R8=R/2$; $R9=R$.

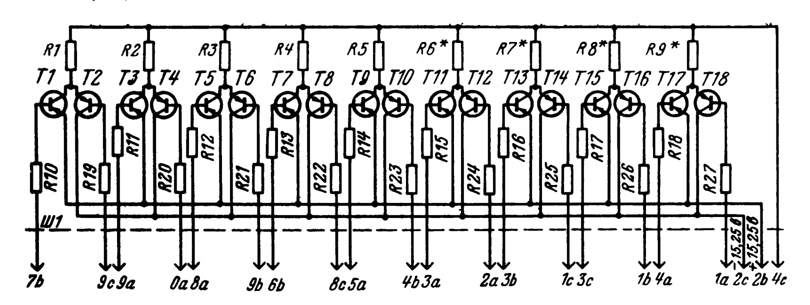


Рис. 43. Схема субблока ЦАП-1.

$R1=800$ *ом*; $R2=1$ *ком*; $R3=2$ *ком*; $R4=4$ *ком*; $R5=8$ *ком*; $R6^*=10$ *ком* (9,88 *ком*; 10,1 *ком*); $R7^*=20$ *ком* (19,8 *ком*; 20,3 *ком*); $R8^*=39$ *ком* (39,2 *ком*; 40,2 *ком*); $R9^*=82$ *ком* (79,6 *ком*; 81,6 *ком*); $R10$—$R18=6,8$ *ком*; $R19$—$R27=1$ *ком*; $T1$—$T18$ типа МП25А.

* Подбирается при регулировке.

Выходное напряжение снимается между общей точкой резисторов $R1$—$R9$ и плюсовой шиной питания и определяется по формуле

$$U_{\text{вых}} = U_{\text{п}} \frac{M}{P} \frac{R_{\text{н}}}{R_{\text{н}} + R_{\text{вых}}}, \quad (4)$$

где $U_{\text{п}}$ — напряжение питания преобразователя; M — декодируемое число; P — сумма весов всех разрядов кода; $R_{\text{н}}$ — сопротивление нагрузки; $R_{\text{вых}}$ — выходное сопротивление преобразователя.

Существенным достоинством преобразователя является то, что его выходное сопротивление не зависит от состояния ключей и определяется:

$$R_{\text{вых}} = \frac{1}{\sum_{i=1}^{n} g_i}, \quad (5)$$

где g_i — проводимость i-й ветви делителя.

Точность преобразования зависит от стабильности напряжения питания, точности изготовления проволочных резисторов $R1$—$R5$, а также определяется значениями остаточных напряжений транзисторных ключей старших разрядов. Что касается тока закрытого транзистора, то большая часть его протекает через открытый транзистор противоположного плеча, поэтому влияние его на работу схемы не существенно.

Параметры субблока ЦАП-1

Напряжение питания, *в*	15, 25
Потребление тока, *ма*, не более:	
от источника питания —15,25 *в*	5
от источника входных сигналов	60
Уровень напряжения, *в*:	
входного сигнала 0, не более	0,5
входного сигнала 1	20,4—24
Диапазон изменения выходного напряжения, *в* .	0—10
Сопротивление внешней нагрузки, *ком*	2
Внутреннее сопротивление, *ом*	300
Погрешность преобразования, %, не более:	
основная	0,25
дополнительная	0,75

д) *Субблок СН-0,5*

Стабилизатор напряжения разработан специально для питания цифро-аналогового преобразователя (субблок ЦАП-1) стабилизированным напряжением постоянного тока 15,25 *в*.

Схема стабилизатора (рис. 44) выполнена на транзисторах *Т1—Т5*, резисторах *R1—R11*, диодах *Д1—Д6* и конденсаторах *С1*,

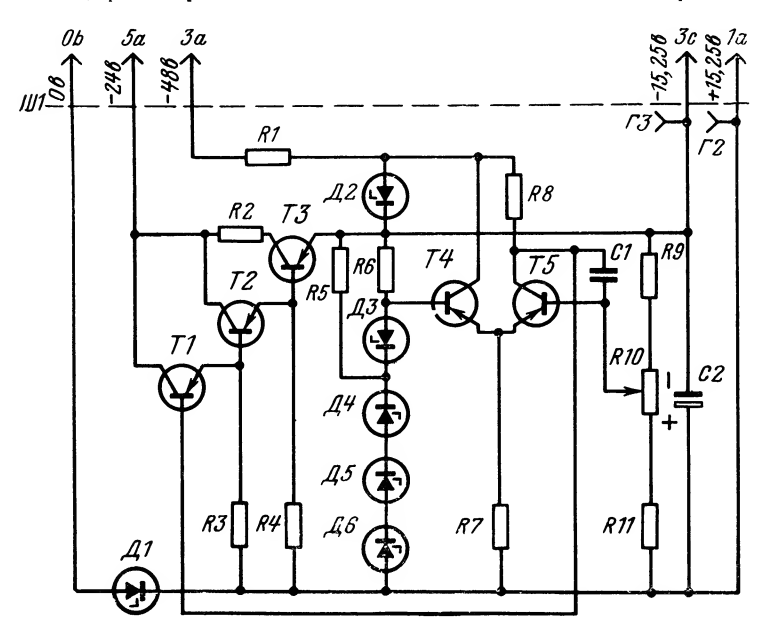


Рис. 44. Схема субблока СН-0,5.

R1=2,2 *ком*; *R2*=10 *ом*; *R3*, *R4*=3 *ком*; *R5*=820 *ом*; *R6*=470 *ом*; *R7*=1,2 *ком*; *R8*=8,2 *ком*; *R9*=120 *ом*; *R10*=1 *ком*; *R11*=301 *ом*; *С1*=0,1 *мкф*; *С2*=100 *мкф*; *Д1* типа Д815А; *Д2*, *Д3* типа Д808; *Д4*—*Д6* типа Д813; *Т1* типа МП42Б; *Т2*, *Т3* типа П213Б, *Т4*, *Т5* типа МП25А.

С2. Балластный резистор *R2*, включенный последовательно с регулирующим транзистором *Т3*, позволяет значительно увеличить выходную мощность стабилизатора. Однако к. п. д. схемы при этом снижается.

Падение напряжения, создаваемое на диоде *Д1* в прямом направлении, улучшает условия запирания ключей субблока ЦАП-1, подключенных к шине питания +15,25 *в*.

Назначение остальных элементов стабилизатора, а также его принцип работы описаны в гл. 5.

Параметры субблока СН-0,5

Напряжение питания, *в*	—24; —48
Отклонение от номинальных значений, %:	
напряжения питания 24 *в*	±2
напряжения питания 48 *в*	+10; —15
Номинальное выходное напряжение, *в* . .	15,25
Амплитудное значение переменной составляющей выходного напряжения, не более .	0,25
Погрешность установки выходного напряжения, %, не более	0,1
Дополнительная погрешность выходного напряжения при изменении, %, не более:	
тока нагрузки от $I_{макс}$ до 0	0,1
напряжений питания в допустимых пределах рабочей температуры от —40 до +60 °С	0,3
Максимальный ток нагрузки, *а*	0,5

8. ВРЕМЕННЫЕ СУББЛОКИ

а) *Выдержка времени (В-1)*

Субблок В-1 предназначен для задержки фронта входного сигнала 0 (положительного перепада) и для построения линии задержки. С помощью двух схем выдержки можно строить схемы мультивибратора и одновибратора.

Субблок содержит четыре одинаковые схемы, из которых рассмотрим первую. Она выполнена (рис. 45) на транзисторе *Т1*, резисторах *R1*, *R5*, *R9*, диоде *Д1* и конденсаторе *С1*. На вставку разъема *Ш1* выведены входные и выходные цепи, а также резисторы *R5*, *R9*, база транзистора *Т1* и катод диода *Д1*. Имеются контрольные гнезда *Г1*, *Г6*.

Для рассмотрения принципа работы схемы необходимо подключить резисторы *R5* и *R9* к шине питания —12 *в*. В исходном состоянии, когда на входе схемы имеется нулевой сигнал, транзистор *Т1* открыт, а его базовый ток определяется резистором *R9*. Конденсатор *С1* разряжен. При поступлении сигнала 1 конденсатор *С1* зарядится, причем положительный заряд накопится на обкладке, соединенной с базой транзистора *Т1*.

В момент смены на входе схемы единичного сигнала нулевым потенциал базы транзистора *Т1* смещается в область положитель-

ных значений и, следовательно, закрывается. В этом состоянии он останется до тех пор, пока конденсатор *C1* не перезарядится до некоторого (отрицательного) потенциала.

Выдержка времени определяется временем перезаряда конденсатора *C1* и зависит от номиналов резистора *R9* и конденсатора *C1*. Надо заметить, что выдержка зависит также от уровня входного единичного сигнала и от значения коэффициента усиления β транзистора *T1*. Длительность выдержки определяется ориентировочно по формуле

$$t_з \approx 0{,}7 R_9 C_1.$$

Линии задержки строятся из схем выдержки путем их последовательного включения.

На рис. 46 показаны схемы мультивибраторов с непрямоугольными (*а*) и прямоугольными (*б*) выходными импульсами. Улучше-

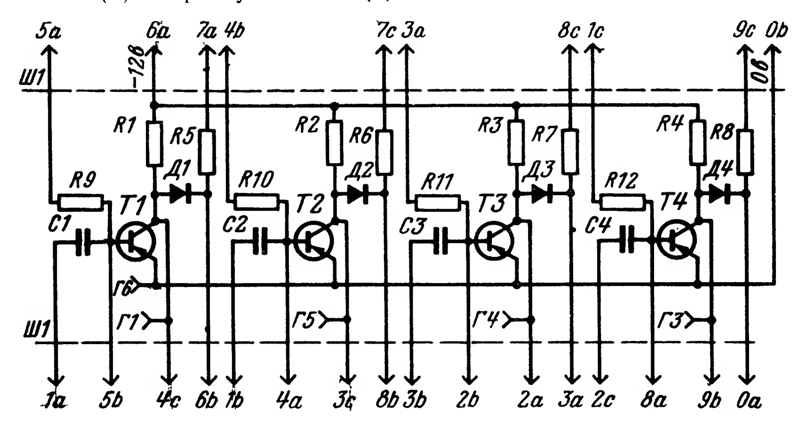


Рис. 45. Схема субблока В-1.

R1—R4, *R9—R12*=6,8 *ком*; *R5—R8*=1,5 *ком*; *C1—C4*=1,0 *мкф*; *Д1—Д4* типа Д9Г; *T1—T4* типа МП21Г.

ние формы импульсов последней схемы достигается разделением зарядных и разрядных цепей от коллекторных.

Из двух элементов выдержки можно строить схему одновибратора (рис. 47).

Параметры субблока В-1

Напряжение питания, *в*	12
Потребление тока, *ма*, не более	7
Уровень напряжения, *в*:	
входного сигнала 0, не более	0,5
входного сигнала 1	11—12
выходного сигнала 0, не более	0,5
выходного сигнала 1	4,5—12
Номинальная выдержка, *мсек*	4,75
Отклонение выдержки от номинального значения, %, не более	±25

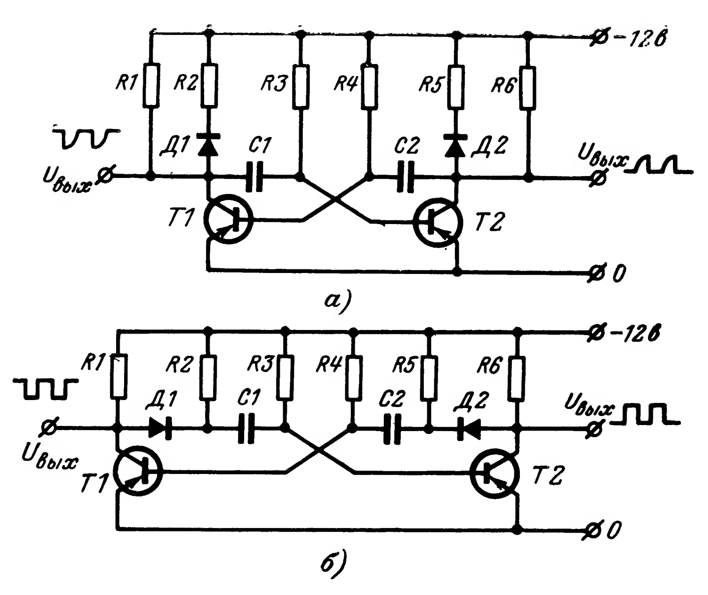


Рис. 46. Схемы мультивибратора с непрямоугольными импульсами (*а*) и с прямоугольными импульсами (*б*).

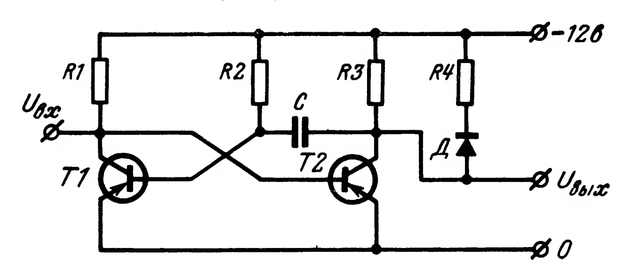


Рис. 47. Схема одновибратора.

б) *Субблок В-2*

Реле времени обеспечивает появление на выходе единичного сигнала через заданную выдержку времени после поступления аналогичного сигнала на один из ее входов и снятие выходного сигнала одновременно с входным.

Схема субблока (рис. 48) состоит из входного ключа (транзистор *Т1*, резисторы *R1—R6*), времязадающей цепи (конденсатор *С1*, резистор *R7*), промежуточного каскада (транзисторы *Т2*, *Т3*, резисторы *R9—R11* и диод *Д1*) и выходного ключа (транзистор *Т4*, резисторы *R8*, *R12*, *R14*, конденсатор *С2* и диод *Д2*).

На вставку разъема *Ш1* выведены входные и выходные цепи схемы, а также обкладки конденсатора *С1*, средняя точка резисторов *R5*, *R6* и резистор *R14*. Имеются контрольные гнезда *Г5*, *Г6*.

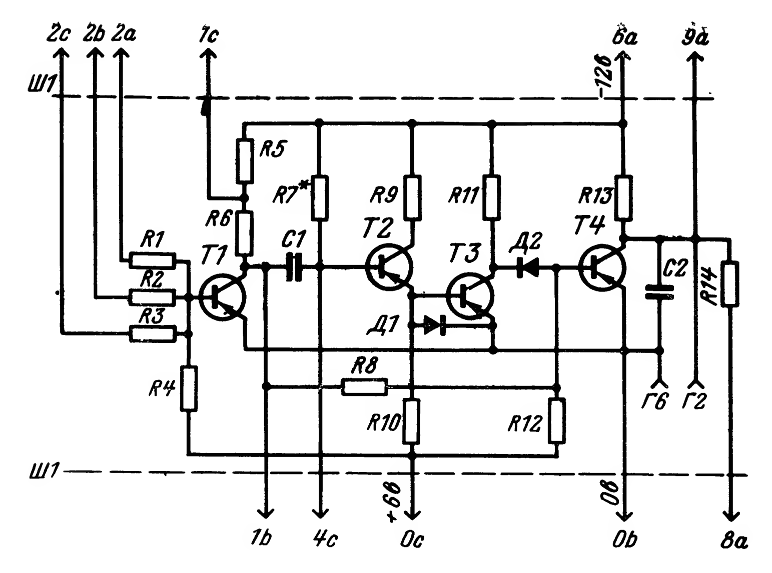


Рис. 48. Схема субблока В-2.

R1—R3=1,5 *ком*; *R4*=4,7 *ком*; *R5*=750 *ом*; *R6*=100 *ом*; *R7*=200 *ком*; *R8*=6,2 *ком*; *R9*=36 *ком*; *R10*=47 *ком*; *R11*, *R13*=9,1 *ком*; *R12*=13 *ком*; *R14*=910 *ом*; *C1*=1,0 *мкф*; *C2*=0,05 *мкф*; *Д1*—*Д2* типа Д104; *T1*, *T3*, *T4* типа МП42А; *T2* типа МП106.

В исходном состоянии, когда на входах схемы имеются нулевые сигналы, транзистор *T1* закрыт, а уровень напряжения на его коллекторе близок к напряжению питания, так как сопротивление резисторов *R5* и *R6* значительно меньше сопротивления *R8*. Конденсатор *C1* заряжен через резисторы *R5*, *R6* базовым током транзистора *T2*. Последний остается в открытом состоянии отрицательным смещением, подаваемым на его базу через резистор *R7*. Так как транзисторы *T2*, *T3* соединены по схеме составного транзистора, то транзистор *T3* также находится в открытом состоянии.

Выходной ключ представляет собой схему, реализующую логическую функцию ИЛИ—НЕ. Диодный вход его подключен к выходу составного транзистора, а резистивный вход (через резистор *R8*) — к выходу входного ключа. Так как транзистор *T1* в исходном состоянии закрыт, то транзистор *T4* открыт.

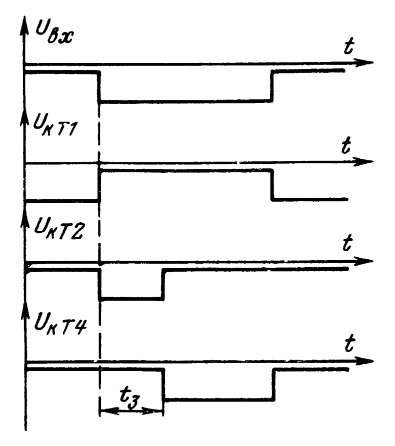


Рис. 49. Временная диаграмма работы субблока.

При поступлении хотя бы на один из входов схемы единичного сигнала транзистор *T1* откроется и подключит обкладку конденсатора *C1* к нулевой шине питания. Потенциал другой обкладки конденсатора сместится в область положительных значений. В результате транзисторы *T2* и *T3* закроются и будут удерживать выходной транзистор в открытом состоянии. Время, в течение которого транзисторы *T2* и *T3* остаются в указанном состоянии, зависит от постоянной времени разряда конденсатора *C1* через резистор *R7* и определяет выдержку времени схемы.

В момент, когда потенциал базы транзистора *T2* станет отрицательнее потенциала его эмиттера, составной транзистор откроется и на его выходе появится нулевой сигнал. Выходной ключ закроется, так как на оба его входа подаются высокие потенциалы. При снятии входного единичного сигнала ключ снова откроется (рис. 49). Конденсатор *C2*, шунтирующий переход эмиттер — коллектор транзистора *T4*, удерживает его в открытом состоянии на время, достаточное для переключения транзистора *T2* из состояния глубокого насыщения в состояние отсечки.

Подбором резистора *R7* и подключением дополнительного конденсатора, устанавливаемого вне субблока, можно изменять выдержку времени от 0,5 до 10 *сек*.

Параметры субблока В-2

Напряжения питания и смещения, *в*	—12 и +6
Потребление тока, *ма*, не более	20
Диапазон регулирования выдержки времени, *сек*	0,5—10
Максимальное отклонение выдержки времени от номинального значения, %, не более	30
Время готовности к повторному действию, *сек*	0,5

Входные и выходные параметры такие же, как у субблока ИНВ.

в) *Субблок В-3*

Реле времени предназначено для получения больших выдержек времени. Сигнал на его выходе появляется через заданное время после поступления на один из входов единичного сигнала и снимается одновременно со снятием входного сигнала.

Схема субблока (рис. 50) состоит из входного ключа, диодно-регенеративной схемы (блокинг-генератора) и выходного триггера с шунтирующим ключом. На вставку разъема *Ш1* выведены входные и выходные цепи, а также обкладки конденсатора *C3*.

Входной ключ состоит из транзистора *T1*, резисторов *R1—R4* и разделительных диодов *Д1, Д2*.

Блокинг-генератор выполнен на транзисторе *T2*, трансформаторе *Тр1*, резисторах *R5—R10*, диодах *Д3, Д4* и конденсаторах *C2—C6*. Резисторы *R8—R10* определяют режим транзистора *T2* по постоянному току. Выбраны они таким образом, чтобы транзистор *T2* находился в приоткрытом состоянии. Конденсаторы *C5, C6* шунтируют резистор *R10* по переменному току. Конденсаторы *C2, C3* и резистор *R7* представляет собой времязадающее звено. Так как емкость конденсатора *C2* (устанавливаемого вне субблока) намного больше

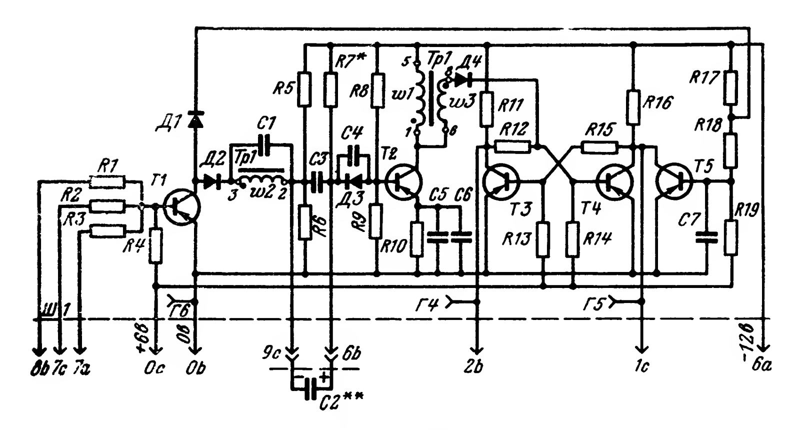


Рис. 50. Схема субблока В-3.

R1—R3, R18=1,5 *ком*; *R4, R19*=4,7 *ком*; *R5*=2,4 *ком*; *R6*=2,7 *ком*; *R7*=1,5 *ком*; *R8*=16 *ком*; *R9*=1,6 *ком*; *R10*=120 *ом*; *R11, R12, R15, R16*=820 *ом*; *R13, R14*= =3,9 *ком*; *R17*=1,2 *ком*; *C1, C7*=0,1 *мкф*; *C2*=100 *мкф*; *C3, C5, C6*=1,0 *мкф*; *C4*=39 *пф*; *Д1, Д2, Д4* типа Д9Г; *Д3* типа Д813; *T1, T3—T5* типа МП42А; *T2* типа МП42Б; *Тр1:* магнитопровод 0,7 ВТ (К10×6×2); провод ПЭВ-2 0,12; обмотки *w1, w3*=270, *w2*=90.

емкости конденсатора *C3,* то в дальнейшем будем говорить только о первом из них. Резисторы *R5, R6* составляют делитель напряжения, к которому подключены конденсатор *C3* и обмотка обратной связи *w2*. Параллельно последней включен конденсатор *C1*. Выходная обмотка *w3* блокинг-генератора через разделительный диод *Д4* соединена с выходным триггером. Последний собран на транзисторах *T3, T4* и резисторах *R11—R16*. К коллектору транзистора *T4* подключается ключ на транзисторе *T5*, резисторах *R17—R19* и конденсаторе *C7*. Средняя точка резисторов *R17, R18* через диод *Д1* соединена с входным ключом.

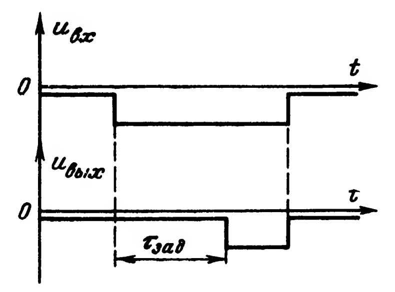


Рис. 51. Временная диаграмма работы субблока.

В исходном состоянии транзистор *T1* закрыт, конденсатор *C2* заряжен током базы транзистора *T2*, причем положительный потенциал накоплен на обкладке, соединенной с диодом *Д3*. Транзистор *T5* открыт базовым током, протекающим через *R18, R17*, и удерживает в нулевом состоянии выходной триггер. При поступлении хотя бы на один из входов схемы единичного сигнала транзистор *T1* откроется и подключит к нулевой шине питания среднюю точку резисторов *R17, R18* и конденсатор *C2* (через обмотку обратной связи *w2*). Транзистор *T5* закроется и тем самым снимется шунтирование транзистора *T4*. Положительный перепад напряжения на конденсаторе *C2* закроет диод *Д3*. При этом транзистор *T2* приза-

кроется. Конденсатор *C2* начнет перезаряжаться через открытый транзистор *T1*, диод *Д2*, обмотку *w2* и резистор *R7*. В момент превышения потенциалом обкладки конденсатора *C3* потенциала базы транзистора *T2* на величину падения напряжения на диоде *Д3* последний откроется. Транзистор *T2* приоткроется и начнется блокинг-процесс, в результате чего на выходной обмотке *w3* появится импульс опрокидывающий выходной триггер. До снятия выходного единичного сигнала состояние триггера остается неизменным.

На рис. 51 показана временная диаграмма работы субблока.

Параметры субблока В-3

Напряжения питания и смещения, *в*	—12 и +6
Потребление тока, *ма*, не более	20
Диапазон регулирования выдержки времени, *сек*	10—100
Погрешность выдержки времени, %, не более:	
основная	20
дополнительная	35
Время готовности к повторному действию, *сек*, не более	5

Входные параметры такие же, как у субблока ИНВ. Выходные параметры совпадают с параметрами субблока ТЛ-1.

9. УСИЛИТЕЛИ

а) *Субблок УС-1*

Усилитель согласования служит для повышения нагрузочных способностей логических схем, управления реле и сигнальными лампами. Субблок содержит (рис. 52) пять одинаковых схем, из кото-

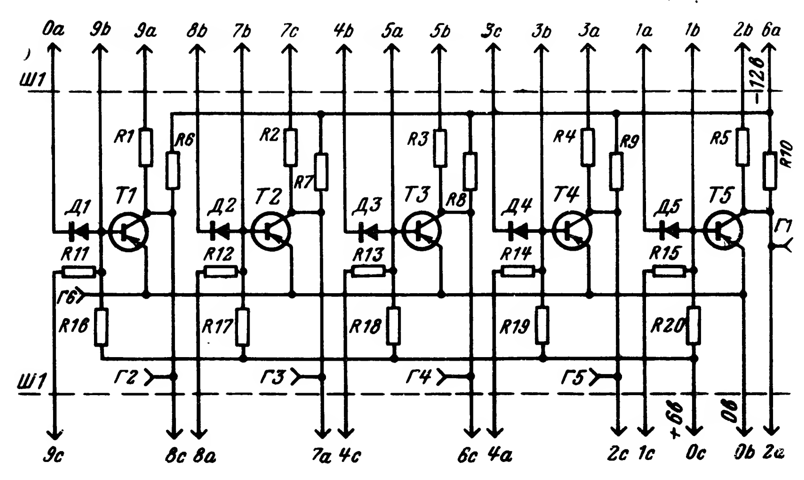


Рис. 52. Схема субблока УС-1.

R1—R5=300 *ом*; *R6—R10*=9,1 *ком*; *R11—R15*=750 *ом*; *R16—R20*=3 *ком*; *Д1—Д5* типа Д104; *T1—T5* типа МП42А.

рых рассмотрим первую. Усилитель собран на транзисторе *T1*, резисторах *R1, R6, R11, R16* и диоде *Д1* и имеет три входа: диодный (*0а*), резистивный (*9с*) и непосредственный вход на базу (*9в*). Имеются контрольные гнезда *Г2, Г6*.

В исходном состоянии на вход усилителя подается сигнал 0 и поэтому транзистор *T1* закрыт, а на выходе схемы имеется низкий потенциал. При поступлении на вход единичного сигнала транзистор *T1* откроется и на выходе единичный сигнал сменится нулевым. Таким образом, схема не только усиливает, но и инвертирует входные сигналы.

С целью лучшего согласования входных параметров усилителя с параметрами логических элементов сопротивление резистивного входа выбрано равным половине входного сопротивления инвертора.

В режиме повышенной мощности используется диодный вход, что обеспечивает больший ток нагрузки. Однако при этом несколько затрудняется согласование усилителя с другими схемами.

При подключении нагрузки между коллектором транзистора *T1* и шиной питания 0 резистор *R1* соединяется с шиной питания —12 *в* перемычкой, устанавливаемой на колодке разъема.

Параметры субблока приведены в табл. 4.

Таблица 4

Параметр	Тип субблока	
	УС-1	УС-2
Напряжение питания, *в* . .	—12	—12; —24
Напряжение смещения, *в*	+6	+6
Уровень напряжения при резистивной связи, *в*:		
входного сигнала 0, не более	1	1
входного сигнала 1 . .	4,5—12	4,5—12
Уровень напряжения входного сигнала 0 при диодной связи, *в*	0,5	0,5
Входной ток при диодной связи, *ма*, не более . . .	5,5	13,2
Уровень выходного напряжения сигнала 0, *в*, не более	0,5	0,5
Ток внешней нагрузки, *ма*, не более:		
при резистивной связи	30	70
при диодной связи . . .	40	100
Рабочая частота, *кгц*, не более	5	5

б) *Субблок УС-2*

Усилитель мощности предназначен для обеспечения передачи команд от логических и функциональных элементов к исполнительным механизмам. Кроме того, может использоваться и как согласующий элемент.

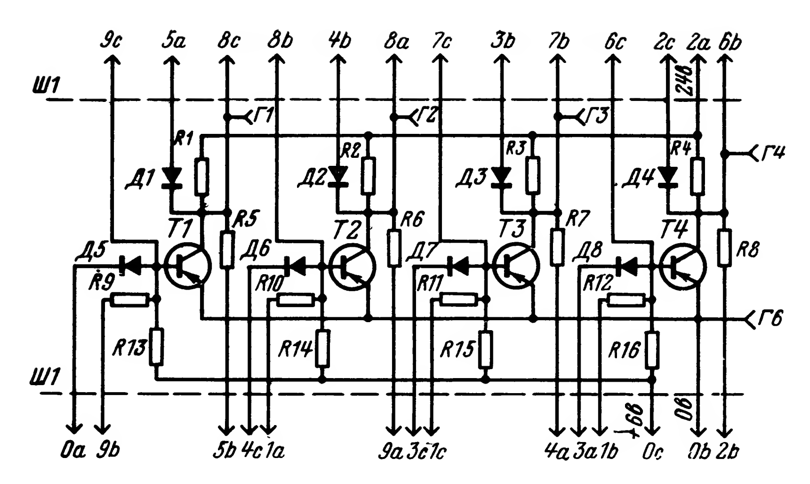


Рис. 53. Схема субблока УС-2.

Резисторы *R1—R4*=9,1 *ком*; *R5—R8*=120 *ом*; *R9—R12*=750 *ом*; *R13—R16*=3 *ком*; *Д1—Д4* типа Д226Д; *Д5—Д8* типа Д104; *Т1—Т4* типа МП21Г.

В субблоке имеется четыре одинаковых усилителя (рис. 53), которые отличаются от усилителя, рассмотренного выше, номиналами элементов, типом транзистора и наличием шунтирующего диода. Последний служит для уменьшения времени отключения транзистора и для его защиты от обратных выбросов при индуктивной нагрузке. В остальном схемы работают одинаково. Параметры субблока УС-2 приведены в табл. 4.

в) *Субблок УС-3*

Усилитель мощности предназначен для передачи команд от логических и функциональных элементов к исполнительным механизмам.

Субблок содержит (рис. 54) две одинаковые схемы.

Поясним принцип работы первого усилителя. Схема состоит из трех каскадов. Все транзисторы включены по схеме с общим эмиттером.

В коллекторной цепи транзистора *Т1* включен резистор *R1*, а в коллекторной цепи транзистора *Т2* — резисторы *R2* и *R3*. Смещение на базы транзисторов *Т1—Т3* подается соответственно через резисторы *R15—R17*. Связь первого и второго каскадов осуществляется через резистор *R8*, а второго с третьим посредством диода *Д3*. Усилитель имеет три резистивных входа, сопротивления которых для удобства согласования с логическими схемами выбраны такими же, как у инвертора.

На вставку разъема *Ш1* кроме входов схемы выведены коллектор транзистора *Т3* и анод диода *Д1*.

Если на всех входах схемы имеются нулевые сигналы, то транзисторы *Т1* и *Т3* закрыты, а транзистор *Т2* — открыт (если между коллектором транзистора *Т3* и шиной питания —24 *в* включена на-

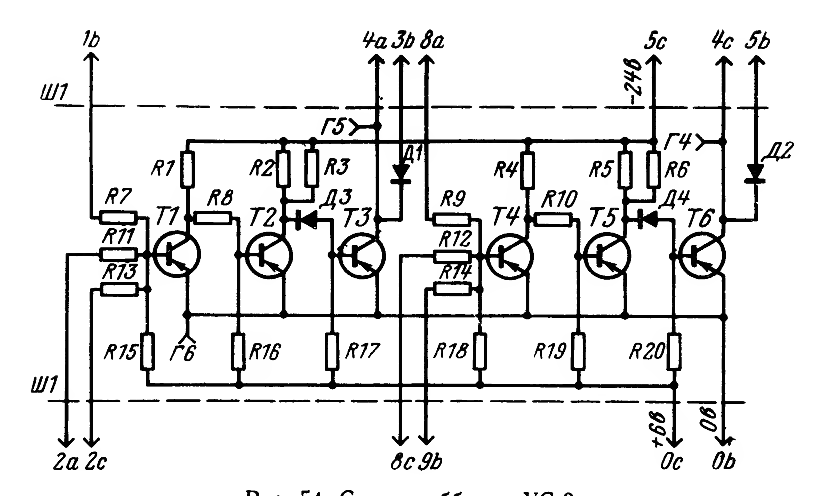


Рис. 54. Схема субблока УС-3.

R1, R4=1,8 *ком*; *R2, R3, R5, R6*=680 *ом*; *R7, R9, R11—R14*=1,5 *ком*; *R8, R10*=430 *ом*; *R15, R18*=4,7 *ком*; *R16, R19*=3,9 *ком*; *R17, R20*=510 *ом*; *Д1—Д4* типа Д226Д; *T1, T2, T4, T5* типа МП42А; *T3, T6* типа П214Г.

грузка). При поступлении хотя бы на один из входов сигнала 1 транзисторы поменяют свое состояние на противоположное.

При подключении к выходу усилителя индуктивной нагрузки последняя шунтируется диодом *Д1*, как это показано на рис. 55. Резистор $R_ш$ и конденсатор $C_ш$ устанавливаются вне субблока и служат для уменьшения времени отключения нагрузки при запирании транзистора *T3*. Сопротивление резистора $R_ш$ выбирается 100 *ом*, а емкость конденсатора $C_ш = 100 \div 150$ *мкф*.

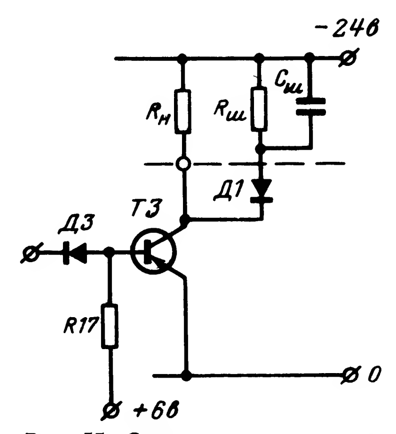


Рис. 55. Схема включения индуктивной нагрузки.

Параметры субблока приведены в табл. 5.

г) *Субблок УС-4*

Усилитель мощности является выходным трехкаскадным усилителем и предназначен для обеспечения передачи команд от логических и функциональных элементов к исполнительным механизмам.

Данный усилитель (рис. 56) рассчитан на большой ток нагрузки по сравнению с предыдущим и отличается от него тем, что:

1) изменены номиналы некоторых элементов;

2) диодная связь между вторым и третьим каскадами заменена резистивной;

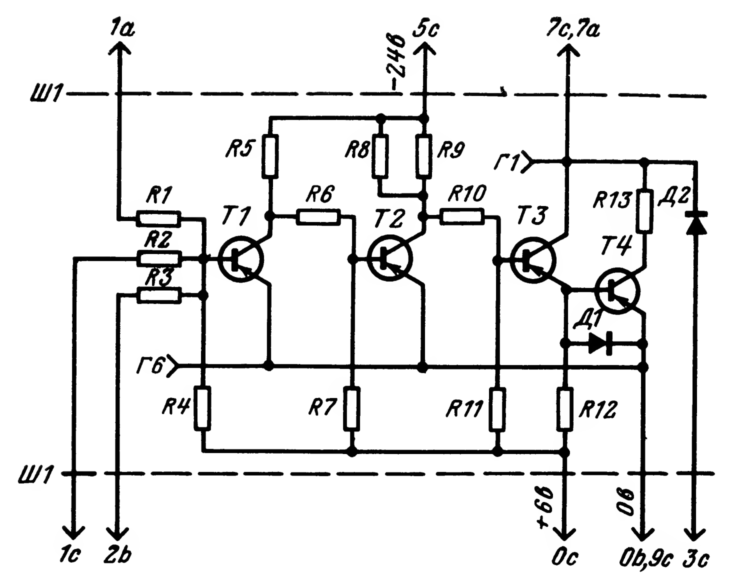


Рис. 56. Схема субблока УС-4.

R1—*R3*=1,5 *ком*; *R4*=4,7 *ком*; *R5*=1,6 *ком*; *R6*=330 *ом*; *R7*=3,9 *ком*; *R8*, *R9*=680 *ом*; *R10*=130 *ом*; *R11*=270 *ом*; *R12*=620 *ом*; *R13*=0,8 *ом*; *Д1*, *Д2* типа Д226Д; *Т1*, *Т2* типа МП42А; *Т3*, *Т4* типа П214Г.

3) выходной каскад построен по схеме составного транзистора, представляющего собой комбинацию двух последовательно включенных транзисторов *Т3* и *Т4*.

В исходном состоянии оба транзистора закрыты: первый — падением напряжения на резисторе *R10*, второй — падением напряжения на диоде *Д1*.

При подаче на вход составного транзистора отпирающего перепада напряжения первый из транзисторов оказывается в режиме насыщения, а второй — в активном режиме. Объясняется это тем, что напряжение $U_{к.э}$ первого транзистора, а следовательно, и напряжение $U_{к.б}$ второго транзистора всегда имеет отрицательный знак.

С целью устранения этого недостатка составного транзистора в коллекторной цепи транзистора *Т4* установлен резистор *R13* с небольшим сопротивлением (0,8 *ом*). В этом случае переход коллектор — база транзистора *Т4* смещается в прямом направлении и оба транзистора работают в ключевом режиме, хотя при этом снижается к. п. д. схемы.

Несмотря на перечисленные особенности данной схемы ее принцип работы аналогичен принципу работы предыдущего усилителя. Параметры субблока приведены в табл. 5.

д) *Субблок УС-5*

Усилитель мощности представляет собой выходной трехкаскадный усилитель, предназначенный для обеспечения передачи команд от логических и функциональных элементов к исполнительным механизмам.

Таблица 5

Наименование параметра	Тип субблока		
	УС-3	УС-4	УС-5
Напряжение питания, *в*	—24	—24	—24
Напряжение смещения, *в*	+6	+6	+6
Уровень напряжения, *в*:			
входного сигнала 0 не более	1	1	1
входного сигнала 1	4,5—12	4,5—12	4,5—12
выходного сигнала 0 не более	0,5	0,5	0,5
Ток внешней нагрузки, *ма*	70—420	420——1 200	1 200——4 200
Мощность нагрузки, *вт*, не более	10	30	100
Рабочая частота, *гц*, не более	1	1	1

Схема субблока (рис. 57) отличается от схемы субблока УС-4 тем, что изменены номиналы отдельных элементов и типы транзисторов *Т2, Т4*. Кроме того, связь второго и третьего каскадов осуществляется через два последовательно включенных диода *Д1* и *Д2*. В цепи смещения транзистора *Т4* из-з отсутствия резистора необходимого номинала включены параллельно резисторы *R11*, *R12*.

Принцип работы данного усилителя также совпадает с принципом работы усилителя субблока УС-3.

Параметры субблока приведены в табл. 5.

е) *Субблок УС-6*

Усилитель-формирователь предназначен для формирования тактовых импульсов, импульсов считывания и т. д. В субблоке имеется (рис. 58) четыре независимых мощных высокочастотных усилителя постоянного тока.

Поясним принцип работы на примере первого усилителя. Последний собран на транзисторе *Т1*, включенном по схеме с общим эмиттером. В коллекторной цепи транзистора установлено два последовательно включенных резистора *R1* и *R9*. Смещение на базу транзистора подается через резистор *R17*. В зависимости от величины коммутируемого тока входные сигналы можно подавать через резистор *R5* или *R13*.

С целью предотвращения пробоя эмиттерного перехода транзистора *Т1* между его базой и эмиттером включен диод *Д1*. На вставку разъема *Ш1* выведены коллектор и база транзистора, средняя точка резисторов *R1* и *R9* и резисторы *R1, R5, R13*.

Для контроля работы схемы выведены гнезда *Г2, Г6*.

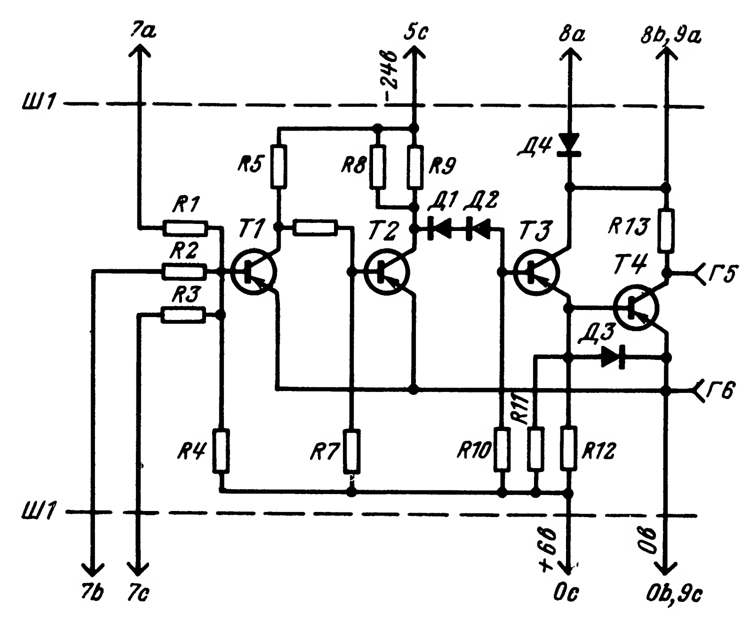


Рис. 57. Схема субблока УС-5.

R1—R3=1,5 *ком*; *R4*=4,7 *ком*; *R5*=1,6 *ком*; *R6*=430 *ом*; *R7*=1,3 *ком*; *R8*, *R9*=470 *ом*; *R10*=360 *ом*; *R11*, *R12*=150 *ом*; *R13*=0,2 *ом*; *Д1—Д4* типа Д226Д; *T1* типа МП42А; *T2* типа П213Б; *T3* типа П214Г; *T4* типа П216.

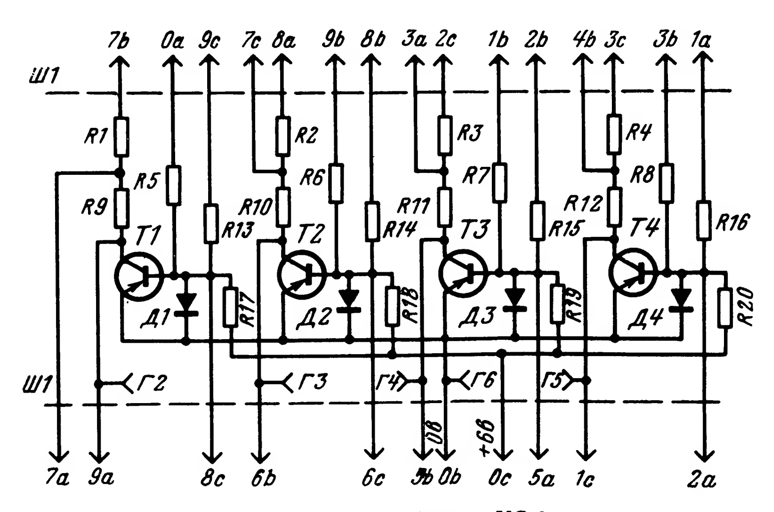


Рис. 58. Схема субблока УС-6.

R1—R4, *R9—R12*=20 *ом*; *R5—R8*=220 *ом*; *R13—R16*=430 *ом*; *R17—R20*=1 *ком*; *Д1—Д4* типа Д9Д; *T1—T4* типа П605А.

Коммутируемая цепь может подключаться как непосредственно к коллектору, так и через один или два (последовательно включенных) резистора.

В исходном состоянии транзистор *Т1* заперт положительным смещением, а при поступлении на вход сигнала 1 он открывается и на выходе усилителя появляется высокий потенциал (сигнал 0).

Параметры субблока УС-6

Напряжение питания и смещения, *в*	—12 и +6
Потребление тока, *ма*, не более	5
Уровень напряжения, *в*:	
входного сигнала 0, не более	1
входного сигнала 1	4,5—12
выходного сигнала 0, не более	2
Ток внешней нагрузки, *ма*	0,25—0,5
Рабочая частота, *кгц*, не более	50

Глава вторая

ФЕРРИТДИОДНЫЕ СУББЛОКИ

10. ОБЩАЯ ХАРАКТЕРИСТИКА

В набор ферритдиодных субблоков вошли наиболее распространенные функциональные узлы ферритдиодных систем: формирователь тактовых импульсов ФТИ, регистр сдвига ФДРС, распределитель импульсов ФДР, многофункциональная логическая ячейка ФДЛ, динисторный ключ КД с элементом последовательного анализа в цепи управления и тиристорный ключ КТ.

Немногочисленный набор ферритдиодных субблоков (всего шесть типоисполнений) позволяет строить целый ряд устройств автоматики и телемеханики с минимальным количеством нетиповых узлов, что достигается рациональным выбором состава субблоков и их многофункциональностью.

В субблоках ФТИ, КД и КТ применены перспективные полупроводниковые элементы: динисторы и тиристоры. Применение динисторов и тиристоров в сочетании с ферритдиодными элементами позволяет строить системы без промежуточных усилителей между звеньями логики и выходными устройствами, что приводит к значительному сокращению деталей и, как следствие, к резкому повышению надежности этих систем.

Малое потребление энергии, высокая помехозащищенность, возможность гальванических развязок при построении схем, высокая нагрузочная способность выходных устройств, возможность длительного хранения информации без затрат энергии — такие основные достоинства ферритдиодных субблоков.

Наиболее полно указанные достоинства ферритдиодных субблоков проявляются при построении простых устройств автоматики с неразвитой логикой, а также систем телеуправления и телесигнализации с количеством объектов управления до 50.

Ферритдиодные субблоки сохраняют работоспособность: при температуре окружающего воздуха в пределах от —50—+60 °С; при

относительной влажности воздуха от 30 до 80% и температуре +30 °С; после воздействия вибрации с частотой 20—50 *гц* и амплитудой 0,4—0,25 мм соответственно; после воздействия транспортной тряски с ускорением 3*g* при частоте от 2 до 3 ударов в секунду.

Входные сопротивления, допустимые сопротивления нагрузок, наработка на отказ, масса и габариты субблоков приведены в приложении. Технические данные обмоток ферритовых элементов для всех ферритдиодных субблоков приведены в табл. 6.

Таблица 6

Тип элементов	Количество витков				Сердечник		
	*w*1	*w*2	*w*3	*w*4	Тип	Размеры $D \times d \times h$, *мм*	Количество торов в элементе, шт.
П1	40	40	10	8	0,7ВТ	10×6×2	2
П2	80	80	20	10	0,7ВТ	10×6×2	1
П3	40	40	20	10	0,7ВТ	10×6×2	2
П4	5	40	10	10	0,7ВТ	10×6×2	2
П5	150	—	10	2	0,7ВТ	10×6×2	2
П6	150	—	10	10	0,7ВТ	10×6×2	2
П7	50	50	—	—	0,7ВТ	10×6×2	2
П8	30	—	—	—	0,7ВТ	10×6×2	8
Н1	30	90	—	—	М1000 нм-1	10×6×3	2

11. ФОРМИРОВАТЕЛЬ ТАКТОВЫХ ИМПУЛЬСОВ (ФТИ)

Субблок ФТИ является формирователем тактовых импульсов. В ферритдиодных устройствах перемагничивание сердечников с ППГ производится в импульсных полях с крутыми передними фронтами.

Импульсное перемагничивание дает возможность повысить быстродействие, снизить потребление, повысить помехозащищенность устройств и, что весьма важно, уменьшить геометрические размеры сердечников и количество витков ферритовых элементов при сохранении необходимой мощности выходных сигналов. С этой целью питание тактовых цепей (цепей движения) ферритдиодных схем обычно осуществляется от формирователей, в задачу которых входит формирование импульсов тока требуемых параметров. Эти параметры определяются в основном геометрическими размерами применяемых ферритовых сердечников и требованиями, предъявляемыми к выходным сигналам.

Так, для рассматриваемых ферритдиодных схем, выходные цепи которых согласованы с входными параметрами динисторов и тиристоров, амплитудное значение тока тактового импульса принято 9 *а* при длительности переднего фронта 15 *мксек* и общей длительности импульса более 30 *мксек*. Для формирования тактовых импульсов указанных параметров предназначен субблок ФТИ (рис. 59).

Субблок содержит два последовательно соединенных тиристорных ключа *Д1*, *Д4* и накопительный конденсатор *С*.

Импульсные трансформаторы *Тр1* и *Тр2* служат для включения тиристоров *Д1*, *Д4* и обеспечивают разделение цепей управления и нагрузки.

Диоды *Д3*, *Д6* и сопротивления *R2*, *R4* являются элементами согласования входных цепей формирователя с выходными цепями субблока ФДЛ, ФДР, ФДРС, УС-4 и др.

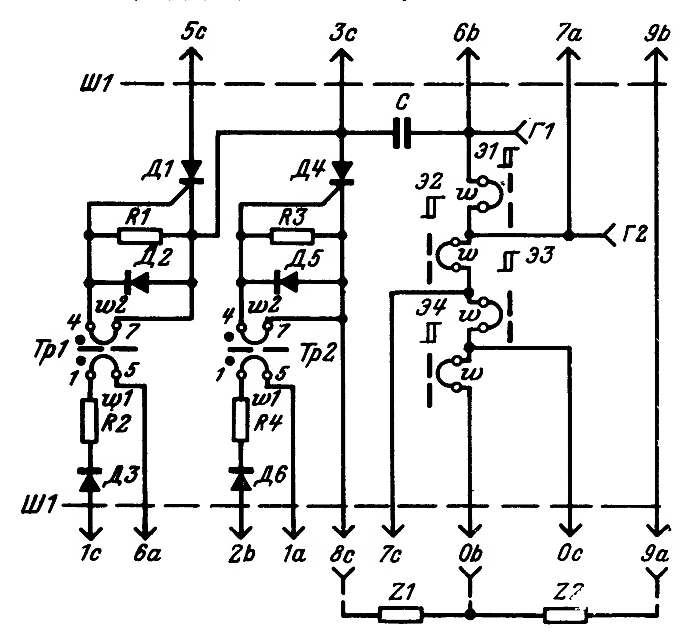


Рис. 59. Схема субблока ФТИ.

Резисторы *R1*, *R3*=51 *ом*; *R2*, *R4*=27 *ом*; *C*=2 *мкф*; *Д1*, *Д4* типа КУ201И; *Д2*, *Д3*, *Д5*, *Д6* типа Д226; *Тр1*, *Тр2* типа Н1; *Э1*—*Э4* типа П8 (см. табл. 6).

Сопротивления *R1* и *R3* повышают помехоустойчивость формирователя, а диоды *Д2* и *Д5* защищают управляющие электроды тиристоров от обратного напряжения.

Ферритовые элементы с ППГ *Э1*—*Э4* введены в схему для формирования переднего фронта тактового импульса и увеличения внутреннего сопротивления формирователя.

Источник питания постоянного напряжения подключается к контактам разъема *5c* и *9b* с соблюдением полярности, указанной на рисунке. Величина напряжения питания выбирается в пределах 24—100 *в* в зависимости от желаемой амплитуды тока формируемого импульса.

Тактовые цепи ферритдиодных схем (сопротивления нагрузки *Z1* и *Z2*) присоединяются к контактам *8c*, *0b*, *9a*.

Импульсы управления подаются на входы *1c*, *6a* и *2b*, *1a* поочередно во времени с заданной частотой следования тактовых импульсов.

При отсутствии импульсов управления оба тиристора *Д1* и *Д4* отключены, так как напряжение их переключения выбрано значительно выше напряжения питания.

Первый управляющий импульс, поступающий на вход *1с, 6а*, пройдя по обмотке *w1* импульсного трансформатора *Т1*, наводит во вторичной его обмотке *w2* э. д. с., под действием которой включается тиристор *Д1*. При включении тиристра *Д1* образуется цепь заряда конденсатора *С*: плюс источника питания, тиристор *Д1*, конденсатор *С*, обмотки *w* ферритовых элементов *Э1—Э4*, сопротивление нагрузки *Z2*, минус источника питания.

Во время заряда конденсатора формируется первый тактовый импульс тока. При снижении зарядного тока до определенной величины тиристор *Д1* отключается.

Второй импульс управления поступает на вход *2b, 1а* и включает тиристор *Д4*. При этом создается цепь разряда конденсатора *С*: конденсатор *С*, тиристор *Д4*, сопротивление нагрузки *Z1*, обмотки *w* ферритовых элементов *Э1—Э4*.

Во время разряда конденсатора *С* формируется второй тактовый импульс. В момент снижения разрядного тока до величины тока отключения тиристор *Д4* отключается и схема возвращается в исходное состояние. Последующие импульсы управления вызывают повторение описанных процессов.

Форма тактовых импульсов определяется временем включения тиристоров и характером сопротивления цепи заряда (разряда) кон-

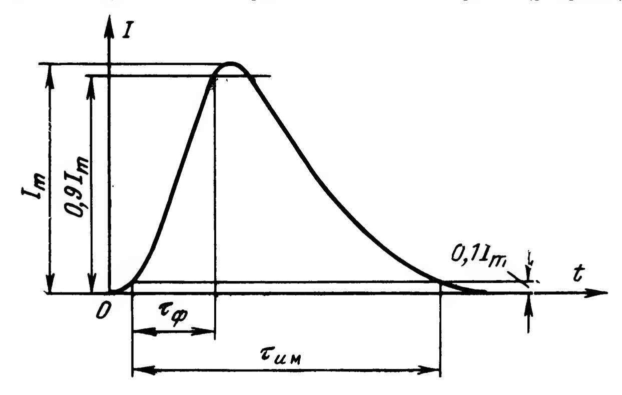


Рис. 60. Форма и параметры тактового импульса.

денсатора *С*. Так как в этой цепи имеются ферритовые элементы с ППГ *Э1—Э4*, которые перемагничиваются по полному циклу петли гистерезиса, указанное сопротивление является нелинейным, вследствие чего тактовый импульс (рис. 60) имеет пологую начальную часть, крутой передний и пологий задний фронты. Как показано в [Л. 1], перемагничивание сердечников с ППГ импульсами такой формы является наиболее выгодным с точки зрения уменьшения отношения импульса помехи к рабочему импульсу в нагрузке.

Заметим, что среднее значение тока нагрузки определяется по формуле

$$I = 0{,}5\, UCf \cdot 10^{-6},\ a, \qquad (6)$$

Параметры субблока ФТИ

Напряжение питания, *в*	20—100
Амплитуда входного сигнала, *в*	15—30
Длительность входного сигнала, *мксек*	10—30
Ток нагрузки, *а*, не более:	
среднее значение	0,15
амплитудное значение	15
Рабочая частота, *гц*	10—1 000

где U — напряжение питания, *в*; f — частота входных сигналов, *гц*; C — суммарная емкость конденсаторов формирователя, *мкф*.

12. ФЕРРИТДИОДНЫЙ РЕГИСТР СДВИГА (ФДРС)

Субблок ФДРС предназначен для хранения информации, сдвига информации на необходимое количество разрядов, преобразования последовательного кода в параллельный, параллельного в последовательный и т. д.

Субблок ФДРС (рис. 61) состоит из восьми однотипных ферритдиодных элементов. Обмотки *w4* всех нечетных элементов, как и обмотки *w4* всех четных элементов, соединены последовательно, образуя две цепи движения регистра.

При установке соответствующих перемычек (например, между выводами *2b* и *1a*) два соседних элемента соединяются цепью связи: выходная обмотка *w1* предыдущего элемента *Э1*, диод *Д3*, сопротивление *R2* и входная обмотка *w3* последующего элемента *Э2*.

Диоды *Д3*, *Д5* и т. д. препятствуют трансформации импульсов записи 1 в цепи связи, так что перемагничивание сердечников из состояния 0 в состояние 1 происходит вхолостую с минимальной затратой энергии.

Диоды *Д4, Д6* и т. д. введены в схему для предотвращения потока обратной информации, они препятствуют передаче 1 от любого сердечника в соседний слева сердечник. Для этой же цели количество витков обмоток *w1* в 4 раза превышает количество витков обмоток *w3*.

Выводы *2b* и *1a, 2a* и *0c* и др. в цепях связи позволяют строить регистры сдвига, содержащие от одного до восьми элементов. Регистры сдвига с большим количеством элементов строятся путем наращивания количества субблоков.

Так как рассматриваемый ферритдиодный регистр сдвига является двухтактным, для хранения одного двоичного разряда в нем используются два соседних ферритовых элемента. Если один из этих элементов находится в состоянии 1, а другой в состоянии 0, то это обозначает хранение кода 1 в данном разряде. Если оба элемента находятся в состоянии 0, то это обозначает хранение кода 0 в данном разряде.

Ввод и вывод информации могут осуществляться как в последовательной форме, т. е. разряд за разрядом, так и в параллельной форме, т. е. одновременно для всех разрядов. При последовательном вводе информации импульсы кодовой последовательности подаются на вход *7b-6c* или на любой другой аналогичный вход *1a-7a, 0c-8a, 3a-8a* и т. д. в зависимости от требуемой разрядности регистра и других требований, возникающих при разработке устройств.

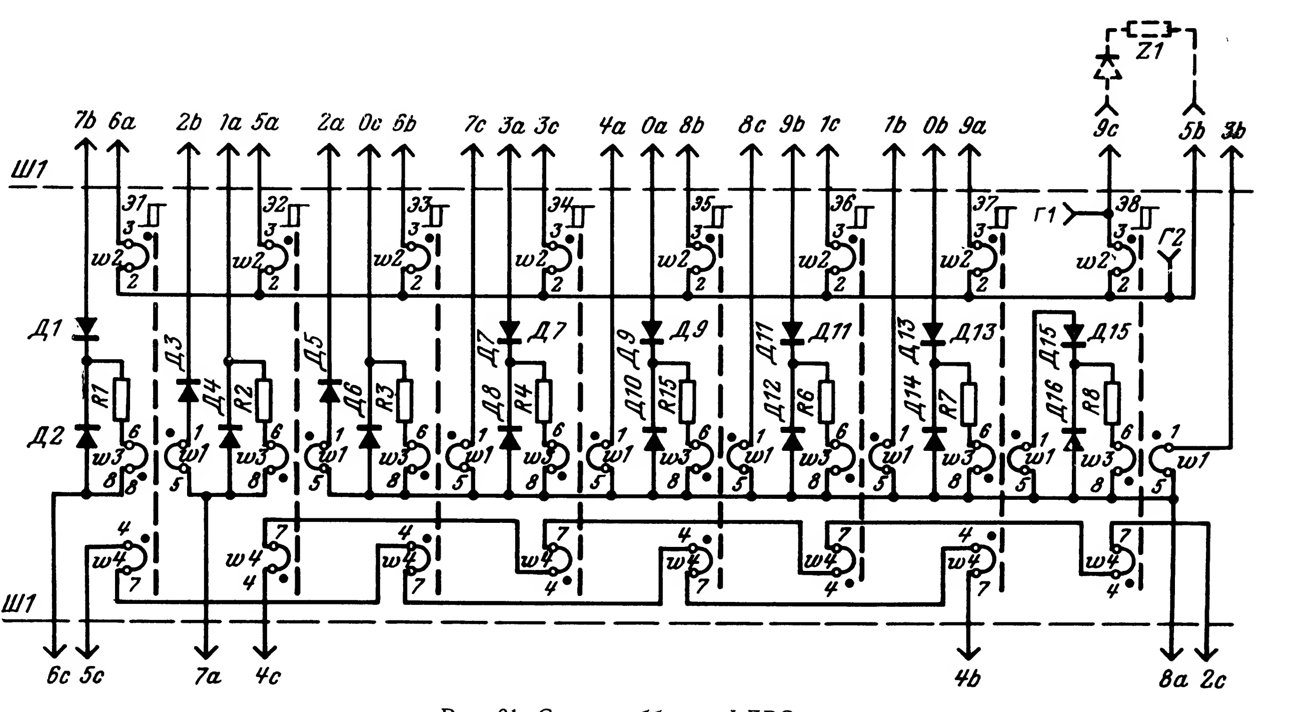


Рис. 61. Схема субблока ФДРС.

R1—R8 = 27 *ом*; *Д1—Д16* типа Д206; *Э1—Э8* типа П1 (см. табл. 6).

Работа регистра сдвига при последовательном вводе кода 1101 иллюстрируется временной диаграммой рис. 62.

В исходном положении магнитные элементы *Э1*—*Э8* находятся в состоянии 0. Первый импульс кодовой последовательности записывает *1* в сердечник *Э1*. Следующий за этим тактовый импульс переводит элемент *Э1* в состояние 0, в результате чего в цепи связи первого и второго элементов возникает ток записи 1 в элемент

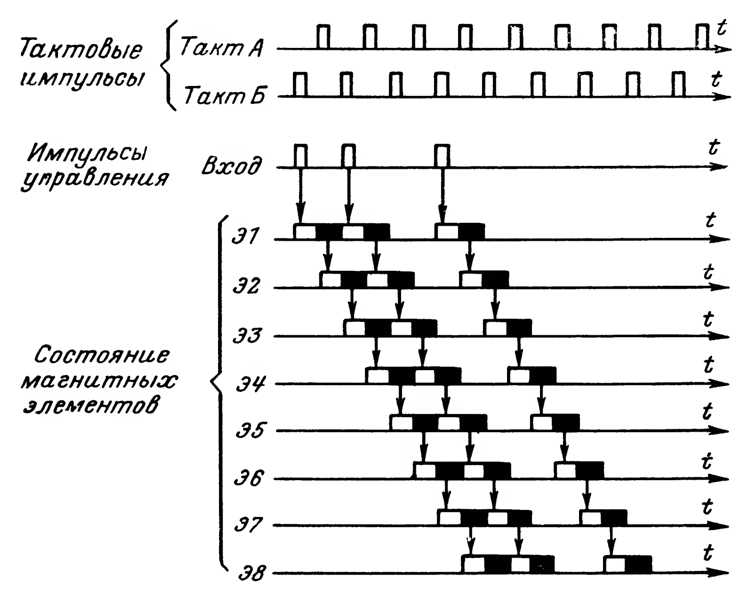


Рис. 62. Временная диаграмма работы регистра сдвига.

Э2. На втором такте движения происходит считывание элемента *Э2* и запись *1* в элемент *Э3* и т. д. Таким образом, записанная на входной сердечник *1* с каждым тактовым импульсом будет перемещаться по регистру и спустя n тактов появится на n-м элементе регистра.

При параллельном вводе информации запись кода в регистр сдвига осуществляется посредством обмоток $w2$ нечетных (выводы *6a, 6b, 8b, 9a*) либо четных (выводы *5a, 3c, 1c, 9c*) элементов.

Если после записи информации регистр сдвига замкнуть в кольцо (установить перемычку между выводами *3b* и *7b, 8a* и *6c*), то записанная в регистре информация будет в нем непрерывно циркулировать, сохраняясь как угодно долго.

Долговременное хранение информации можно осуществить также путем снятия импульсов движения после записи информации. В этом случае записанная кодовая последовательность запоминается состоянием намагниченности ферритовых элементов.

Каждый элемент регистра сдвига может быть нагружен на активное сопротивление или на аналогичные элементы по одной $w1$ ($w2$) или по двум обмоткам $w1$ и $w2$. Примеры включения нагрузки даны на рис. 63.

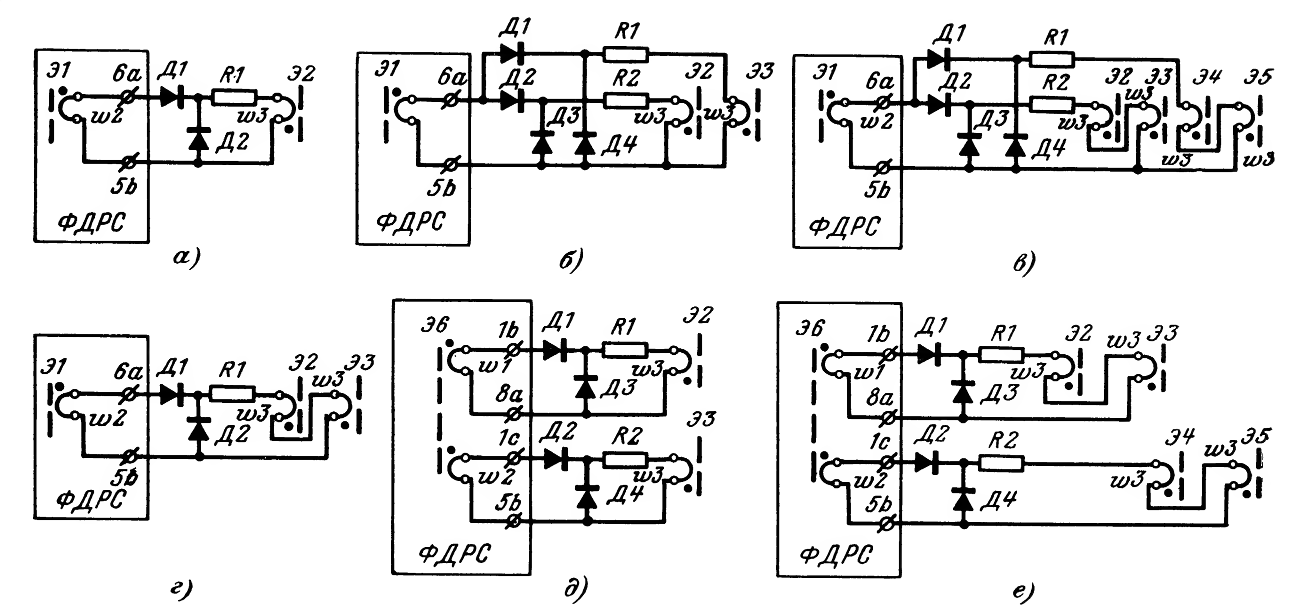


Рис. 63. Схема подключения нагрузки к субблоку ФДРС.

а, *б*, *в*, *г* — подключение нагрузки к обмотке *w2*; *д*, *е* — подключение нагрузки к обмоткам *w1*, *w2*.

Примечание. К субблокам ФДР и ФДЛ нагрузка подключается аналогично.

Параметры субблока ФДРС

Номинальное значение амплитуды тактового импульса, *а*	9
Допустимое отклонение амплитуды тактового импульса от номинального значения, %	+10— —15
Длительность тактового импульса, *мксек*	30—100
Длительность переднего фронта тактового импульса, *мксек*	12—20
Предельная частота следования тактовых импульсов, *гц*	1 000
Амплитудное значение выходного сигнала при сопротивлении нагрузки 27 *ом*, *в* . .	15—20
Отношение сигнал-помеха не менее	7
Амплитудное значение входного сигнала при сопротивлении в цепи связи 27 *ом*, *в* . .	15—30
Длительность входного сигнала, *мксек* . .	10—30

13. ФЕРРИТДИОДНЫЙ РАСПРЕДЕЛИТЕЛЬ ИМПУЛЬСОВ (ФДР)

Субблок ФДР представляет собой устройство, поочередно распределяющее импульсы по отдельным электрическим цепям. В системах автоматики и телемеханики распределители обычно применяются для построения линий задержки, пересчетных схем, кодирующих и декодирующих устройств и т. п.

Субблок двухтактного ферритдиодного распределителя ФДР (рис. 64) состоит из десяти однотипных ферритдиодных ячеек. Тактовые обмотки *w4* всех нечетных ферритовых элементов, как и обмотки *w4* четных элементов, соединены последовательно, образуя две цепи движения распределителя, в которые подаются сдвинутые во времени импульсы тока от формирователя тактовых импульсов.

Два соседних магнитных элемента связаны между собой цепью связи, состоящей из выходной обмотки *w1* предыдущего элемента, диода *Д1*, входной обмотки последующего элемента *w3* и общего сопротивления связи *R*, которое подключается к внешним выводам *5c*, *9a*.

Диод *Д11* предназначен для ликвидации потока обратной информации от элемента *Э10* в случае работы распределителя в режиме разомкнутого кольца. Сопротивления нагрузок могут быть подключены как к выходным обмоткам *w2* (выводы *3a*, *5b*, *2a* и т. д.), так и к обмоткам *w1* (выводы *2b*, *6b*, *1c* и т. д.) через диоды, не входящие в состав субблока. Примеры нагрузки элементов распределителя на аналогичные элементы приведены на рис. 63. Наличие двух изолированных выходных обмоток на элементах распределителя облегчает решение вопроса развязки цепей нагрузок при построении различных устройств автоматики и телемеханики.

В исходном состоянии сердечники всех элементов распределителя *Э1*—*Э10* находятся в состоянии 0.

Распределитель запускается подачей перемагничивающего импульса во входную обмотку *w3* элемента *Э1* (выводы *3c*, *5c*). Следующий за пусковым импульс тока в цепи движения нечетных элементов приводит к срабатыванию первого элемента, в результате чего по цели обмотка *w1* первого элемента — диод *Д1* — обмотка *w3*

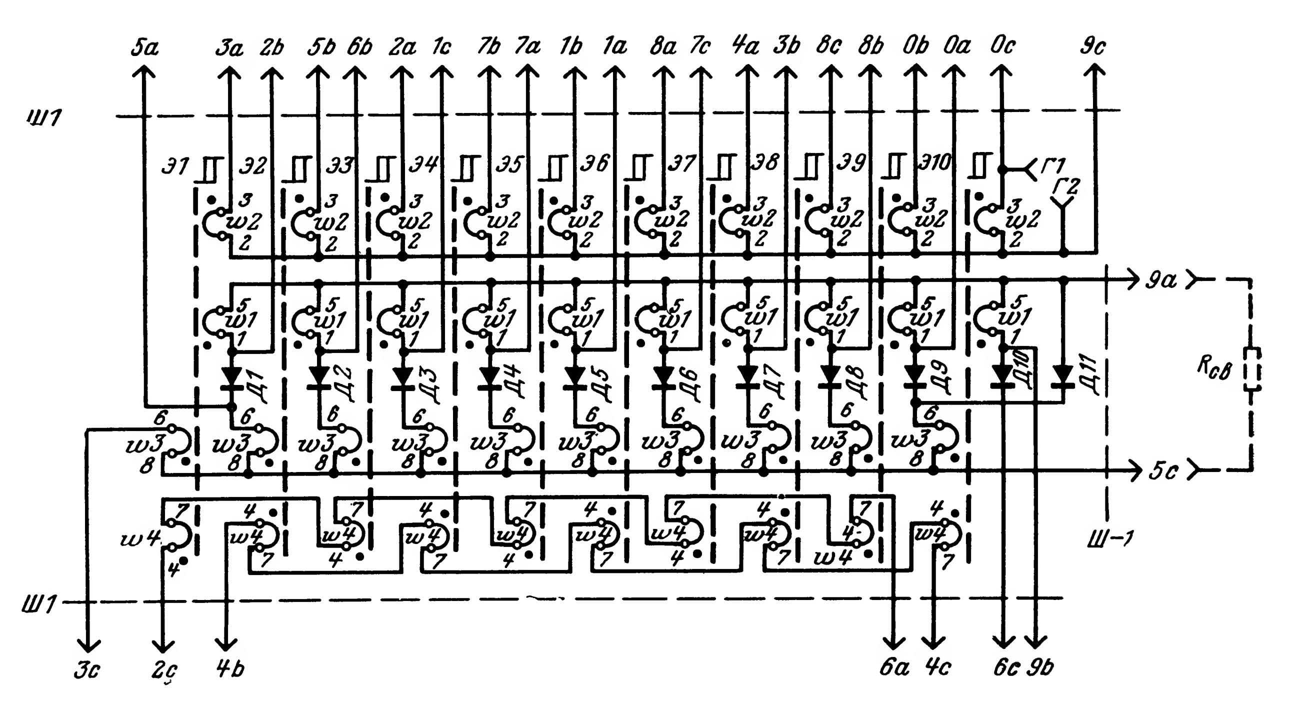


Рис. 64. Схема субблока ФДР.

Д1—Д11 типа Д206; *Э1—Э10* типа П1 (см. табл. 6).

второго элемента, сопротивление связи $R_{св}$ происходит запись 1 в сердечник второго элемента распределителя *Э2*. Аналогично на втором такте считывается второй элемент распределителя и происходит запись 1 в сердечник третьего элемента, на третьем такте срабатывает третий элемент и происходит запись 1 в четвертый элемент и т. д., как это показано на временной диаграмме рис. 65.

Общее сопротивление в цепи связи $R_{св}$ практически ликвидирует так называемый поток обратной информации. Это явление обус-

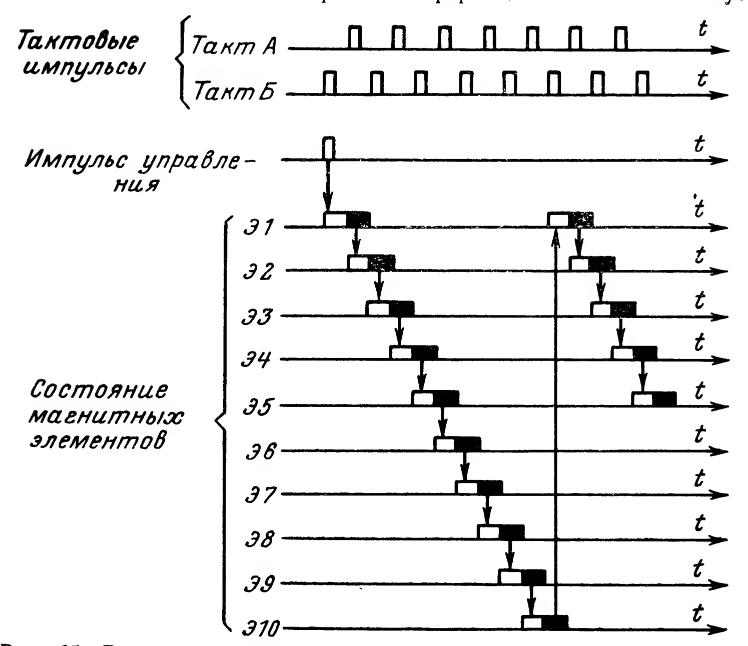


Рис. 65. Временная диаграмма работы распределителя импульсов, замкнутого в кольцо.

ловлено тем, что срабатывающий элемент наряду с посылкой импульса прямой информации от обмотки *w1* в цепь связи с последующим элементом посылает импульс обратной информации от обмотки *w3* в сторону предыдущего элемента, что может привести к нарушению нормальной работы распределителя. При наличии общего сопротивления связи по нему одновременно проходят импульсы как прямой, так и обратной информации. Однако импульс прямой информации имеет большую амплитуду напряжения, так как обмотка *w1* имеет в 4 раза больше витков, чем обмотка *w3*. Благодаря этому диод в цепи связи с предыдущим элементом запирается падением напряжения на $R_{св}$ от импульса прямой информации и импульс тока обратной информаци не проходит в цепь предыдущего элемента.

Наличие общего сопротивления связи обеспечивает также режим работы распределителя с запретом одновременного срабатывания

6—218

более одного элемента. Это свойство объясняется тем, что при одновременном срабатывании двух и более элементов рабочие импульсы компенсируют друг друга на сопротивлении связи $R_{св}$.

Субблок ФДР может работать как в режиме разомкнутого, так и замкнутого кольца. Для обеспечения работы распределителя в режиме замкнутого кольца необходимо соединить между собой выводы *6с* и *3с*.

Автоматический запуск распределителя производится одной из ячеек субблока ФДЛ, включенной по схеме инвертора.

Параметры субблока ФДР аналогичны параметрам субблока ФДРС.

14. МНОГОФУНКЦИОНАЛЬНАЯ ФЕРРИТДИОДНАЯ ЯЧЕЙКА (ФДЛ)

Субблок ФДЛ (рис. 66) состоит из двух однотипных независимых ферритдиодных ячеек, каждая из которых предназначена для реализации логических функций НЕ, ЗАПРЕТ, НЕРАВНОЗНАЧНОСТЬ, ДИНАМИЧЕСКИЙ ТРИГГЕР, СЧЕТНЫЙ ТРИГГЕР и др.

Ячейка содержит четыре ферритовых элемента с прямоугольной петлей гистерезиса *Э1—Э4*, транзистор *Т1*, развязывающие диоды *Д1—Д7* и токоограничивающие сопротивления *R1—R3*.

На каждый из ферритовых элементов *Э1—Э4* намотано по четыре обмотки *w1—w4*. Обмотки *w4* всех элементов являются тактовыми и предназначены для подключения к источнику тактовых импульсов. Обмотки *w3* являются входными. Посредством их производится перемагничивание сердечников входными импульсами в состояние 1. Обмотка *w1* и *w2* являются выходными, с них снимается выходной импульс при перемагничивании ферритовых сердечников тактовыми импульсами из состояния 1 в состояние 0.

Ферритовые элементы *Э1* и *Э2* образуют схему НЕРАВНОЗНАЧНОСТЬ, построенную по методу взаимной компенсации напряжений. С этой целью выходные обмотки *w1* этих элементов соединены встречно внутри схемы, а обмотки *w2* могут быть соединены встречно установкой перемычки между внешними выводами *9b* и *9c*.

Соединенные попарно обмотки *w1* и *w2* ферритовых элементов *Э1* и *Э2* подключены через разделительные диоды *Д3* и *Д4*, транзистор *Т1* и сопротивление *R3* к входной обмотке *w3* ферритового элемента *Э4*.

Транзистор *Т1*, управляемый посредством ферритового элемента *Э3*, разрывает цепь нагрузки выходных обмоток *w1* и *w2* элементов *Э1* и *Э2* в процессе перемагничивания их в состояние 1, благодаря чему снижаются требования к форме и амплитуде входных сигналов и повышается рабочая частота ячейки. Кроме того, наличие триода увеличивает функциональные возможности ячейки.

Обмотка *w2* магнитного элемента *Э3* и обмотка *w1* элемента *Э4* совместно с диодами *Д5* и *Д6* образуют унифицированные выходы *6с* и *5с*, которые согласованы со входами *0а* и *6b* ферритовых элементов *Э1* и *Э2*, имеющих для этой цели ограничивающие сопротивления *R1* и *R2* и шунтирующие диоды *Д1* и *Д2*.

Входная обмотка *w3* ферритового элемента *Э3*, управляющего транзисторным ключом *Т1*, изолирована и рассчитана на возможность включения ее в тактовые цепи.

Рассмотрим работу многофункциональной ферритдиодной ячейки при реализации различных логических функций.

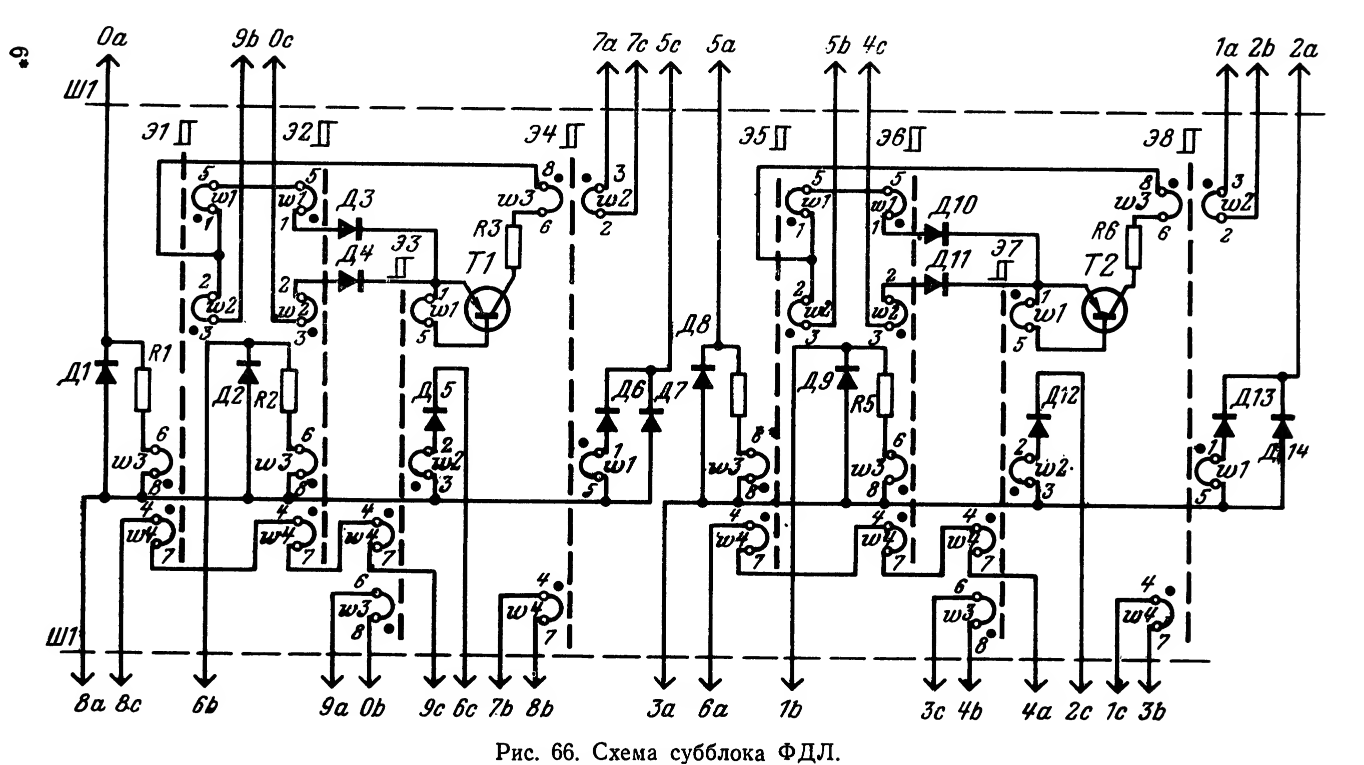


Рис. 66. Схема субблока ФДЛ.

R1—R6=27 *ом*; *Д1—Д14* типа Д206; *T1*, *T2* типа МП26А; *Э1*, *Э2*, *Э5*, *Э6* — типа П2; *Э3*, *Э7* типа П4; *Э4*, *Э8* типа П3 (см. табл. 6).

Для реализации ячейкой схемы ЗАПРЕТ необходимо соединить перемычкой внешние выводы *0b* и *7b* и подключить цепи *8c, 9c* и *9a, 8b* к формирователю тактовых импульсов. При этом элемент *Э3* работает в режиме генератора импульсов и посредством обмотки *w1* открывает транзистор *T1* на каждом такте считывания записи с элементов *Э1* и *Э2*. Разрешающий входной сигнал подается на вход *6b*, а запрещающий на вход *0a*. Выходной сигнал снимается с выхода 5*c*.

При наличии только разрешающего сигнала ферритовый элемент *Э2* перемагничивается в состояние 1. На такте считывания элемент *Э2* перемагничивается из состояния 1 в состояние 0 и под действием э. д. с., индуктируемой в его обмотке *w1* импульсом тока по цепи: начало обмотки *w1* магнитного элемента *Э2*, диод *Д3*, открытый транзистор *T1*, сопротивление *R3*, обмотка *w3* магнитного элемента *Э4*, обмотка *w1* магнитного элемента *Э1*, конец обмотки *w1* магнитного элемента *Э2* перемагничивает элемент *Э4* в состояние 1. На следующем за этим такте считывания элемент *Э4* перемагничивается из состояния 1 в состояние 0, выдавая импульс напряжения на выход *5c*.

При наличии только запрещающего импульса элемент *Э1* перемагничивается в состояние 1. На следующем такте считывания элемент *Э1* перемагничивается из состояния 1 в состояние 0 и на его обмотке *w1* индуктируется э. д. с., которая не вызовет никакого действия, так как ее направление совпадает с запорным направлением диода *Д3*. Очевидно, что в этом случае выходной сигнал будет отсутствовать.

При наличии как разрешающего, так и запрещающего сигналов ферритовые сердечники *Э1* и *Э2* будут перемагничены в состояние 1. На следующем такте эти элементы считываются, но вследствие того, что их обмотки *w1* включены встречно и содержат одинаковое число витков, наводимые э. д. с. компенсируют друг друга. В результате не произойдет записи 1 в сердечник *Э4* и выходной сигнал будет отсутствовать.

Для реализации схемы НЕ (инвертор) необходимо соединить выход *6c* с выходом *6b*, а вывод *0b* с выводом *7b*.

Входной сигнал подается на вход *0a*. Выходной сигнал снимается с выхода *5c*.

В этом случае элемент *Э3* работает в режиме генератора импульсов и посредством обмотки *w1* открывает триод на каждом такте считывания записи с элементов *Э1* и *Э2*, а на втором такте перемагничивает элемент *Э2* в состояние 1 по цепи: конец обмотки *w2* магнитного элемента *Э3*, диод *Д5*, вывод *6c*, вход *6b*, сопротивление *R2*, обмотка *w3* сердечника *Э2*, начало обмотки *w2* сердечника *Э3*.

При отсутствии входного сигнала элемент *Э2*, считываясь, перемагничивает ферритовый элемент *Э4* в состояние 1, а на следующем такте *Э4* выдает выходной импульс на выход *5c*.

При наличии входного сигнала ферритовые сердечники *Э1* и *Э2* будут оба перемагничены в состояние 1: первый—входным сигналом, второй от элемента *Э3*. При считывании э. д. с. обмоток *w1* сердечников *Э1* и *Э2* взаимно компенсируются, вследствие чего сердечник *Э4* не будет перемагничен в состояние 1 и выходной сигнал будет отсутствовать.

Для реализации функции НЕРАВНОЗНАЧНОСТЬ необходимо соединить вывод *9b* с выводом *Oc* и вывод *0b* с выводом *7b*. Вход-

ные сигналы подаются на входы *0a* и *6b*. Выходной сигнал снимается с выхода *5c*.

В этой схеме элемент *Э3* также работает в режиме генератора единиц и открывает триод на такте считывания элементов *Э1* и *Э2*.

Как видно из схемы, наличие одного из выходных сигналов приводит к перемагничиванию выходного элемента *Э4* в состояние 1 и, следовательно, к появлению выходного сигнала. При наличии двух входных сигналов происходит взаимная компенсация э. д. с., индуктируемых в обмотках *w1* и *w2* магнитных элементов *Э1* и *Э2*, и выходной сигнал отсутствует.

Реализацию всех остальных функций нетрудно проследить, выполнив соединения в соответствии с табл. 7.

Таблица 7

Функция	Выводы			Должны быть установлены перемычки между выводами
	Вход 1	Вход 2	Выход	
ЗАПРЕТ	*6b*, *8a*	*0a*, *8a*	*5c*, *8a*	*0b* и *7b*
НЕ (инвертор)	*0a*, *8a*	—	*5c*, *8a*	*0b* и *7b*, *6c* и *6b*
НЕРАВНОЗНАЧНОСТЬ	*6b*, *8a*	*0a*, *8a*	*5c*, *8a*	*0b* и *7b*, *9b* и *0c*
И	*6b*, *8a*	*9a*, *0b*	*5c*, *8a*	—
ДИНАМИЧЕСКИЙ ТРИГГЕР	*6b*, *8a*	*0a*, *8a*	*7a*, *7c*	*0b* и *7b*, *5c* и *6b*
СЧЕТНЫЙ ТРИГГЕР	*0a*, *8a*	—	*7a*, *7c*	*0b* и *7b*, *5c* и *6b*, *9b* и *0c*
ПОВТОРЕНИЕ	*6b*, *8a*	—	*6c*, *8a*	*0b* и *7b*

Более сложные функции двух переменных: И—НЕ, ИМПЛИКАЦИЯ, РАВНОЗНАЧНОСТЬ, ИЛИ—НЕ можно получить использовав две многофункциональные ячейки. Это вытекает из того, что перечисленные выше функции являются инверсными функциями: И, ЗАПРЕТ, НЕРАВНОЗНАЧНОСТЬ, ИЛИ. Инвертирование последних не представляет трудностей. Так, для получения функции РАВНОЗНАЧНОСТЬ необходимо входные сигналы подать на ячейку, собранную по схеме НЕРАВНОЗНАЧНОСТЬ, выход которой подать на другую ячейку, собранную по схеме инвертора.

Параметры субблока ФДЛ аналогичны параметрам субблока ФДРС.

15. ДИНИСТОРНЫЙ КЛЮЧ (КД)

Субблок КД (рис. 67) состоит из трех однотипных динисторных ключей, которые предназначены для запоминания и передачи команд от импульсных логических и функциональных схем к исполнительным органам. Наличие в цепях управления динисторных ключей элементов последовательного анализа позволяет использовать их для построения высокоэффективных помехозащищенных систем телемеханики.

Ключ содержит динистор *Д13* с последовательно включенным диодом *Д7* в цепи сопротивления нагрузки $R_н$, три ферритовых

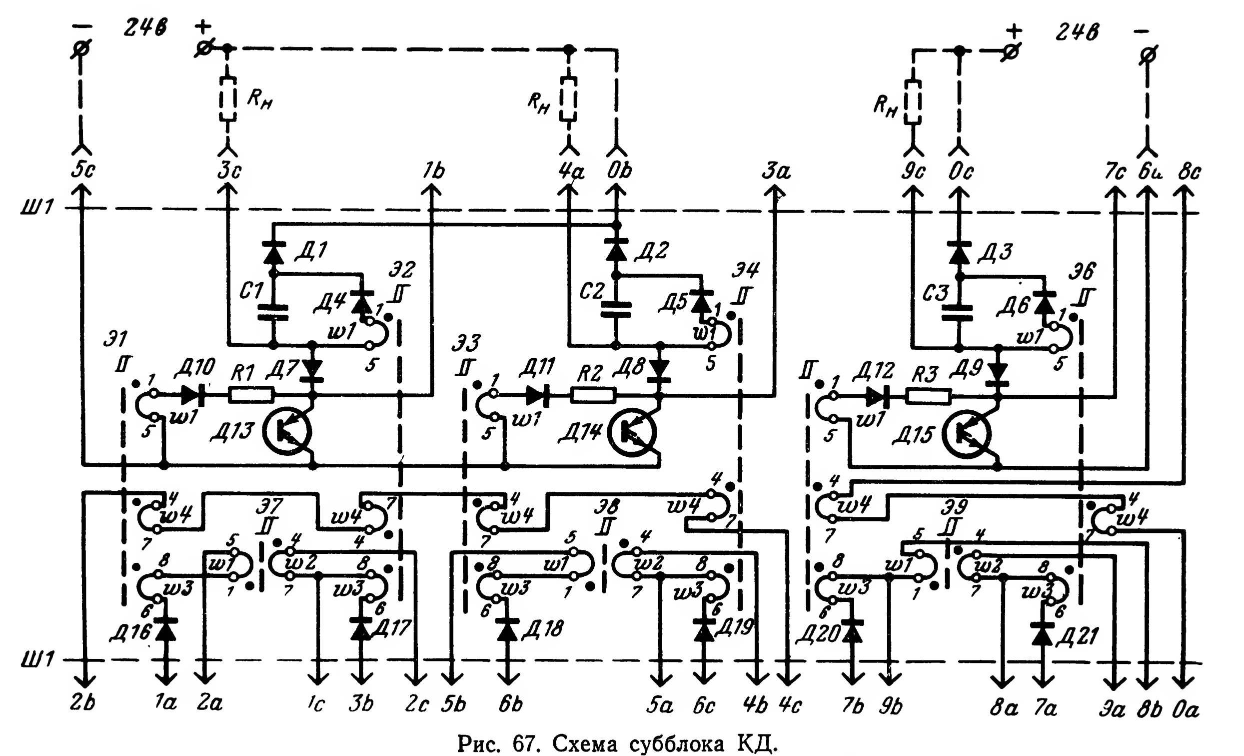


Рис. 67. Схема субблока КД.

R1—R3=510 *ом*; *C1—C3*=0,1 *мкф*; *Д1—Д12*, *Д16—Д21* типа Д226; *Д13—Д15* типа Д227Д; *Э1*, *Э3*, *Э5* типа П5; *Э2*, *Э4*, *Э6* типа П6; *Э7—Э9* типа П7 (см. табл. 6).

элемента с ППГ *Э1*, *Э2* и *Э7*, коммутирующий конденсатор *С1* и развязывающие диоды.

Ферритовый элемент *Э1* предназначен для включения, а элемент *Э2* — для отключения динистора. Обмотки *w4* элементов *Э1* и *Э2* являются тактовыми и подключаются к формирователю тактовых импульсов.

Элемент *Э7* осуществляет последовательный анализ поступающих на входы «включить» *1а*, *2а* и «выключить» *3b*, *1с* импульсов управления. С этой целью его обмотка *w2* включена последовательно и согласно с обмоткой записи *w3* импульсного трансформатора *Э2*, а обмотки *w1* включена последовательно и встречно с обмоткой записи *w3* импульсного трансформатора *Э1*.

Сущность метода последовательного анализа заключается в том, что входной сигнал ΔB алгебраически суммируется с ранее принятым. Полученная таким образом сумма $\Sigma\Delta B$ сравнивается с постоянными пороговыми значениями $-B_r$ и $+B_r$. Если сумма $\Sigma\Delta B \leqslant \leqslant (+B_r)$, то принимается решение «выключить», если $\Sigma\Delta B \leqslant (-B_r)$, то принимается решение «включить». Если полученная сумма имеет промежуточное значение, то решение откладывается до получения следующего сигнала.

В рассматриваемом ключе алгебраическое суммирование приходящих сигналов осуществляется ступенчатым изменением магнитного состояния элемента *Э7*. За пороговые значения приняты крайние значения магнитного насыщения сердечника $-B_r$ и $+B_r$. Количество входных импульсов, которые необходимы для полного перемагничивания сердечника элемента *Э7* из состояния $-B_r$ в состояние $+B_r$, в общем случае зависит от вольт-секундной площади управляющих импульсов. При управлении выходными импульсами типовых ферритдиодных субблоков ФДР, ФДРС и ФДЛ оно приближенно равно двум.

Количество витков обмоток *w3* элементов *Э1* и *Э2* подобрано таким образом, что ампервитки, создаваемые приходящим сигналом «включить» («выключить»), будут достаточны для записи 1 в сердечник *Э1* (*Э2*) только в том случае, если обмотка *w1* (*w2*) элемента *Э7* обладает минимальным индуктивным сопротивлением, что имеет место только тогда, когда магнитное состояние элемента *Э7* соответствует $-B_r$ $(+B_r)$, что в дальнейшем принято за 0 (1).

Рассмотрим работу динисторного ключа в предположении, что количество входных импульсов «включить» («выключить»), необходимое для перемагничивания сердечника элемента *Э7* из состояния 1 (0) в состояние 0 (1), равно двум.

В исходном состоянии динистор закрыт, так как его напряжение переключения значительно выше напряжения питания. Сердечники элементов *Э1* и *Э2* переведены в состояние 0 тактовыми импульсами. Исходное состояние элемента *Э7* принимаем 1. При поступлении первого импульса «включить» сердечник элемента *Э7* начинает перемагничиваться по частному циклу. При этом индуктивное сопротивление обмотки *w1* элемента *Э7* будет велико и вследствие этого входной ток будет недостаточным для того, чтобы записать 1 в сердечник *Э1*. Поступающий на этот же вход второй импульс продолжает и заканчивает перемагничивание сердечника *Э7* в состояние 0, но записи 1 в сердечник *Э1* не происходит. Только третий импульс, поданный на вход «включить», перемагничивает сердечник *Э1* в состояние 1, так как индуктивное сопротивление обмотки *w1* сердечника *Э7* при этом будет весьма малым вследствие

того, что к моменту прихода третьего импульса сердечник *Э7* находился в состоянии 0. Далее сердечник *Э1* тактовым импульсом перемагничивается из состояния 1 в состояние 0, в результате чего на его выходной обмотке *w1* индуктируется э. д. с., превышающая напряжение переключения динистора. Последний включается и в дальнейшем удерживается в этом состоянии током нагрузки.

Очевидно, что при замене серии импульсов управления «включить» серией импульсов «выключить» только третьим импульсом этой серии будет записана 1 в сердечник *Э2* аналогично, как это было описано выше для случая включения динисторного ключа, с той лишь разницей, что в рассматриваемом случае сердечник *Э7* перемагничивается из состояния 0 в состояние 1. Далее тактовым импульсом сердечник *Э2* перемагничивается из состояния 1 в состояние 0. При этом конденсатор *C1* заряжается до напряжения выше напряжения питания. Это напряжение прикладывается к динистору в обратном направлении и динистор выключается.

Легко убедиться, что в этом случае помеха в виде серии, состоящей из двух импульсов противоположной команды, как и серия чередующихся импульсов управления «включить» — «выключить» — «включить» и т. д. не приводит к изменению состояния динисторного ключа, что обусловливается наличием в цепи управления элемента последовательного анализа *Э7*, обмотки которого *w1* и *w2* рассчитаны на возможность перемагничивания сердечника *Э7* двумя импульсами управления.

Элемент последовательного анализа *Э7* может быть выведен из схемы путем установки перемычки между контактами *1с* и *2с*. В этом случае ключ будет включаться (выключаться) от первого импульса включения (выключения).

Параметры субблока КД

Номинальное напряжение питания, *в*	24
Допустимые отклонения напряжения питания от номинального значения, %	+10— —15
Амплитуда тактового импульса, *а*	9
Длительность тактового импульса, *мксек*	30—100
Длительность переднего фронта тактового импульса, *мксек*	12—20
Амплитудное значение входного сигнала при сопротивлении в цепи включения (отключения) 27 *ом, в*	15—30
Длительность входного сигнала при сопротивлении в цепи включения (отключения) 27 *ом, мксек*	10—30
Ток нагрузки, *ма*	30—200
Предельная рабочая частота, *кгц*	1
Количество сигналов, необходимое для переключения динисторного ключа при введенном элементе последовательного анализа и включенном последовательно с ним сопротивлении 27 *ом*	2—3

16. ТИРИСТОРНЫЙ КЛЮЧ (КТ)

Субблок КТ предназначен для коммутации цепей постоянного, переменного и импульсного тока. Тиристорные ключи широко используются для управления контакторами, соленоидами, реле, сигнальными лампами и т. п.

Субблок КТ (рис. 68) содержит четыре однотипных тиристорных ключа и два конденсатора. Наличие конденсаторов дает воз-

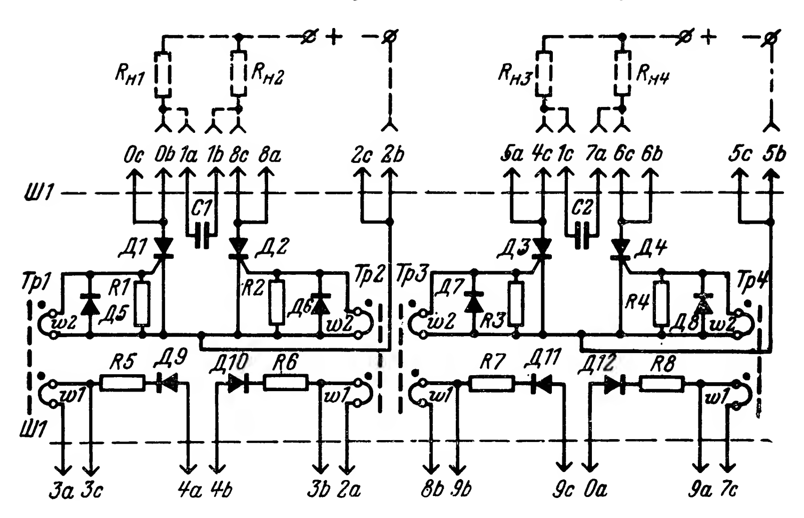


Рис. 68. Схема субблока КТ.

R1–*R4*=51 *ом*; *R5*–*R8*=27 *ом*; *C1*, *C2*=0,25 *мкф*; *Д1*–*Д4* типа КУ201И; *Д5*–*Д12* типа Д206; *Тр1*–*Тр4* типа Н1 (см. табл. 6).

можность построить на базе одного субблока два тиристорных триггера. Конденсаторы могут также использоваться для создания различных конденсаторных схем отключения тиристорных ключей.

Включение тиристора *Д1* осуществляется посредством импульсного трансформатора *Тр1*, который применен для согласования цепей управления тиристора с входными цепями типовых субблоков (ФДРС, ФДР, ФДЛ, УС-4 и др.) и изоляции указанных цепей от нагрузки.

Диод *Д9* введен в схему для возможности развязки цепей управления при объединении входов. Резистор *R5* ограничивает ток управления, величина его сопротивления соответствует допустимому сопротивлению нагрузки ферритдиодных субблоков.

Если диод *Д9* и резистор *R5* входят в состав ячейки, от которой управляется ключ, то подключение указанной ячейки производится непосредственно к обмотке *w1* импульсного трансформатора *Тр1*, для чего предусмотрен вывод *3c*.

Резистор *R1* повышает помехоустойчивость тиристорного ключа, а диод *Д5* защищает управляемый электрод тиристора от обратной э. д. с., которая возникает на заднем фронте импульса управления.

Подключение сопротивлений нагрузки показано на рис. 68 пунктиром.

При поступлении импульса управления в цепь включения (выводы *4a* и *3a*) в выходной обмотке *w2* трансформатора *Тр1* наводится э. д. с., которая прикладывается к управляющему электроду в прямом направлении и переводит тиристор в открытое состояние. После исчезновения импульса управления тиристор удерживается в открытом состоянии током нагрузки.

Для выключения тиристорного ключа необходимо уменьшить ток нагрузки тиристора до уровня его тока отключения. Это может быть осуществлено различными способами, которые подробно рассмотрены в [Л. 2].

Из двух ключей можно получить схему тиристорного триггера, для чего достаточно подключить конденсатор по схеме, указанной пунктиром на рис. 68.

Включение нагрузки триггера $R_{н1}$ производится подачей импульса управления на выводы *3a* и *4a*. При этом открывается тиристор *Д1*, конденсатор *C1* через сопротивление $R_{н2}$ заряжается до напряжения питания. Потенциал левой обкладки становится отрицательным, а правой — положительным.

Для включения нагрузки $R_{н2}$ импульс управления подается на входы *4b* и *2a*, в результате чего включается тиристор *Д2*. При этом отрицательный потенциал конденсатора *C1* прикладывается к аноду тиристора *Д1* и последний закрывается. Далее конденсатор перезаряжается так, что левая обкладка становится положительной. При поступлении импульса управления на входы *3a* и *4a* произойдет включение тиристора *Д1* и выключение тиристора *Д2*, как это описано выше.

Сопротивление нагрузки $R_н$ при работе в режиме триггера определяется из соотношений

$$R_н = \frac{U}{I};\ \frac{U}{0,2} > R_н \geqslant \frac{35\cdot 10^{-6}}{C}, \qquad (7)$$

где U — напряжение питания, *в*; I — ток нагрузки, *а*; C — суммарная емкость коммутирующего конденсатора, *мкф*.

Параметры субблока КТ

Напряжение питания постоянного тока, *в* . . .	20—100
Амплитудное значение переменной составляющей напряжения питания, %, не более . . .	5
Амплитудное значение входного сигнала, *в* . .	15—30
Длительность входного сигнала, *мксек*	10—30
Ток нагрузки, *а*	0,2—0,6
Предельная рабочая частота, *кгц*	1

Глава третья

ЧАСТОТНЫЕ СУББЛОКИ

17. ОБЩАЯ ХАРАКТЕРИСТИКА

Частотные субблоки предназначены для построения систем автоматики, телемеханики, устройств обработки информации и т. п., в которых используются частотные признаки сигналов.

В комплекс частотных субблоков были включены: генераторы ГЧ-300—ГЧ-3020; избиратели ИЧ-300—ИЧ-3020, ключи переменного тока КЧ-1,5, КЧ-10, КЧ-УТ; усилители УН, УМ и выходной детектор ВД.

Частотные субблоки сохраняют работоспособность при температуре окружающего воздуха в пределах от —40 до +60 °С; при относительной влажности воздуха от 30 до 80% и температуре +30 °С; после воздействия вибрации с частотой 20—50 *гц* и амплитудой 0,4—0,25 *мм* соответственно; после воздействия транспортной тряски с ускорением 3*g* при частоте от 2 до 3 ударов в секунду.

Входные сопротивления, допустимые сопротивления нагрузок, наработка на отказ, масса и габариты субблоков приведены в приложении 1.

18. ГЕНЕРАТОРЫ ЧАСТОТЫ (ГЧ-300—ГЧ-3020)

Субблоки ГЧ-300—ГЧ-3020 предназначены для формирования частотных сигналов. В комплекс частотных субблоков входят 20 генераторов, настроенных на фиксированные частоты: 300, 340, 385, 435, 490, 555, 625, 705, 795, 900, 1 020, 1 150, 1 300, 1 470, 1 660, 1 880, 2 120, 2 400, 2 710, 3 020 *гц*. Указанные частоты выбраны из ряда частот по ГОСТ 10938-64 и были определены из выражения

$$f_n = 300 \cdot 1{,}13^{\frac{n-1}{2}},$$

где $n = 1, 3, 5 \ldots$

Частота генератора указывается в типе субблока, например субблок ГЧ-300.

Все двадцать генераторов выполнены по одинаковой электрической схеме (рис. 69) и отличаются друг от друга только витковыми данными трансформатора *Тр1* (табл. 8) и величиной емкости *C1*. В табл. 8 приводятся данные обмоток трансформаторов субблоков ГЧ-300—ГЧ-3020. Ниже описывается один генератор с фиксированной частотой из вышеуказанного диапазона частот.

Генератор представляет собой однотактный транзисторный усилитель, собранный по схеме с общим коллектором. Задающий контур включен в цепь базы транзистора *T1*. Положительная обратная связь осуществляется через обмотку *w1*, которая включена в цепь эмиттера транзистора *T1* последовательно с резистором *R1*, ограничивающим коллекторный ток. Рабочая точка транзистора жестко стабилизирована резисторами *R1*, *R2*, *R3*. Выходное напряжение генератора снимается с обмотки *w2*.

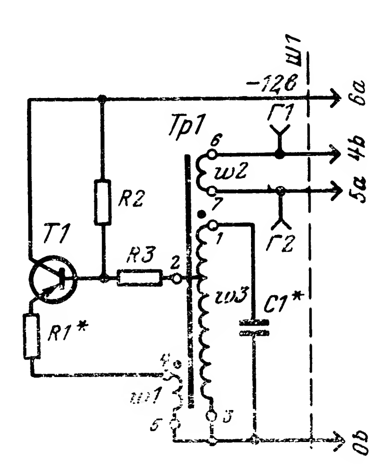


Рис. 69. Схема субблока ГЧ.

*R1**=1 *ком*; *R2*=56 *ком*; *R3*=24 *ком*; *C1*=7 500÷80 000 *пф*; *T1* типа МП40А; магнитопровод М2000 НМ-170Б-361.

* Подбирается при регулировке.

Таблица 8

Тип субблока	Число витков в обмотке			
	Обмотка 4-5	Обмотка 6-7	Обмотка 1-2	Обмотка 2-3
ГЧ-300	250	50	1 600	900
ГЧ-340	250	50	1 600	900
ГЧ-385	225	50	1 600	900
ГЧ-435	225	50	1 670	830
ГЧ-490	225	50	1 670	830
ГЧ-555	225	50	1 670	830
ГЧ-625	225	50	1 670	830
ГЧ-705	225	50	1 670	830
ГЧ-795	200	40	1 330	670
ГЧ-900	200	50	1 330	670
ГЧ-1020	150	30	1 000	500
ГЧ-1150	150	50	1 000	500
ГЧ-1300	120	30	1 000	500
ГЧ-1470	120	50	1 000	500
ГЧ-1660	120	24	800	400
ГЧ-1880	120	54	800	400
ГЧ-2120	100	24	800	400
ГЧ-2400	120	58	800	400
ГЧ-2710	100	18	600	300
ГЧ-3020	120	58	600	300

Примечание. Магнитопровод из двух чашек М2000 НМ-17ОБ361 с подстроечным сердечником М2000 НМ-17ОБ301; марка провода и диаметр ПЭВ-1 0,12.

Для уменьшения влияния входного сопротивления транзистора на стабильность частоты генератора применено неполное включение задающего контура в цепь базы транзистора *T1* через резистор *R3*.

Генератор может быть нагружен на любой субблок, входное сопротивление которого не менее 3 *ком*. В частности, генератор может быть нагружен на усилитель напряжения УН или ключи переменного тока КЧ-10, КЧ-1,5. Если сопротивление нагрузки генератора менее 3 *ком*, то генератор можно подключать к нагрузке через согласующий элемент. В качестве такого элемента можно использовать усилитель тока из субблока КЧ-УТ.

Параметры субблоков ГЧ-300—ГЧ-3020

Напряжение питания, *в*	—12
Погрешность настройки частоты колебаний, %	±0,5
Нестабильность частоты колебаний, %	±1,25
Выходное напряжение, *в*	0,8—1,2
Сопротивление нагрузки, *ком*, не менее . . .	3

19. ЧАСТОТНЫЕ ИЗБИРАТЕЛИ (ИЧ-300—ИЧ-3020)

Субблоки ИЧ-300—ИЧ-3020 предназначены для разделения частотных сигналов. В комплекс включены 20 избирателей с частотами настройки: 300, 340, 385, 435, 490, 555, 625, 705, 795, 900, 1 020,

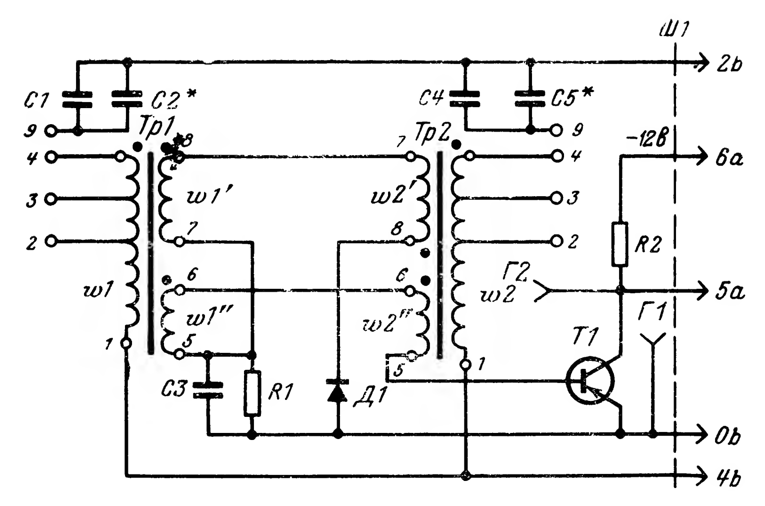


Рис. 70. Схема субблока ИЧ.

R1=5,6 *ком*; *R2*=4,7 *ком*; *C1—C4*=27 000÷81 000 *пф*; *C2—C5**=130÷2 400 *пф*; *C3*= =4,0 *мкф*; *T1* типа П106; магнитопровод ТЧК-55П.

* Подбирается при регулировке.

Таблица 9

Тип субблока	Число витков в обмотках Тр1			Число витков в обмотках Тр2			Марка провода и диаметр, *мм*
	Обмотка 1-2	Обмотка 2-3; 3-4	Обмотка 5-6; 7-8	Обмотка 1-2	Обмотка 2-3; 3-4	Обмотка 5-6; 7-8	
ИЧ-300	5 004	278	845	4 662	259	820	ПЭЛШО 0,16
ИЧ-340	4 365	242	800	4 185	232	785	ПЭЛШО 0,16
ИЧ-385	3 870	215	745	3 600	200	720	ПЭЛШО 0,17
ИЧ-435	3 438	191	700	3 168	178	676	ПЭЛШО 0,18
ИЧ-490	2 916	162	640	2 790	155	630	ПЭЛШО 0,19
ИЧ-555	2 664	147	620	2 520	140	605	ПЭЛШО 0,19
ИЧ-625	2 340	130	575	2 232	124	565	ПЭЛШО 0,21
ИЧ-705	2 610	145	560	2 457	137	545	ПЭЛШО 0,2
ИЧ-795	2 304	128	520	2 124	118	505	ПЭЛШО 0,21
ИЧ-900	2 052	114	490	1 890	105	475	ПЭЛШО 0,23
ИЧ-1020	1 800	100	460	1 710	95	440	ПЭЛШО 0,25
ИЧ-1150	1 602	89	440	1 494	84	420	ПЭЛШО 0,25
ИЧ-1300	1 422	79	410	1 323	74	400	ПЭЛШО 0,27
ИЧ-1470	1 242	69	380	1 152	64	366	ПЭЛШО 0,29
ИЧ-1660	1 557	87	360	1 440	80	346	ПЭЛШО 0,27
ИЧ-1880	1 377	77	340	1 278	71	330	ПЭЛШО 0,29
ИЧ-2120	1 180	66	310	1 144	63	310	ПЭЛШО 0,31
ИЧ-2400	1 062	59	300	1 000	55	288	ПЭЛШО 0,33
ИЧ-2710	964	53	280	900	50	272	ПЭЛШО 0,35
ИЧ-3020	864	48	266	783	43	258	ПЭЛШО 0,41

Примечание. Магнитопровод альсифер ТЧК-55П.

1 150, 1 300, 1 470, 1 660, 1 880, 2 120, 2 400, 2 710, 3 020 *гц*. Частота настройки указывается в типе субблока (например, ИЧ-490).

Все избиратели выполнены по одинаковой электрической схеме (рис. 70) и отличаются друг от друга только витковыми данными трансформаторов *Тр1*, *Тр2* (табл. 9 и величиной емкостей *С1*, *С2*, *С4*, *С5*. В табл. 9 приводятся данные обмоток трансформаторов субблоков ИЧ-300—ИЧ-3020. Ниже описывается один избиратель с фиксированной частотой настройки из вышеприведенного диапазона частот.

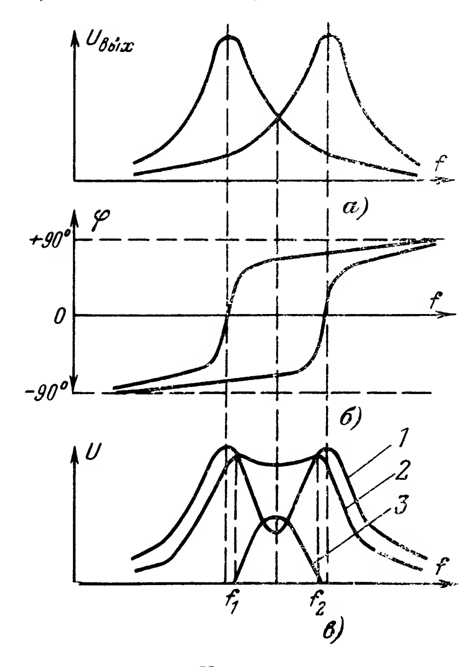


Рис. 71. Характеристики.

а — контуров фильтра частотные; *б* — контуров фильтра фазовые; *в* — сравниваемых напряжений частотные (кривая *1* — зависимость запирающего напряжения от частоты; кривая *2* — зависимость отпирающего напряжения от частоты; кривая *3* — зависимость разности сравниваемых напряжений).

Избиратель представляет собой двухконтурный дифференциальный частотный фильтр с выходом по переменному (пульсирующему) току.

В рабочем состоянии один из контактов *2*, *3*, *4* трансформатора *Тр1* (*Тр2*) соединен с контактом *9*. Для удобства настройки избирателя в каждом из трансформаторов *Тр1*, *Тр2* имеется по три отвода.

Основными элементами избирателя являются два последовательных колебательных контура, образованные обмотками *w1*, *w2* и емкостями *С1*, *С2*, *С4*, *С5*. Оба контура подключены параллельно к источнику сигнала (контакты 2*b*, 4*b*) и расстроены относительно частоты настройки: один на $+\Delta f$, другой на $-\Delta f$. Полоса пропускания избирателя в основном определяется величиной расстройки контуров и приблизительно равна $2\Delta f$.

Резонансные трансформаторы контуров имеют по две вторичные обмотки, включенные попарно встречно (*w1''*, *w2''*) и согласно (*w1'*, *w2'*). Суммарные выходные напряжения пар обмоток детектируются диодом *Д1* и переходом эмиттер — база транзистора *Т1*, а затем сравниваются друг с другом на резисторе *R1*. Узлом сравнения является транзистор *Т1*, в базовую цепь которого включены сравниваемые напряжения. При этом продетектированное напряжение согласно включенных обмоток прикладывается плюсом к базе транзистора *Т1* и закрывает его. Напряжение, снимаемое со

встречно включенных обмоток, в отрицательном полупериоде стремится открыть транзистор *T1*.

Характеристики сравниваемых напряжений определяются частотными и фазовыми характеристиками контуров (рис. 71,*а, б*) и вблизи среднего значения частоты настройки амплитуды отпирающего напряжения больше амплитуды запирающего напряжения (рис. 71,*в*). Вследствие этого транзистор *T1* (рис. 70) открывается в отрицательном полупериоде и на выходе избирателя (контакты *0b*, *5a*) появляется серия импульсов с частотой входного сигнала (рис. 72).

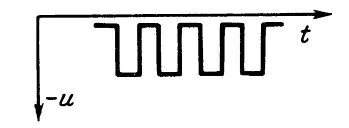


Рис. 72. Форма импульсов на выходе избирателя.

Нагрузка избирателя подключается или к контактам *5a*, *6a*, или к контактам *5a*, *0b*. Выбор контактов, к которым подключается нагрузка избирателя, определяется характером нагрузки. К контактам *5a, 6a* подключается сопротивление нагрузки величиной не менее 1 *ком* (это может быть активное сопротивление, обмотка реле и т. д.). При подключении индуктивной нагрузки последнюю необходимо шунтировать диодом для предотвращения выхода из строя транзистора *T1*. К контактам *0b, 5a* подключается субблок ВД.

Избиратель может работать от генераторов, усилителей или любых других устройств, позволяющих получить на входе избирателя синусоидальный сигнал соответствующей частоты (определяется типом избирателя) и амплитуды. В частности, избиратель может работать от усилителя мощности.

Параметры субблоков ИЧ-300—ИЧ-3020

Напряжение питания, *в*	—12
Напряжение входного сигнала, *в*	1—4
Входное сопротивление в полосе пропускания, *ом*	150—1 400
Полоса пропускания, %	4—10
Сопротивление нагрузки не менее, *ком*	1

20. КЛЮЧИ ПЕРЕМЕННОГО ТОКА (КЧ-1,5, КЧ-10, КЧ-УТ)

Субблоки КЧ-1,5, КЧ-10, КЧ-УТ предназначены для коммутации синусоидального напряжения. В состав комплекса включены ключи переменного тока КЧ-1,5; КЧ-10 и ключ переменного тока с усилителем тока КЧ-УТ.

Ключ переменного тока КЧ-1,5 предназначен для переключения синусоидального напряжения с действующим значением напряжения до 1,5 *в* и применяется в основном для совместной работы с генераторами ГЧ-300—ГЧ-3020.

Субблок КЧ-1,5 (рис. 73) состоит из переключателя на транзисторе *T1* и управляющего усилителя на транзисторе *T2*. Усилитель работает в ключевом режиме и управляется от любого потенциального элемента, имеющего на выходе соответствующие значения сигналов 0 и 1. В качестве таких элементов можно использовать инверторы, триггеры, счетчики и т. п.

При наличии сигнала 0 на управляющем входе ключа (контакты *7c, 0b*) транзистор *T2* закрыт источником смещения. Транзистор

T1 открыт — ключ находится в положении «замкнуто». Положительная полуволна коммутируемого напряжения проходит по цепи: *C1*, *R3*, *T1*, *C2*, сопротивление нагрузки (оно подключается между контактами *0b* и *9a, 8c*). Отрицательная полуволна проходит по той же цепи в обратном порядке. В этом случае транзистор *T2* работает в инверсном включении и открывается проходящим сигналом.

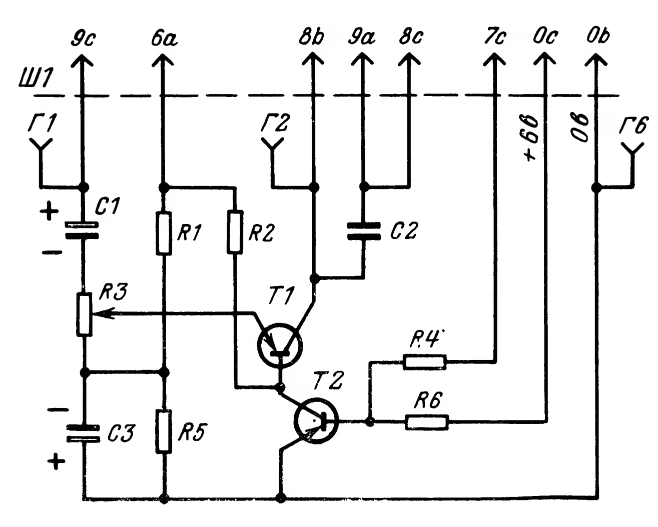


Рис. 73. Схема субблока КЧ-1,5.

R1=1,6 *ком*; *R2*=9,1 *ком*; *R3*=6,8 *ком*; *R4*=1,5 *ком*; *R5*=1 *ком*; *R6*=3 *ком*; *C1*, *C3*=20,0 *мкф*; *C2*=1,0 *мкф*; *T1* типа МП116; *T2* типа МП40А.

При наличии на управляющем входе ключа сигнала 1 транзистор *T2* открыт. Переход эмиттер — база транзистора *T1* смещен в обратном направлении напряжением, поступающим через сопротивление *R3* с делителя *R5, R1,* в результате чего транзистор *T1* закрывается. Ключ переходит в состояние «разомкнуто».

Емкость *C3* устраняет влияние входного сигнала на положение рабочей точки транзистора *T1*. Уровень коммутируемого сигнала можно плавно регулировать потенциометром *R3*.

Нагрузка ключа подключается либо к контактам *0b* и *9a, 8c,* либо к контактам *0b* и *8b*. Выбор схемы подключения определяется характером нагрузки. При работе на активную нагрузку последняя подключается к контактам *0b* и *9a*, *8c*. В случае емкостной нагрузки используются контакты *0b*, *8b*.

Параметры субблока КЧ-1,5

Напряжение питания, *в*	—12
Входное сопротивление, *ком*, не менее . .	
в положении „замкнуто"	3
в положении „разомкнуто"	0,6
Входное напряжение, *в*, не более	1,5

Сопротивление нагрузки, *ом*	6,000
Напряжение сигнала управления, *в*:	
сигнал 0, не более	0,5
сигнал 1	6—12
Длительность фронтов огибающей, *мсек*, не более	10
Рабочая частота, *гц*	300—3 020
Коэффициент передачи:	
в положении „замкнуто", не менее . .	0,7
в положении „разомкнуто", не более .	0,015

Субблок КЧ-10 (рис. 74) представляет собой несколько измененную схему ключа КЧ-1,5 и предназначен для переключения синусоидального напряжения с действующим значением от 1 до 10 *в*.

При наличии сигнала 0 на управляющем входе ключа (контакты *9а, 0b*) транзистор *Т2* закрыт источником смещения. Транзистор *Т1* открыт. Ключ находится в положении «замкнуто» и пропускает переменный ток.

При подаче на управляющий вход ключа сигнала 1 ключ переходит в положение «разомкнуто». Транзистор *Т2* открывается. К переходу эмиттер — база транзистора *Т1* прикладывается напряжение около 2 *в* с цепочки *Д2, Д3* плюсом на базу. Транзистор *Т1* закрывается и не пропускает переменный ток, если амплитудное значение коммутируемого сигнала не превышает 2 *в*.

При входном сигнале больше 2 *в* ключ будет также разомкнут. В этом случае отрицательная полуволна коммутируемого напряжения заряжает конденсатор *С3* до амплитудного значения по сле-

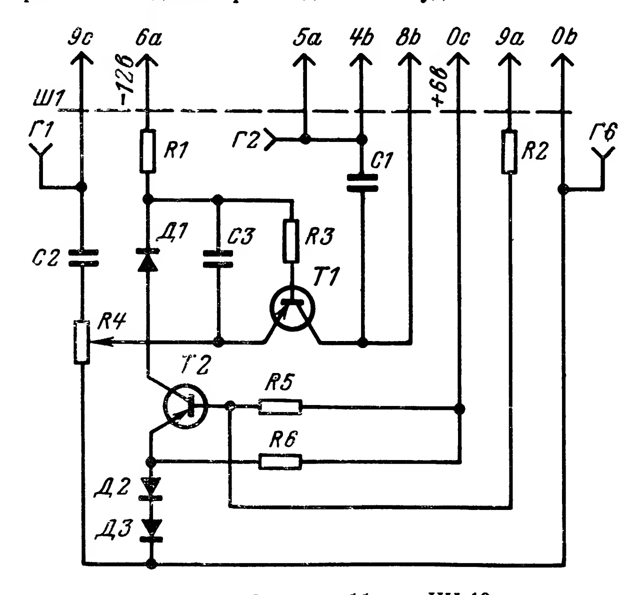


Рис. 74. Схема субблока КЧ-10.

R1=5,1 *ком*; *R2*=3 *ком*; *R3, R5*=2,7 *ком*; *R4*=3,3 *ком*; *R6*=300 *ом*; *C1, C2*=2,0 *мкф*; *C3*=1,0 *мкф*; *Д1—Д3* типа Д104; *Т1* типа МП115; *Т2* типа МП40А.

дующей цепи: плюс источника питания, источник смещения, *R6, T2, Д1, C3, R4, C2*. Напряжение на конденсаторе *C3* плюсом прикладывается к базе транзистора *T1* и запирает его. В результате ключ не пропускает переменный ток.

Нагрузка ключа подключается либо к контактам *0b* и *5a, 4b*, либо к контактам *0b* и *8b*. Выбор схемы подключения определяется характером нагрузки. При работе на активную нагрузку последняя подключается к контактам *0b* и *5a, 4b*. В случае емкостной нагрузки используются контакты *0b* и *8b*.

Уровень входного сигнала можно плавно регулировать потенциометром *R4*.

Параметры субблока КЧ-10

Входное напряжение, *в*	1—10
Коэффициент передачи в положении „разомкнуто", не более	0,03

Остальные параметры субблока КЧ-10 такие же, как у субблока КЧ-1,5.

Субблок КЧ-УТ (рис. 75) состоит из частотного ключа *КЧ* и усилителя тока *УТ*. Ключ предназначен для переключения синусоидального напряжения с действующим значением до 1,5 *в* и выполнен на стабилитроне *Д1*, диоде *Д2* и транзисторе *T2*, работающем в ключевом режиме и управляющего работой переключателя.

При наличии на управляющем входе ключа (контакты *8b, 0b*) сигнала 0 транзистор *T2* закрыт источником положительного на-

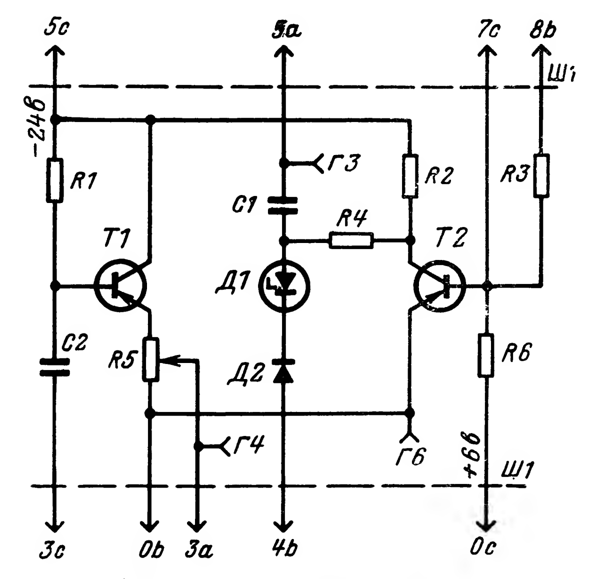


Рис. 75. Схема субблока КЧ-УТ.

R1=110 *ком*; *R2, R3*=1,5 *ком*; *R4*=620 *ом*; *R5*=1 *ком*; *R6*=4,7 *ком*; *C1, C2*=4,0 *мкф*; *Д1* типа Д814А, *Д2* типа Д206; *T1* типа МП25Б; *T2* типа МП21Г.

пряжения. На коллекторе транзистора *Т2* имеется отрицательный потенциал выше напряжения стабилизации стабилитрона *Д1*. Последний пробит и синусоидальное напряжение поступает в нагрузку (она подключается между контактами *4b*, *0b*). Ключ находится в положении «замкнуто».

Если подать на управляющий вход ключа сигнал 1, то транзистор *Т2* открывается, стабилитрон *Д1* переходит в непроводящее состояние и напряжение на нагрузке отсутствует. Ключ разомкнут.

Параметры ключа КЧ

Напряжение питания, *в*	—24
Напряжение смещения, *в*	+6
Напряжение входного сигнала, *в*	0,1—1,5
Входное сопротивление, *ом*, не более . . .	1 000
Сопротивление нагрузки, *ом*	600
Напряжение сигнала управления, *в*:	
сигнал 0, не более	0,5
сигнал 1	4—12
Длительность фронтов огибающей, *мсек*, не более	10
Коэффициент передачи:	
в положении „замкнуто“, не менее . .	0,8
в положении „разомкнуто“, не более . .	0,015
Рабочая частота, *гц*	300—3 020

Усилитель тока *УТ*, входящий в состав субблока КЧ-УТ, выполнен по схеме с общим коллектором, благодаря чему усилитель имеет высокое входное сопротивление и обеспечивает хорошее согласование между высокоомным источником сигнала (генераторы) и низкоомной нагрузкой (ключ субблока КЧ-УТ). Уровень выходного сигнала усилителя плавно регулируется резистором *R5*.

При совместной работе ключа и усилителя контакты *3а* и *5а* соединяются перемычкой на колодке разъема.

Параметры усилителя УТ

Напряжение питания, *в*	—24
Входное сопротивление не менее, *ком* . . .	10
Выходное сопротивление не более, *ком* . .	1
Коэффициент усиления по току, не менее	10
Рабочая частота, *гц*	300—3 020

21. УСИЛИТЕЛИ (УН, УМ)

Субблоки УН, УМ предназначены для усиления частотных сигналов.

Субблок УН (рис. 76) состоит из двух одинаковых двухкаскадных усилителей синусоидального напряжения.

Первый каскад усилителя собран по схеме с общим коллектором, что позволило получить высокое входное сопротивление усилителя и благодаря этому обеспечить хорошее согласование источника сигнала (генератора, ключей переменного тока и др.) с входным сопротивлением усилителя. Резистор *R10* позволяет плавно регулировать уровень выходного сигнала усилителя.

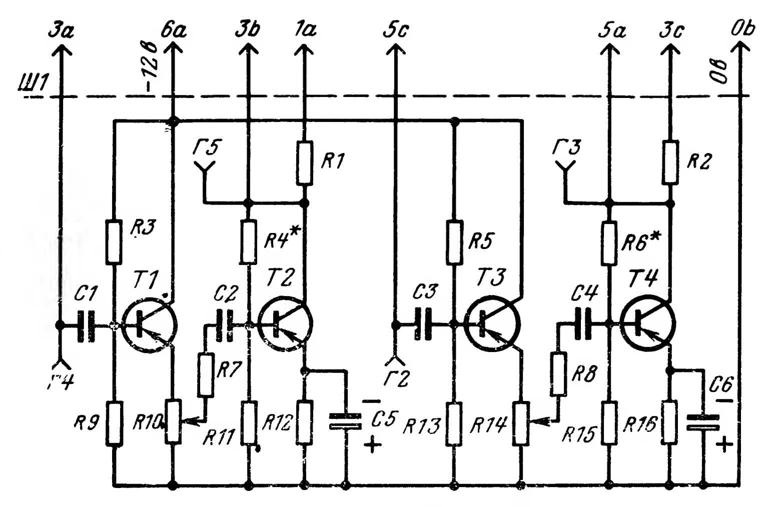


Рис. 76. Схема субблока УН.

R1, *R2*=6,2 *ком*; *R3*, *R5*=43 *ком*; *R4**, *R6**=82 *ком*; *R7*, *R8*=1,5 *ком*; *R9*, *R13*==91 *ком*; *R10*, *R14*=1,5 *ком*; *R11*, *R15*=18 *ком*; *R12*, *R16*=300 *ом*; *C1*—*C4*==1,0 *мкф*; *C5*, *C6*=50,0 *мкф*; *T1*, *T3* типа МП40А; *T2*, *T4* типа МП21Г.
* Подбирается при регулировке.

Второй каскад усилителя выполнен по схеме с общим эмиттером. Режим каскада стабилизирован резисторами *R4*, *R11*, *R12*. Выход усилителя (нагрузка подключается между контактами *3b*, *6a*) рассчитан на сопротивление 6 000 *ом* обмотки входного трансформатора субблока УМ. Кроме того, в схеме предусмотрена возможность подключения активной нагрузки (резистор *R1*).

Параметры субблока УН

Напряжение питания, *в*	—12
Входное сопротивление, *ком*, не менее	10
Напряжение входного сигнала, *в*, не более:	
при работе на индуктивную нагрузку	0,35
при работе на активную нагрузку	0,15
Сопротивление нагрузки, *ом*	6 000
Коэффициент усиления по напряжению, не менее	10
Коэффициент нелинейных искажений, %, не более:	
при работе на индуктивную нагрузку	5
при работе на активную нагрузку	10

Субблок УМ (усилитель мощности) может быть использован в качестве выходного или входного усилителя. Усилитель (рис. 77) выполнен по обычной двухтактной схеме. Резисторы *R2*, *R4* служат для уменьшения влияния разброса параметров транзисторов на параметры усилителя. Для снижения коэффициента нелинейных искажений на базы транзисторов *T1*, *T2* подается небольшое смещение с делителя *R3*, *R1*.

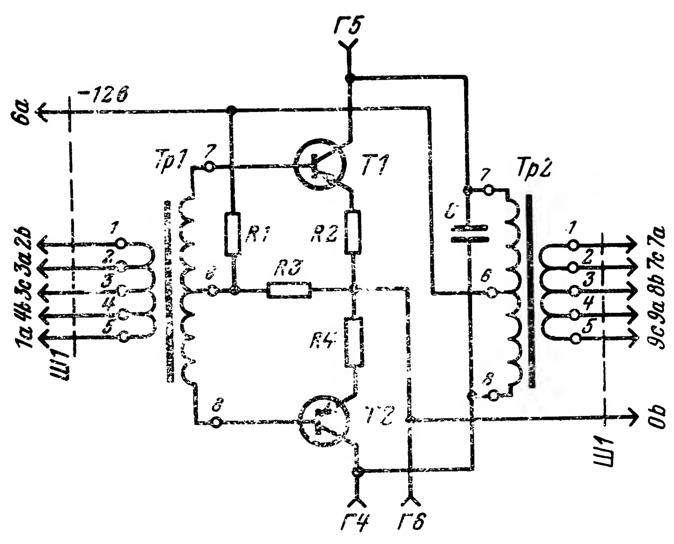


Рис. 77. Схема субблока УМ.

R1=11 *ком*; *R2—R4*=100 *ом*; *T1, T2* типа МП25Б; *C*=1 200 *пф*; *Тр1:* магнитопровод М2000НМ-17 ОБ-36I, провод ПЭВ-2 0,12, обмотки w_{1-2}=185, w_{2-3}=185, w_{3-4}=200, w_{4-5}=630, w_{6-7}=1 200, w_{6-8}=1 200 вит. *Тр2*: магнитопровод М2000НМ-17 ОБ-36I; провод ПЭВ-2 0,14; обмотки w_{1-2}=200, w_{2-3}=380, w_{3-4}=380, w_{4-5}=200, w_{6-7}=500, w_{6-8}=500.

Усилитель имеет входы: 150 *ом* (контакты *2b, 3a*), 600 *ом* (контакты *2b, 3c*), 1 400 *ом* (контакты *2b, 4b*), 6 000 *ом* (контакты *2b, 1a*). Усилитель имеет выходы: 150 *ом* (контакты *8b*, *7c*), 600 *ом* (контакты *9a*, *7c*), 1 400 *ом* (контакты *9c*, *7a*).

Параметры субблока УМ

Напряжение питания, *в*	12
Входное сопротивление, *ом*	150, 600, 1 400, 6 000
Мощность входного сигнала, *мвт*, не более	1,5
Коэффициент усиления по мощности, не менее	40
Сопротивление нагрузки, *ом*	150, 600, 1 400
Коэффициент нелинейных искажений, %, не более	10

22. ВЫХОДНОЙ ДЕТЕКТОР (ВД)

Субблок ВД предназначен для обеспечения совместной работы частотных и потенциально-импульсных субблоков. Субблок ВД (рис. 78) состоит из двух одинаковых выходных детекторов, каждый из которых предназначен для преобразования синусоидального

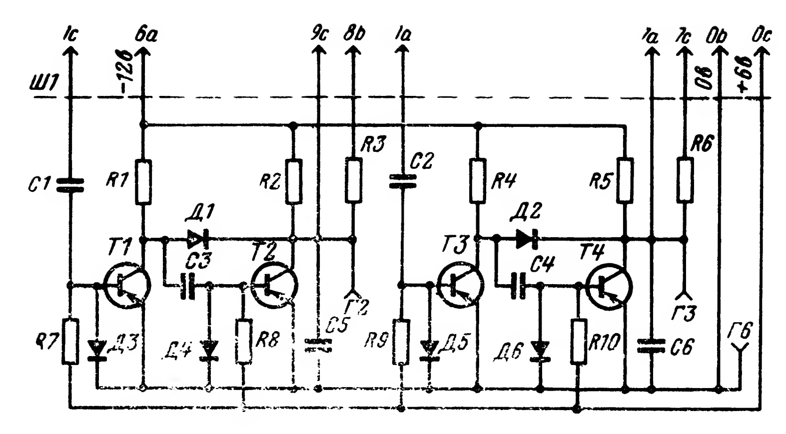


Рис. 78. Схема субблока ВД.

R1, R4=4,7 *ком*; *R2, R5*=9,1 *ком*; *R3, R6*=910 *ом*; *R7—R10*=16 *ком*; *C1, C2*=1 *мкф*; *C3, C4*=2,0 *мкф*; *C5, C6*=4 *мкф*; *Д1, Д2* типа *Д9Д*; *Д3—Д6* типа Д206; *T1, T3* типа МП25А; *T2, T4* типа МП21Г.

или пульсирующего напряжения отрицательной полярности в постоянное. Субблок ВД может быть также использован в качестве выходного устройства субблока ИЧ.

Детектор построен на транзисторах *T1* и *T2*, которые включены по схеме с общим эмиттером и работают в ключевом режиме.

При отсутствии сигнала на входе первого детектора (контакты *1c, 0b*) оба транзистора закрыты напряжением источника смещения. Конденсатор *C5* заряжен до напряжения источника питания и на нагрузке, подключенной к контактам *9c, 0b*, имеется отрицательный потенциал. При работе субблока ВД на инвертор, триггер и т. п. резисторы *R3* и *R6* подключаются к контакту *6a*.

При подаче на вход детектора переменного напряжения транзистор *T1* открывается в отрицательные полупериоды и конденсатор *C3* разряжается через открытый транзистор *T1* и диод *Д4*. Нулевой потенциал коллектора транзистора *T1* через диод *Д1* прикладывается к нагрузке.

Во время положительного полупериода транзистор *T1* запирается, а транзистор *T2* отпирается зарядным током конденсатора *C3*. В этом случае к нагрузке прикладывается нулевой потенциал коллектора транзистора *T2*. Таким образом, к нагрузке приложено постоянное напряжение с небольшими пульсациями, обусловленными переходными процессами. Сглаживание этих пульсаций обеспечивает конденсатор *C3*.

Параметры субблока ВД

Напряжение питания, *в*	—12
Напряжение смещения, *в*	+6
Диапазон рабочих частот, *гц*	300—3 020
Ток внешней нагрузки, *ма*, не более . . .	15
Уровень выходного сигнала, *в*:	
сигнал 0, не более	0,5
сигнал 1	4—12

Глава четвертая

ВКЛЮЧЕНИЕ СУББЛОКОВ. НАГРУЗОЧНЫЕ СПОСОБНОСТИ

23. ОСНОВНЫЕ ПРАВИЛА ВКЛЮЧЕНИЯ ПОТЕНЦИАЛЬНО-ИМПУЛЬСНЫХ СУББЛОКОВ

Работоспособность устройств и систем, выполненных на субблоках, определяется в основном соблюдением расчетных режимов работы субблоков. Всякое отступление от расчетных режимов, как правило, приводит или к потере работоспособности аппаратуры, или к отказам и сбоям в ее работе.

Расчетный режим работы субблоков определяется техническими параметрами, соблюдение которых является основным правилом при проектировании схем.

Чтобы правильно включить субблок в ту или иную схему, требуется согласовать его входные и выходные параметры с аналогичными параметрами других субблоков, совместно с которыми он участвует в реализации заданного алгоритма работы. Для этого необходимо, чтобы ток нагрузки ведомого субблока, а также уровни входных и выходных сигналов сопрягаемых субблоков удовлетворяли следующим требованиям:

$$U_{\text{вых}0} \leqslant U_{\text{вх}0}; \qquad (8)$$

$$U_{\text{вх}1\text{макс}} \geqslant U_{\text{вых}1} \geqslant U_{\text{вх}1\text{мин}}; \qquad (9)$$

$$I_{\text{н}} \leqslant I_{\text{н.д}}, \qquad (10)$$

где $U_{\text{вых}0}$ и $U_{\text{вых}1}$ — уровни выходных сигналов 0 и 1 ведущего субблока при данной схеме включения; $U_{\text{вх}0}$ и $U_{\text{вх}1}$ — параметры уровней входных сигналов 0 и 1 ведомого субблока; $I_{\text{н}}$ — выходной ток коллекторной нагрузки субблока при данной схеме соединения; $I_{\text{н.д}}$ — допустимый ток коллекторной нагрузки.

Соотношение (8) накладывает ограничение на уровень выходного сигнала 0 ведущего субблока по максимуму, т. е. ограничивает уровень помехи на выходе ведомого субблока. Естественно ожидать, что несоблюдение условия (8) может привести к нарушениям алгоритма работы схемы, особенно в условиях повышенной температуры окружающей среды и повышенного напряжения питания.

Проверка выполнения условия (8) производится сравнением уровня выходного сигнала 0 ведущего субблока с допустимым уровнем сигнала 0 (уровня помехи) на входе ведомого субблока. Чтобы не допустить ошибки, следует иметь в виду, что допустимый уровень входного сигнала 0 ряда субблоков (ИНВ, В-2, УС-1 — УС-6 и др.) задан не однозначным параметром, а зависит от схемы включения: при подключении одного резистивного входа допустимый уровень входного сигнала 0 достигает уровня 1 *в*, а при одновременном подключении двух резистивных входов и в случае подключения диодного входа он ограничивается величиной 0,5 *в*.

Необходимо также помнить, что схема И субблока СП обеспечивает уровень выходного сигнала $U_{\text{вых}0}$ не более 1 *в* только тогда, когда на ее вход подан сигнал с уровнем не выше 0,5 *в*, так

как к этому уровню добавляется падение напряжения на диоде. По этой причине последовательное включение двух и более диодных схем И не допускается, а при необходимости между диодными схемами включают активные элементы, например инверторы.

Условие согласования субблоков (9) накладывает ограничение на уровень выходного сигнала 1 ведущего субблока как по максимуму, так и по минимуму, т. е. регламентирует допустимые границы изменения сигнала 1 на входе ведомого субблока. Уровни этих границ установлены при расчете схем субблоков с учетом условий их работы, разброса параметров деталей и возможных изменений параметров в процессе эксплуатации. Превышение максимально допустимого уровня может привести к выходу из строя входных элементов схемы, а уменьшение входного сигнала ниже минимально допустимого — к отказам или сбоям в работе при пониженной температуре окружающей среды и пониженном напряжении питания.

Проверка выполнения условия согласования (9) проводится расчетным путем. При расчете определяется потенциал на выходе схемы ведущего субблока в состоянии 1 с учетом всех подключенных к его выходу нагрузок.

Полученное значение потенциала на выходе сравнивается с допустимыми значениями входного сигнала ведомого субблока.

При расчете вход схемы, подключенной к выходу ведущего субблока, удобно представить как нагрузку одного из двух типов: R_A — когда сопротивление нагрузки подключено между выходом и минусом источника питания; $R_Б$ — когда сопротивление нагрузки подключено между выходом и шиной «0» источника питания. Тогда потенциал на выходе ведущего субблока можно определить, воспользовавшись формулой

$$U_{вых1}=\frac{U_п R_Б}{R_A+R_Б}. \qquad (11)$$

Обратим внимание на то, что для проверки правильности согласования потенциал $U_{вых1}$ должен быть определен при двух значениях напряжения питания $U_п$: максимальном и минимальном. При правильном включении оба полученные значения $U_{вых1}$ удовлетворяют условию (9).

Условие (10) накладывает ограничение на коллекторный ток нагрузки. Невыполнение этого условия может привести к выходу из строя выходных элементов схемы.

Проверка выполнения условия (10) тесно связана с проверкой условия (9), так как ток коллекторной нагрузки определяется эквивалентным сопротивлением R_A при номинальном значении напряжения питания $U_п$:

$$I_н=\frac{U_п}{R_A}. \qquad (12)$$

Рассмотрим пример проверки включения субблока УС-1 в схему (рис. 79) при сопротивлениях нагрузок $R_{н1}=510$ *ом*, $R_{н2}=820$ *ом*.

Сравнивая параметры выходного сигнала $U_{вых}$ схемы И субблока СП с допустимым уровнем входного сигнала $U_{вх0}$ субблока УС-1, видим, что условие согласования (8) соблюдается, так как $U_{вых0}=U_{вх0}=1$ *в*.

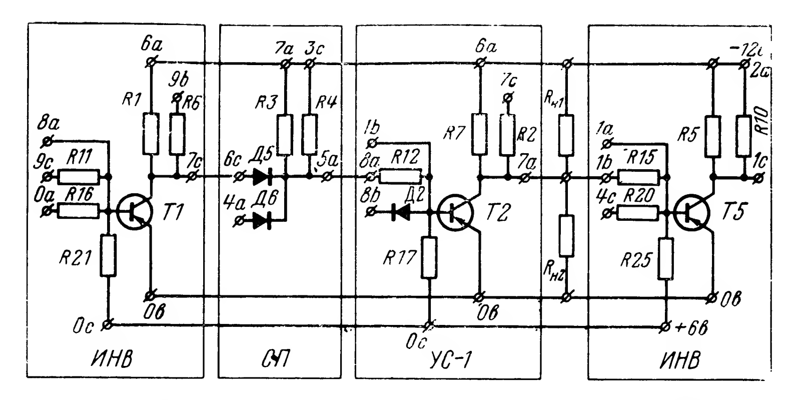


Рис. 79. Согласование входных и выходных параметров субблоков (пример 1).

Заметим, что подключение диодного входа вместо резистивного приводит к неправильному решению, так как по диодному входу допустимый уровень $U_{вх}=0{,}5$ *в*, что не согласуется с уровнем выходного сигнала диодной схемы И субблока СП.

Для проверки условия (9) определяем эквивалентные сопротивления нагрузок:

$$R_A=\frac{9\,100\cdot 510}{9\,100+510}=480\ ом;$$

$$R_Б=\frac{820\cdot 1\,500}{820+1\,500}=530\ ом.$$

Следовательно, уровни выходного сигнала при минимальном и максимальном значениях напряжения питания будут равны:

$$U_{вых1мин}=\frac{10{,}2\cdot 480}{480+530}=4{,}8\ в;$$

$$U_{вых1макс}=\frac{12\cdot 530}{480+530}=6{,}9\ в.$$

Для субблоков ИНВ $U_{вх1мин}=4{,}5$ *в*, $U_{вх1макс}=12$ *в*. Следовательно, условие (9) соблюдается.

Ток коллекторной нагрузки

$$I_н=\frac{12}{480}=25\ ма.$$

Для субблока УС-1 допустимый ток коллекторной нагрузки при резистивном входе $I_{н.д}=30$ *ма*. Условие (10) выполняется.

При проектировании схем часто требуется определить число субблоков определенного типа (или их элементов), которое можно подключить к выходу данного субблока без нарушения режима работы схемы.

Решение указанной и подобных задач сводится к определению минимально допустимых сопротивлений нагрузки R_A и $R_Б$, которы можно подключить к выходу данного субблока при максимально допустимом токе его коллекторной нагрузки и уровне выходного сигнала 1, равном минимально допустимому уровню входного сигнала 1 для подключаемого субблока, т. е. при условиях:

$$I_{н} = I_{н.д}; \quad (13)$$

$$U_{вых1} = U_{вх1мин}. \quad (14)$$

Искомые сопротивления находятся из уравнений (11) и (12) с учетом условий (13) и (14):

$$R_A = \frac{U_{п}}{I_{н.д}}; \quad (15)$$

$$R_Б = \frac{U_{вх1мин} R_A}{U_{п.мин} - U_{вх1мин}}. \quad (16)$$

Сопротивления R_A и $R_Б$ характеризуют нагрузочную способность субблока. Величины этих сопротивлений для субблоков комплекса «Спектр» приведены в приложении 1. При расчете принято $U_{вх1мин} = 4{,}5$ *в*.

Число субблоков $n_A (n_Б)$ с входным сопротивлением $R_{вхA}$ ($R_{вхБ}$), которое можно подключить к субблоку с нагрузочной способностью $R_A (R_Б)$, определяется по одной из формул

$$n_A = \frac{R_{вхA}}{R_A}; \quad (17)$$

$$n_Б = \frac{R_{вхБ}}{R_Б}. \quad (18)$$

Так, для субблока ТЛ-1 (см. приложение 1)

$$R_A = 470 \text{ ом}, \; R_Б = 1\,500 \text{ ом}.$$

Следовательно, к его выходу могут быть подключены одна схема СП $R_{вхA} = 800$ *ом* и одна схема ИНВ $R_{вхБ} = 1\,500$ *ом*.

Аналогично к выходу усилителя УС-1, для которого $R_A = 300$ *ом*, $R_Б = 150$ *ом*, могут быть подключены две схемы СП и десять схем ИНВ.

24. ВКЛЮЧЕНИЕ ФЕРРИТДИОДНЫХ СУББЛОКОВ

Ферритдиодные субблоки являются узлами так называемых синхронных устройств, для которых характерно наличие тактовых цепей и жесткое согласование по времени входных и выходных сигналов. Эти особенности определяют ряд специфических требований, которые необходимо соблюдать при подключении субблоков данного типа.

Тактовые обмотки ферритдиодных элементов, как известно, соединяются последовательно не только внутри субблока, но также и внутри устройства. Общее количество последовательно соединенных

ферритовых элементов, которое можно подключить к формирователю импульсов без нарушения режима работы схемы, определяется нагрузочной способностью формирователя. При напряжении питания $U_п=110$ *в* и суммарной емкости зарядно-разрядного конденсатора $C=4$ *мкф* к одному плечу субблока ФТИ допускается подключать до 100 последовательно соединенных типовых ферритовых элементов (около 20 субблоков) при условии, что количество одновременно перемагничивающихся по полному циклу петли гистерезиса элементов не превышает десяти.

Устройства, содержащие большее количество субблоков, разбиваются на отдельные блоки, питание каждого из которых производится от своего формирователя импульсов. Очевидно, что все формирователи такого устройства должны работать синхронно, с тем чтобы не имелось случаев одновременного действия импульсов записи 1 и 0 на один и тот же ферритовый элемент схемы.

Так как субблок ФТИ не является идеальным генератором тока, то параметры формируемых импульсов в некоторой степени зависят от величины сопротивления тактовых цепей. Это вызывает необходимость регулировки ФТИ на заданные параметры для каждого устройства в отдельности. Такая регулировка может осуществляться изменением напряжения питания, увеличением емкости зарядно-разрядного конденсатора или регулировкой внутреннего сопротивления формирователя.

Увеличение емкости зарядно-разрядного конденсатора производится подключением дополнительного конденсатора к выводам *3с, 6b* субблока ФТИ (рис. 59). Необходимость в этом возникает при увеличении общей длительности тактового импульса.

Внутреннее сопротивление формирователя ФТИ регулируется либо изменением количества включенных элементов с ППГ *Э1—Э4* отпайки *0b, 0c, 7c, 7a, 6b* (рис. 59), либо включением последовательно в тактовую цепь регулировочного сопротивления $R=2\div10$ *ом*. В обоих случаях уменьшение внутреннего сопротивления сопровождается увеличением амплитуды и уменьшением общей длительности тактового импульса. Уменьшение количества включенных в тактовую цепь элементов *Э1—Э4*, кроме того, приводит к уменьшению длительности переднего фронта тактового импульса.

Входные и выходные параметры ферритдиодных субблоков унифицированы. Каждый ферритовый элемент субблоков ФДРС, ФДР и ФДЛ может быть нагружен на вход любого ферритдиодного субблока или на аналогичный ему элемент, или на активное сопротивление по одной *w1 (w2)* или по двум *w1* и *w2* обмоткам. Примеры включения нагрузки ферритовых элементов на аналогичные им элементы приведены на рис. 63. Во всех случаях включения общее приведенное к обмотке *w1* сопротивление нагрузки не должно быть менее 13 *ом*.

Входные параметры субблока ФТИ, КД и КТ согласованы с выходными параметрами субблоков ФДРС, ФДР и ФДК и могут управляться непосредственно при условии наличия развязывающих диодов и ограничивающего сопротивления в цепи управления $R=27$ *ом*.

Для того, чтобы осуществить переход от потенциального субблока к ферритдиодному, необходимо преобразовать выходной сигнал 1 потенциального субблока в импульс тока ограниченной длительности (10—1 000 *мксек*) и синхронизировать его с тактовыми импульсами ферритдиодного субблока так, чтобы они не совпа-

дали во времени. Амплитудное значение тока преобразованного сигнала должно находиться в пределах 0,3—0,6 *а* для субблока ФДЛ и 0,5—1 *а* для всех остальных субблоков. Пример такого согласования дан на рис. 80. В исходном состоянии на вход субблока УС-2 подан сигнал 1. Транзистор *Т1* открыт, поэтому конденсатор *С4*, дифференцирующей цепочки субблока Ф-1, разряжен. Триод Т2 субблока УС-6 закрыт, так как уровень потенциала на его входе *9b* близок к нулю. Ток через обмотку *w3* субблока ФДЛ не проходит, что соответствует сигналу 0 на его входе. При подаче

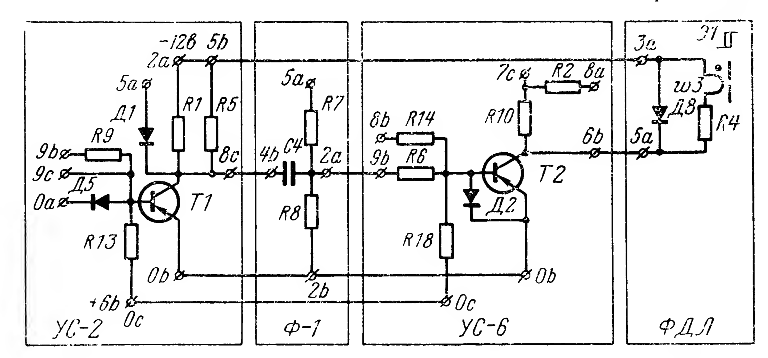


Рис. 80. Согласование входных и выходных параметров субблоков (пример 2).

на вход субблока УС-2 сигнала 0 транзистор *Т1* закрывается и через переход эмиттер — база транзистора *Т2* субблока УС-6 происходит заряд конденсатора *С4*. Во время заряда конденсатора *С4* триод *Т2* открыт и через обмотку *w3* субблока ФДЛ проходит импульс тока записи 1. По истечении времени, определяемого постоянной времени заряда конденсатора *С4,* триод *Т2* закрывается. Таким образом переход сигнала 1 на входе субблока УС-2 в сигнал 0 преобразу-

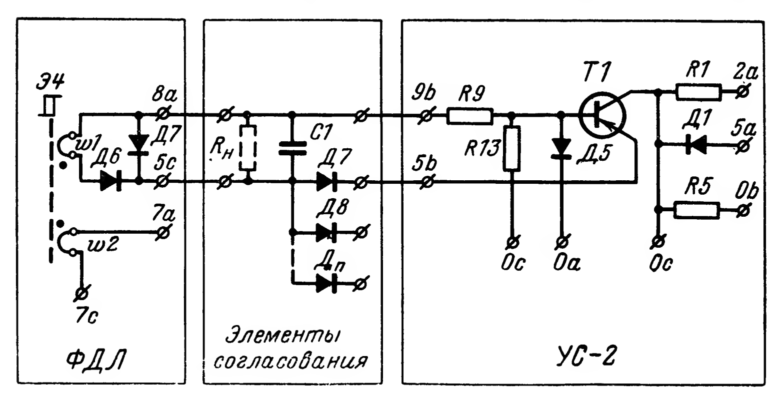


Рис. 81. Согласование входных и выходных параметров субблоков (пример 3).

ется на выходе субблока УС-6 в импульс тока ограниченной длительности. При последующем появлении сигнала 1 на входе субблока УС-2 триод *T1* открывается и создается цепь разряда конденсатора *C4* через резистор *R8*, благодаря чему схема возвратится в исходное состояние.

При согласовании выходных параметров ферритдиодных субблоков с входными параметрами потенциальных субблоков необходимо учитывать импульсный характер выходных сигналов ферритдиодных субблоков. Для обеспечения надежной работы следует по возможности увеличивать длительность выходных сигналов ферритдиодных субблоков путем уменьшения приведенного сопротивления нагрузки на ферритовый элемент или, что более эффективно, установкой конденсатора на выходе (рис. 81). Допустимое количество потенциально-импульсных субблоков, которое можно подключить на выход ферритдиодного субблока, определяется допустимым приведенным сопротивлением нагрузки на ферритовый элемент, которое равно 13 *ом*.

Глава пятая

БЛОКИ ПИТАНИЯ

25. НАЗНАЧЕНИЕ И ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Блоки питания комплекса предназначены для питания стационарных систем телемеханики и устройств промышленной автоматики. Имеется четыре типа блоков питания без стабилизации выходного напряжения (БПН) и четыре типа со стабилизацией выходного напряжения (БПС).

Нестабилизированные блоки питания, технические характеристики которых приведены в табл. 10, следует применять в тех случаях, когда к стабильности напряжения питания не предъявляется жестких требований, например питание сигнальных ламп, выходных реле, соленоидов, контакторов и т. п.

Питание устройств и систем, выполненных на субблоках данного комплекса, рекомендуется осуществлять от стабилизированных блоков питания. Это способствует увеличению надежности работы устройств и систем по постепенным отказам при длительной эксплуатации.

Технические характеристики стабилизированных блоков питания даны в табл. 11.

26. НЕСТАБИЛИЗИРОВАННЫЕ БЛОКИ ПИТАНИЯ

В состав нестабилизированных блоков питания входят три блока на выходные напряжения 6; 12 и 24 *в* с питанием от однофазной сети переменного тока 220 *в* (БПН-6/1; БПН-12/2,5; БПН-24/2) и совмещенный блок на выходные напряжения 6, 12 и 24 *в* с питанием от трехфазной сети 220/380 *в* (БПН-6/2—12/6—24/2).

Таблица 10

Техническая характеристика	БПН-6/1	БПН-12/2,5	БПН-24/2	БПН-6/2-12/6-24/2
Номинальное напряжение питающей сети переменного тока, *в*	220	220	220	Трехфазная сеть 220/380
Допустимые колебания напряжения питающей сети от номинального значения, %	+10÷ —15	+10÷ —15	+10÷ —15	+10÷ —15
Частота питающей сети, *гц*	50	50	50	50
Допустимые колебания частоты питающей сети от номинальной, *гц*	+1÷—2	+1÷—2	+1÷—2	+1÷—2
Потребляемая мощность, *ва*, не более	60	100	100	140
Уровень выходного напряжения, *в* (при номинальном токе нагрузки, *а*)	6 (1)	12 (2,5)	24 (2)	6 (2); 12 (6); 24 (2)
Основная погрешность уровня выходного напряжения при номинальном токе нагрузки, %, не более . .	±3	±3	±3	±10
Дополнительная погрешность (%) уровня выходного напряжения при изменении:				
напряжения сети в допустимых пределах	+15÷ —20	+15÷ —20	+15÷ —20	+15÷ —20
тока нагрузки от $I_{ном}$ до 0,25 $I_{ном}$	20	20	20	15
рабочей температуры —40÷ +60 °С . . .	5	5	5	5

Техническая характеристика	БПН-6/1	БПН-12/2,5	БПН-24/2	БПН-6/2-12/6-24/2
Действующее значение переменной составляющей выходного напряжения, %, не более	5	5	5	5
Среднее время безотказной работы, *ч*, не менее . . .	5 000	5 000	5 000	5 000
Габариты, *мм*	193× ×107× ×231	193× ×107× ×231	193× ×107× ×231	391× ×107× ×231
Масса, *кг*, не более . . .	5	5	5	10

Блоки питания БПН-6/1; БПН-12/2,5 и БПН-24/2 выполнены по однотипной схеме (рис. 82) и отличаются только данными обмоток понижающих трансформаторов и разводкой выходных цепей на штепсельном разъеме. Выпрямитель блока собран по мостовой схеме на полупроводниковых диодах *Д1—Д4*. Питание выпрямителя осуществляется от понижающего трансформатора *Тр*, первичная обмотка которого имеет отводы для целей регулировки выходного напряжения в процессе наладки. Выпрямленное напряжение сглаживается

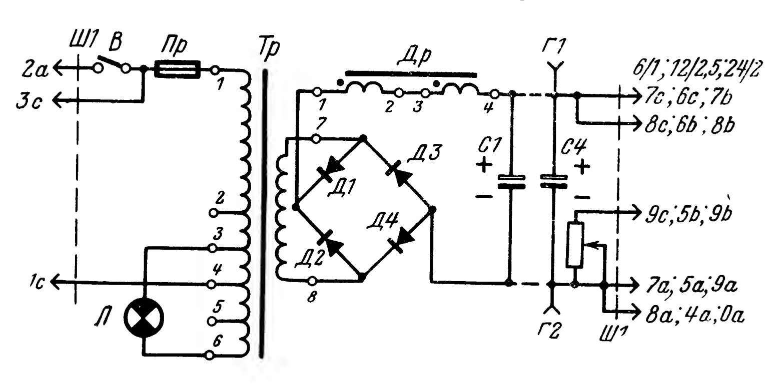


Рис. 82. Схема блока питания БПН-6/1 (БПН-12/2,5; БПН-24/2).

R=20 (51; 51 *ом*; *С1—С4*=1 000 (1 000; 500) *мкф*; *Д1—Д4* — типа Д242; *Л* типа КМ-24-90; *В* типа ТВ2-1; *Пр* типа Пк-30-0,5; *Тр:* магнитопровод — сталь Э43 (Ш32×35); обмотки *w1*=890 (отводы от 810, 830; 850 и 870); провод ПЭВ-2 0,41; *w2*=40 (70, 135); провод ПЭВ-2 1,08 (1,2; 1,08); *Др:* магнитопровод — сталь Э43 (Ш52×72); обмотки $w_{1-2}=w_{3-4}=150$, провод ПЭВ-2 1.

Таблица 11

Техническая характеристика	БПС-6/1,2	БПС-12/2	БПС-24/1	БПС-48/0,25
Номинальное напряжение питающей сети переменного тока, *в*	220	220	220	220
Допустимые колебания напряжения питающей сети от номинального значения, %	+10÷—15	+10÷—15	+10÷—15	+10÷—15
Частота питающей сети, *гц*	50	50	50	50
Допустимые колебания частоты питающей сети от номинальной, *гц*	+1÷—2	+1÷—2	+1÷—2	+1÷—2
Потребляемая мощность, *ва*, не более	80	80	80	30
Выходное стабилизированное напряжение, *в* (при максимальном токе нагрузки, *а*)	6 (1,2)	12 (2)	24 (1)	48 (0,25)
Погрешность установки выходного стабилизированного напряжения, %	±0,25	±0,25	±0,25	±0,25
Дополнительная погрешность (%) стабилизированного напряжения при изменении:				
напряжения сети в допустимых пределах	±0,25	±0,25	±0,25	±0,25
тока нагрузки от $I_{макс}$ до 0,25 $I_{макс}$	0,5	0,5	0,5	0,5
рабочей температуры —40÷+60 °С	±0,9	±0,9	±0,9	±0,9
Действующее значение переменной составляющей стабилизированного напряжения, %, не более	0,2	0,2	0,2	0,2
Действующее значение выходного напряжения переменного тока, *в* (при максимальном токе нагрузки, *а*)	24 (1,8)	24 (0,8)	24 (1)	—
Среднее время безотказной работы, *ч*, не менее	5 000	5 000	5 000	5 000
Габариты, *мм*	193×107×231	193×107×231	193×107×231	193×107×231
Масса, *кг*, не более	4	4	4	4

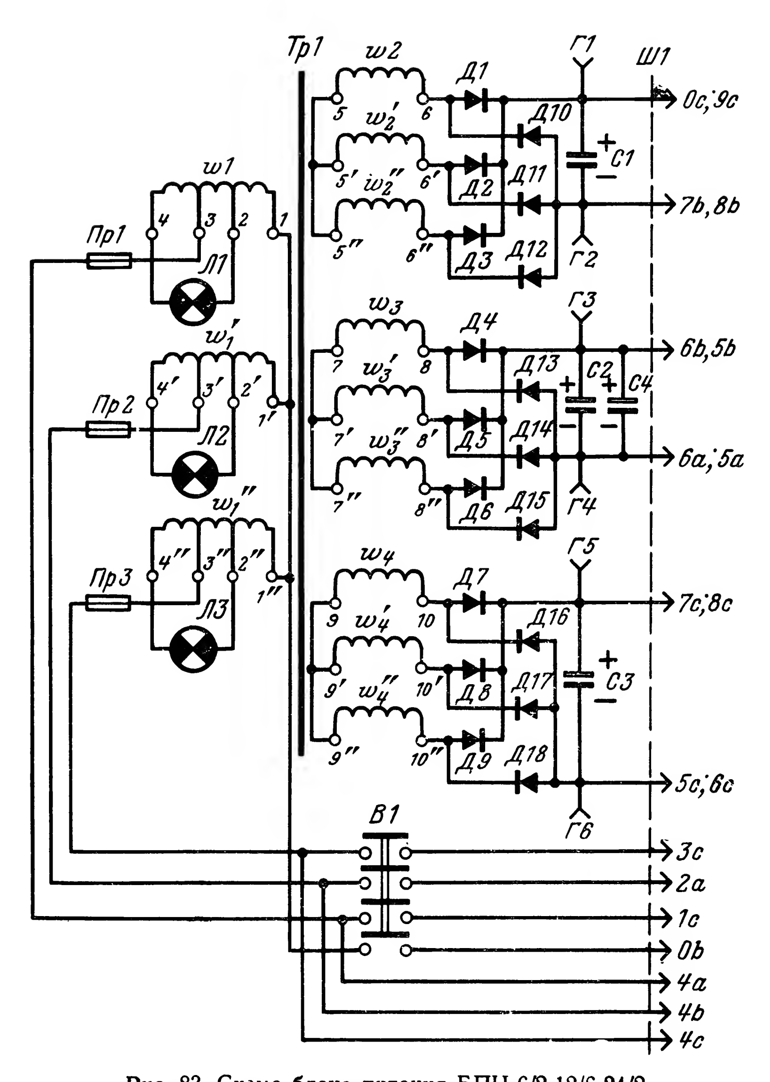


Рис. 83. Схема блока питания БПН-6/2-12/6-24/2.

Д1—Д18 тип Д242; *С1, С2, С4*=1 000 *мкф*; *С3*=200 *мкф*; *Л1—Л3* типа КМ 24-90; *Пр1—Пр3* типа Пк-30-0,5; *В1* типа ВБТ-4; *Тр:* магнитопровод — сталь Э43 (Ш40×50); обмотки *w1*=1 060 отводы от 940 и 1 000 провод ПЭВ-2 0,35; *w2*=16, *w3*=28, *w4*=54 провод ПЭВ-2 0,7.

Г-образным фильтром (дроссель *Др* и кондесаторы *С1—С4*). На выходе блока имеется нагрузочное сопротивление *R*, которое используется для улучшения нагрузочной характеристики в случае, когда ток внешней нагрузки меньше номинального значения тока нагрузки блока. Защита блока от перегрузок и коротких замыканий осуществляется по сети переменного тока предохранителем *Пр*. Для включения блока в сеть и выключения предусмотрен тумблер *В*. Наличие сетевого напряжения и целостность предохранителей контролируется сигнальной лампой *Л*.

Принципиальная схема блока питания типа БПН-6/2-12/6-24/2 приведена на рис. 83. Трехфазный трансформатор *Тр* имеет одну группу первичных и три группы вторичных обмоток, соединенных в звезду. В группе первичных обмоток предусмотрены отпайки для регулировки вторичных напряжений в процессе наладки, а также для подключения сигнальных ламп *Л1—Л3* контроля наличия фазовых напряжений и целостности предохранителей *Пр1—Пр3*. Выпрямители для каждого из напряжений 6; 12 и 24 *в* собраны по схеме Ларионова, что позволило значительно уменьшить пульсации выходных напряжений при применении простых емкостных фильтров. Применение чисто емкостных фильтров способствует также улучшению нагрузочных характеристик и уменьшению выходных динамических сопротивлений по каждому выходу.

27. СТАБИЛИЗИРОВАННЫЕ БЛОКИ ПИТАНИЯ

Стабилизированные блоки питания выполнены по блок-схеме компенсационного стабилизатора напряжения (рис. 84). Выходное напряжение стабилизатора подается на нагрузку и параллельно на схему сравнения. В схеме сравнения выходное напряжение сравнивается с опорным (эталонным) напряжением. Если выходное напряжение $U_{вых}$ в данный момент имеет значение, отличное от номинального $U_{вых\,н}$, то на выходе схемы сравнения вырабатывается сигнал рассогласования, пропорциональный отклонению $U_{вых}$ от $U_{вых.н}$. Этот сигнал усиливается усилителем и, воздействуя на регулирующий элемент, изменяет $U_{вых}$ до величины, близкой $U_{вых.н}$.

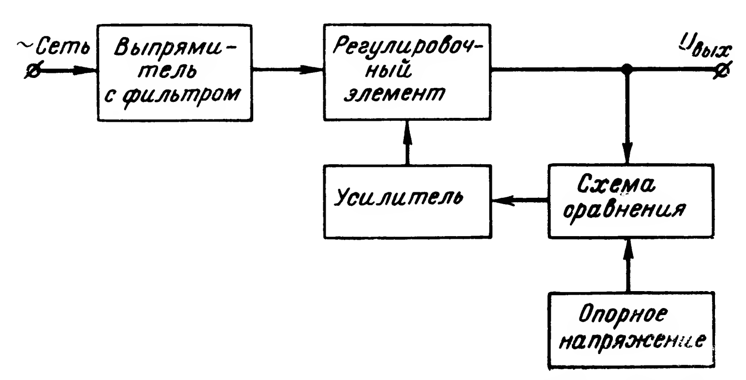


Рис. 84. Блок-схема компенсационного стабилизатора напряжения.

Рассмотрим более подробно принципиальную схему (рис. 85) стабилизированного блока питания типа БПС-12/2 (БПС-24/1).

Питание блока осуществляется от сети переменного тока напряжением 220 *в*. Основной выпрямитель блока питания собран по двухполупериодной схеме на диодах *Д2* и *Д3*. Для предварительного сглаживания пульсаций применен емкостный фильтр *С2—С4*.

В качестве регулирующего элемента используется составной транзистор *Т1—Т3*, который обладает большим коэффициентом усиления по току и позволяет согласовать мощный регулирующий транзистор с маломощным транзистором усилителя сигнала рассогласования. Для того чтобы режим работы составного транзистора не нарушался при малых токах нагрузки, в схему введены резисторы *R2* и *R3*.

Управление составным транзистором осуществляется от усилителя сигнала рассогласования, который с целью уменьшения температурного дрейфа выполнен по дифференциальной схеме на транзисторах *Т4* и *Т5*. Для предотвращения самовозбуждения усилителя между коллектором и базой транзистора *Т5* включен конденсатор *С5*. Питание усилителя сигнала рассогласования осуществляется от двух, соединенных последовательно стабилизированных источников: основного и дополнительного. Выпрямитель дополнительного источника питания собран по однополупериодной схеме (диод *Д1*) с емкостным фильтром *С1*. Для повышения стабильности блока питания напряжение дополнительного источника стабилизируется параметрическим стабилизатором *R1*, *Д4*.

На входы усилителя сигнала рассогласования подаются напряжения эталонного и основного источника. Потенциометром *R9* регулируется в небольших пределах выходное стабилизированное напряжение.

Источник эталонного напряжения представляет собой параметрический стабилизатор (*R4*, *R5*, *Д5 — Д8*).

Стабилитрон *Д5* включен в обратном направлении и является основным. Стабилитроны *Д6—Д8* включены в прямом направлении и служат для температурной компенсации. Резистор *R4* задает дополнительный ток через стабилитроны *Д6 — Д8*, что существенно улучшает термокомпенсацию.

Защита блока от перегрузок и коротких замыканий по сети переменного тока осуществляется предохранителем *Пр1*, а по сети постоянного тока — предохранителем *Пр2*. Последний включен после емкостного фильтра *С2—С4*, чтобы исключить его перегорание в моменты включения блока, когда через конденсаторы протекает большой зарядный ток.

Кроме постоянного стабилизированного напряжения 12*в*, блок питания имеет выход переменного нестабилизированного напряжения 24 *в* с отводом от средней точки, что дает возможность использовать его как источник переменного тока напряжением 12*в*. Максимальный ток нагрузки по выходу переменного напряжения составляет 0,8 *а*.

Рассмотрим работу блока при отклонении выходного напряжения от номинального значения, вызванном изменением тока нагрузки. Допустим, что ток нагрузки увеличился. Тогда выходное напряжение уменьшится, уменьшится ток делителя *R8—R10*, что приведет к уменьшению тока базы транзистора *Т5*, в результате чего потенциал его коллектора возрастает. Увеличение отрицательного потенциала коллектора транзистора *Т5* вызывает увеличение базового

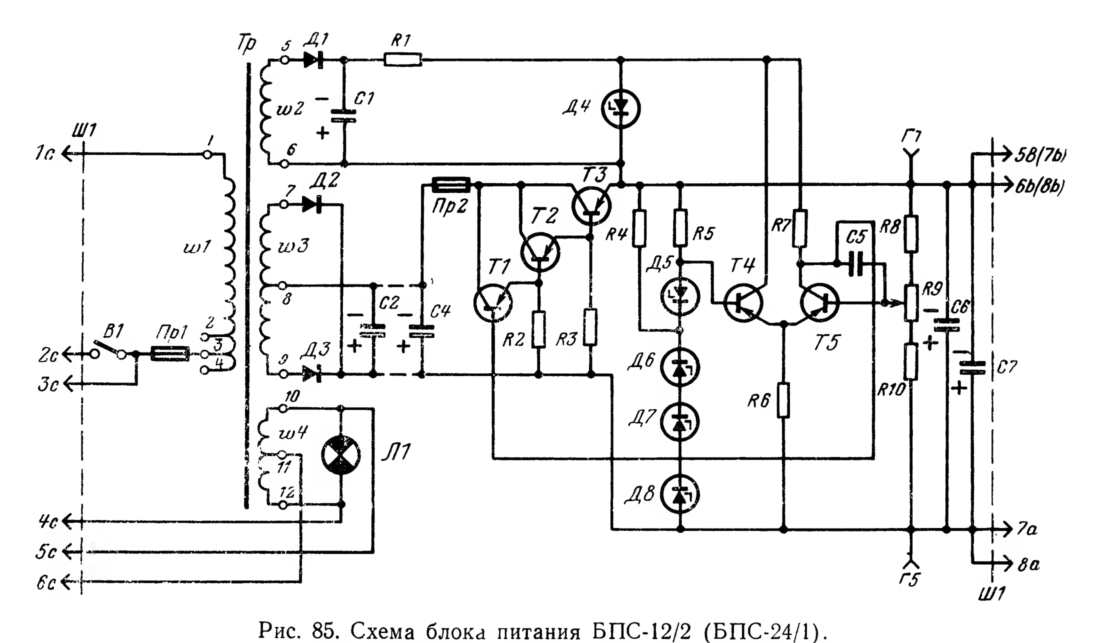


Рис. 85. Схема блока питания БПС-12/2 (БПС-24/1).

R1=1,2 (1,2) *ком*; *R2*=2,4 (4,7) *ком*; *R3*=560 *ом* (1,2 *ком*); *R4*=680 *ом* (1,5 *ком*); *R5*=270 *ом* (2,2 *ком*); *R6*=1,2 (1,2) *ком*; *R7*=8,2 (8,2) *ком*; *R8*=121 (121) *ом*; *R9*=470 (470) *ом*; *R10*=825 (825) *ом*; *С1*=200 *мкф*; *С2—С4*=1 000 *мкф*; *С5*=0,1 *мкф*; *С6*=1 000 *мкф*, *Д1* типа Д226Д; *Д2*, *Д3* типа Д242Б; Д4 типа Д810; *Д5* типа Д808; *Д6—Д8* типа Д813; *Т1* типа МП25Б; *Т2* типа П213Б; *Т3* типа П210В; *Т4*, *Т5* типа МП25Б; *Л1* типа КМ24-90; *В1* типа ТВ2-1; *Пр1* типа Пк-30-0,5; *Тр*: магнитопровод — сталь Э43 (Ш32×25); обмотки *w1*=850 (отводы от 750 и 800); провод ПЭВ-2 0,12; *w3*=56+56 (112+112), провод ПЭВ-2 0,93; *w4*=50+50 провод ПЭВ-2 0,58.

тока транзистора *T1*. Базовые токи транзисторов *T2* и *T3* также увеличатся, так как транзисторы *T1—T3* образуют составной транзистор. Сопротивление участка эмиттер-коллектор транзистора *T3* уменьшится, что приведет к уменьшению падения напряжения на этом участке и, следовательно, к увеличению выходного напряжения блока питания. Указанный процесс будет продолжаться до тех пор, пока не будет скомпенсировано, в пределах погрешности блока, первоначальное уменьшение выходного напряжения.

По схемам, аналогичным рассмотренным, выполнены блоки питания БПС-6/1,2 и БПС-48/0,25 на выходные напряжения 6 и 48 *в* соответственно.

ПРИЛОЖЕНИЕ

Перечень субблоков комплекса „Спектр“ и некоторые их параметры

Тип суб-блока	Входное сопротивление, *ком*		Минимально допустимое сопротивление нагрузки, *ком*			Наработка на отказ не менее, тыс. ч.	Номер габарита	Масса, *кг*
	$R_{вхА}$	$R_{вхБ}$	$R_{А1}$	$R_{А2}$	$R_Б$			
ИНВ	—	1,5	0,91	—	0,5	30	1	0,25
СБ	—	—	—	—	—	78	1	0,24
СП	0,8	—	—	—	0,5	85	1	0,24
ТЛ-1	0,82	3	0,47	—	1,5	22,5	1	0,23
ТЛ-2	3	3	0,13	0,24	0,075	30,5	1	0,3
ТЛ-4	0,27	0,47	—	—	1,5	22,5	1	0,27
ДФ-1	0,82	3	—	—	0,75	96,5	1	0,25
ДФ-2	3	3	—	—	0,75	96,5	1	0,25
ДФ-3	0,27	0,47	—	—	0,75	96,5	1	0,25
РС	4,64 0,2	3 0,75	0,47	—	1,5	20	1	0,27
СД-1	0,82	3	0,47	—	1,5	20	1	0,27
СД-2	0,27	0,47	—	—	1,5	20	1	0,27
ДК-1	0,82	3	0,47	—	1,5	20	1	0,27
ДК-2	0,27	0,47	—	—	1,5	20	1	0,27
Д-1	0,62	—	—	—	1,5	34,5	1	0,25
Д-2	1	—	—	—	1,5	62,5	1	0,25
Д-3	1	—	—	—	1,5	45,5	1	0,25
Д-4	1	—	—	—	0,625	60	1	0,25
С	0,3	10	0,82	—	0,75	25	1	0,35
ГС	1,2	3	0,12	—	0,1	35	2	0,3
В-1	6,8	—	0,56	—	0,75	42,5	1	0,28
В-2	—	1,5	0,91	—	0,5	37,5	1	0,28
В-3	—	1,5	0,48	—	1,5	35	1	0,3
УНИ	0,82	3	0,47	—	1,5	40	1	0,27
Ф-1	—	—	—	—	—	89,5	1	0,25
Ф-2	—	—	—	—	—	89,5	1	0,32
ВЫХ	0,82	—	0,12	0,24	1,5	57	1	0,27
УС-1	—	0,75	0,3	—	0,15	23,5	1	0,25
УС-2	—	0,75	0,12	0,24	0,075	35	1	0,27
УС-3	—	1,5	—	0,057	—	23,5	2	0,59
УС-4	—	1,5	—	0,02	—	45	2	0,[illegible]
УС-5	—	1,5	—	0,0057	—	45	2	0,[illegible]
УС-6	—	0,22 0,43	0,02 0,04	—	—	35	2	0,44

Тип субблока	Входное сопротивление, *ком*		Минимально допустимое сопротивление нагрузки, *ком*			Наработка на отказ не менее, тыс. *ч.*	Номер габарита	Масса, *кг*
	$R_{вхА}$	$R_{вхБ}$	R_{A1}	R_{A2}	$R_Б$			
УО	2,4	—	0,12	0,24	0,5	40	1	0,25
АД	—	7,3	0,82	—	0,51	26,5	1	0,28
НО-1	—	—	0,91	—	0,5	35	1	0,27
ВИП-6П	—	0,62	—	—	—	20	2	0,6
ВИП-6Г	0,82	—	0,2	—	0,18	20	2	0,4
ВИП-6К	—	—	—	—	0,62	20	1	0,3
ЦАП-1	—	1; 6,8	—	—	—	13,5	1	0,35
ФТИ	0,027	—	0,027	—	—	80	3	0,45
ФДР	0,027	—	0,027	—	—	50	1	0,32
ФДРС	0,027	—	0,027	—	—	50	1	0,32
ФДЛ	0,027	—	0,027	—	—	50	1	0,32
ГЧ-300——ГЧ-3020	—	—	3	—	—	20	2	0,45
ИЧ-300——ИЧ-3020	—	0,15÷1,4	1	—	—	20	3	1
КЧ 1,5	—	0,6	—	—	6	20	1	0,25
КЧ-10	—	0,6	—	—	6	20	1	0,25
КЧ-УТ	—	1; 10	—	—	1; 0,6	20	2	0,35
УН	—	10	6	—	—	20	1	0,3
УМ	—	6; 1,4; 0,6; 0,15	1,4; 0,6; 0,15	—	—	20	2	0,5
ВД	—	0,05÷0,5	0,91	—	1,5	20	2	0,45

Примечание. $R_{вхА}$ — сопротивление между входом субблока и шиной —12 *в* источника питания; $R_{вхБ}$ — сопротивление между входом субблока и шиной „0" источника питания; R_{A1} —минимально допустимое сопротивление нагрузки при подключении между выходом субблока и шиной—12 *в* источника питания; R_{A2}—минимально допустимое сопротивление нагрузки при подключении между выходом и шиной —24 *в* источника питания; $R_Б$ — минимально допустимое сопротивление нагрузки, которое можно включить между выходом и шиной „0" источника питания при наличии сопротивления R_{A1}.

СПИСОК ЛИТЕРАТУРЫ

1. **Билик Р. В. и др.** Бесконтактные элементы и системы телемеханики с временным разделением сигналов. М., «Наука», 1964.

2. **Степаненко И. П.** Основы теории транзисторов и транзисторных схем. М., «Энергия», 1967.

3. **Кончаловский В. Ю. и др.** Электрические измерительные преобразователи. М., «Энергия», 1967.

4. **Виноградов В. И. и др.** Дифференциальное частотное реле. А. С. № 206354 (СССР). Опубл. в бюл. «Открытия, Изобретения. Промышл. образцы. Товарные знаки», 1967, № 24.

ОГЛАВЛЕНИЕ

Цена 42 коп.

